



TITLE:

# 磁壁電流駆動現象のメモリ応用研究( Dissertation\_全文 )

AUTHOR(S):

大嶋, 則和

---

CITATION:

大嶋, 則和. 磁壁電流駆動現象のメモリ応用研究. 京都大学, 2013, 博士 (工学)

ISSUE DATE:

2013-03-25

URL:

<https://doi.org/10.14989/doctor.k17519>

RIGHT:

# 磁壁電流駆動現象のメモリ応用研究

大嶋 則和

2013 年

# 目 次

<b>第1章 序論</b>	<b>1</b>
1-1. はじめに	1
1-2. スピントロニクス研究	2
1-2-1. スピン依存伝導現象	2
1-2-2. 電流駆動磁化反転現象	4
1-3. スピントロニクス現象のデバイス応用	6
1-4. MRAM 概論	6
1-4-1. 不揮発メモリ	7
1-4-2. MRAM の研究の歴史	10
1-5. 本論文の目的	13
参考文献	14
<b>第2章 磁場書き込み MRAM の研究</b>	<b>18</b>
2-1. MRAM の原理	18
2-1-1. 書き込みの物理	19
2-1-2. 読み出しの物理	26
2-1-3. 磁気トンネル接合	30
2-1-4. MRAM への応用	34
2-2. MRAM の成膜技術	36
2-2-1. 磁性膜作製技術	37
2-2-2. 磁気トンネル接合(MTJ)の作製	42
2-3. MRAM の加工技術	60
2-3-1. MTJ の加工プロセス	60
2-3-2. 配線プロセス	64
2-3-3. MRAM 素子と基本特性	65
2-4. MRAM の書き込み性能向上とデバイス化	67
2-4-1. clad 配線技術による書き込み電流の低減	67
2-4-2. clad 配線の作製方法	68
2-4-3. clad 配線の磁気特性評価と解析	69
2-4-4. clad 配線の組織と構造	71
2-4-5. 磁気特性	73
2-4-6. デバイス動作検証	75
2-5. 磁場書き込み型 MRAM のデバイス応用と課題	82
2-5-1. デバイス応用	82

2-5-2. 磁場書き込み型 MRAM の課題	83
参考文献	85
<b>第3章 磁壁電流駆動メモリ現象のメモリ応用</b>	<b>88</b>
3-1. はじめに	88
3-1-1. 磁壁移動メモリの背景 高速動作回路 2Tr-1MTJ 方式	88
3-1-2. MRAM の動作電流低減	90
3-2. 磁壁電流駆動の基礎	94
3-2-1. 強磁性体の磁気構造と磁壁	94
3-2-2. 磁壁磁場駆動	108
3-2-3. 磁壁電流駆動	113
3-3. 磁壁電流駆動メモリの基本概念	118
3-3-1. 2Tr-1MTJ 方式の磁壁移動メモリへの適用	118
3-3-2. メモリセル用磁性パターン	120
3-3-3. U 字形状パターンと動作シミュレーション	123
3-3-4. 磁壁移動メモリへの適用	127
3-4. U 字形状パターンを用いた磁壁移動メモリの動作検証	129
3-4-1. 磁壁移動メモリの試作	129
3-4-2. 試料作製	129
3-4-3. 膜磁気特性よび磁壁電流駆動評価	130
3-4-4. 磁壁移動メモリの動作検討	134
3-4-5. 磁壁電流駆動	139
3-4-5-1 電流評価による磁壁電流駆動	139
3-4-5-2. 磁区観察による磁壁電流駆動の検証	141
3-4-5-3. MTJ を用いたメモリセル動作検証	144
3-4-5-4. スケーリングの検証	146
3-5. 磁壁電流駆動材料の研究	149
3-5-1. 背景	149
3-5-2. permalloy 合金への非磁性金属合金化効果	149
3-5-3. 試料作製おとび測定	150
3-5-4. 磁気特性と磁壁電流駆動	151
3-6. 磁区観察による磁壁移動メモリの動作解析とパターン構造の最適化	158
3-6-1. はじめに	158
3-6-2. 試料作製	159
3-6-3. 光電子スペクトル測定	159
3-6-4. 磁区観察と素子形状最適化	160

3-6-4-1. in-situ 磁場印加による磁壁移動	160
3-6-4-2. 素子パターン形状と磁壁移動、磁区構造安定性の検討	165
参考文献	173
<b>第4章 垂直磁化型磁壁移動メモリの研究</b>	<b>177</b>
4-1. はじめに	177
4-2. 磁壁移動メモリの動作電流低減	178
4-3. 垂直磁化膜の検討	181
4-3-1. Co/Ni 垂直磁化膜	181
4-3-2. Co/Ni 積層膜の構成と磁気特性	182
4-4. Co/Ni 細線の磁壁電流駆動実験	191
4-4-1. 電気測定による磁壁電流駆動の測定	191
4-4-2. SPELEEM による垂直磁化 Co/Ni 磁性細線の磁区観察	193
4-5. 垂直磁化型磁壁電流駆動用 高 MR-MTJ の研究	201
4-5-1. 磁壁移動メモリ用 MTJ 構造	201
4-5-2. MTJ各層の構成	202
4-5-3. Bottom-pin 型 MTJ の検討	208
4-5-4. top-pin構造MTJの検討	210
4-5-5. MTJのMR比向上検討	212
4-5-6. 高MR比磁壁移動層における電流駆動	229
4-6. 垂直磁化型磁壁電流駆動メモリの検討	234
4-6-1. 磁壁移動メモリ用 MTJ 構造	234
4-6-2. MTJ の磁気特性	235
4-6-3. デバイス作製と磁壁電流駆動の検証	236
4-6-4. 磁壁移動メモリ性能の検証	241
4-6-5. まとめ	245
参考文献	246
<b>第5章 まとめ</b>	<b>249</b>
<b>謝辞</b>	<b>252</b>

## 第1章 序論

### 1-1. はじめに

電子には電荷とスピンの二つの自由度がある。電荷の流れである電流は、動力のもととなり、また数々の電化製品を動作させるなど現代社会の基盤となっている。電子の自由度の中で、特に電荷を利用して発展したのがエレクトロニクス（電子工学）である。電子工学は、Si に代表される高品質な材料を利用した半導体トランジスタの発明を契機として大きく進展し、様々な電子機器の制御を通じて現代の情報社会の進展に大きく貢献している。また、半導体デバイスの性能を向上させるために開発された微細加工技術や極薄膜形成技術など多様な物質の制御技術は、工業的な応用の枠を超えたナノメートルスケールの新しい科学の確立に大きな貢献をしている。

これに対して、電荷を電磁気学的に利用し、電子の持つスピンの自由度を利用して様々なシステムや部品を研究開発し、発展させているのがマグネティクス（磁気工学）である。磁気工学は、磁石（磁場）と電荷の作用、電荷の流れを取り扱う古典電磁気学に立脚して発展してきたものであり、磁性の起源が電子の有するスピンの自由度に由来するとして量子力学的に解明される前から大きく進展している分野である。磁石と電流を利用したモータ、発電機、変圧器などマクロなスケールでの技術はその顕著な例である。磁束を電氣的に検出する磁気センサや、外部磁場からの磁化反転を利用して情報を記録する磁気メモリなどもデバイス設計は電磁気学的な取り扱いでなされている。

一方、磁性のより量子力学的な効果を発現させた研究が、近年進展の著しい微細加工技術や極薄膜形成技術を用いて進められている。量子力学的な効果の代表例がスピンの配置に依存した伝導（スピン依存伝導）や伝導電子の持つスピンと局在した磁気モーメントの相互作用による磁化制御などである[1-7]。こうした効果は、伝導の過程で散逸する電子のスピン情報が維持されるスケールの領域で実現される。すなわち、偏極した（一つの方向にそろった）電子のスピン情報は伝導の過程で原子からのポテンシャルを受けて散乱を起こして失われるが、ナノメートルスケールの微小領域では維持される。偏極したスピンの状態が失われることなく維持される長さはスピン拡散長と呼ばれ、たとえば強磁性金属では数 nm、Cu などでは数 100nm 以上になることが知られている[8-9]。スピン拡散長以下の領域では、電子が絶縁体を介してトンネル伝導する場合にもスピン状態が維持される。このため、相対する 2 つの磁性体で極薄の絶縁層からなるトンネル障壁を挟んだ場合、磁性体の磁化で偏極された電子のスピン方向とトンネル障壁をはさんで反対側にある磁性体の磁化状態に依存してトンネル遷移確率が変化を起こし、抵抗が変わる現象が起こる。これはトンネル磁気抵抗効果（Tunneling Magnetoresistance effect）と呼ばれ、極薄磁性多層膜で生じる典型的な現象である。また、スピン拡散長以下の領域では流れる電子の持つスピンの性質が顕在化し、局在した磁気モーメントとの間にトルクが作用して磁化回転を誘起する。これは電流駆動磁化反転現象（Current Induced Magnetization Switching）と呼ばれ、電子によ

る磁化方向を制御という点で注目を集めている現象である。更に、Cu や Au といったスピ  
ン拡散長の長い金属細線に対しては、電場を与えることによってスピンの分極が誘起される  
Spin Hall 効果、また強磁性細線と非磁性細線を組み合わせた微細構造を作製すると、強磁  
性細線中でスピンの分極した電子が非磁性金属に蓄積されるスピンの蓄積 (Spin accumulation) と  
呼ばれる現象、蓄積したスピンの電荷の流れとは独立に流れるスピンの流 (Spin current) とい  
った現象が見いだされている[10,11]。微細領域での磁化とスピンの関係は、制御良く極薄膜  
を形成し、ナノメートルスケールで微細加工を施した磁性体の実現されることにより観測さ  
れるようになる。こうした現象を研究し、応用につなげていく研究分野は、スピン(spin)と  
電荷(electronics)を利用するものとして spintronics (スピントロニクス) と呼ばれており、  
基礎、応用の両面から現在著しく発展している研究分野である。

## 1-2. スピントロニクス研究

### 1-2-1. スピン依存伝導現象

スピントロニクス研究の発端は、極薄の磁性多層膜で発現する巨大磁気抵抗 (Giant  
Magnetoresistance : GMR) 効果の発見である。1986 年に Grünberg、Fert らはナノメートルオ  
ーダの Fe/Cr 積層膜で低温では約 20%、室温では数%程度の磁気抵抗 (MR) 比を見いだし  
た[1,2]。Fe/Cr 多層膜では、Cr を介した Fe 層間の反強磁性結合が形成され、磁場印加にと  
もなう磁化配置の変化により電気伝導が変化する。この変化量は、それまでに知られてい  
た単一磁化方向に磁化した磁性体に電流を通じたときに電流と磁化の方向に依存して抵抗  
の変化する異方性磁気抵抗 (Anisotropic Magnetoresistance : AMR) でみられた 2%程度の  
抵抗変化と比較して非常に大きな値であった[12,13]。Fe/Cr 系の GMR は、Fe の磁化が Cr  
を介して平行配置になる場合と反平行配置になる場合とで電子持つスピン方向に依存して  
散乱確率の違いが生じ、抵抗が変化するために発現すると解釈されている[14]。すなわち、  
スピン拡散長以下の膜厚範囲でスピン情報が維持され、スピンと磁化の極性に依存した電  
子の散乱確率の違いが明確に現れた結果、大きく抵抗が変化した現象と考えられる。まさ  
にスピンと電荷の両自由度から発現したスピン依存伝導現象である。

GMR 効果は、物理として興味深い現象であったことに加え、従来にない大きな磁気抵抗  
効果を室温で示したことに対して磁気センサとしての応用が期待され、工業的な応用研究  
も大きく進展した。Fe/Cr 系は強磁性/反強磁性結合が強く、磁化を回転させるために必要な  
磁場が大きく、出力信号は大きいものの磁場応答性が悪くセンサとしての感度は低かった  
が、強磁性間の磁気結合を持たない非結合タイプの GMR 膜 NiFe/Cu/Co/Cu 積層膜が見いだ  
され、高感度で磁場に反応させることができた[15]。更に磁気センサ応用への研究が進展し、  
2 枚の強磁性膜を Cu などの非磁性伝導体を介して積層させ、片側の強磁性層を磁場に反応  
しやすい自由層、もう片側の強磁性層を磁場に対して磁化方向が変化し難いように反強磁  
性層と交換磁気結合させて一方向磁気異方性を持たせた参照層とするスピバルブ構成の  
GMR 膜が開発され、磁気ヘッドへの実用化が開かれた[16]。スピバルブ構成の GMR では、

外部磁場印加時にも磁化方向の安定な参照層と、磁場に対して高い応答性を持つ自由層の磁化がなす角度で変化する磁気抵抗変化として高感度に検出する。これを磁気ヘッドに適用することにより、記録ビットからの漏洩磁束が高感度に検出されると同時に 10% 以上の高い MR 比による高出力が得られる再生素子が得られた。スピバルブ方式は動作安定性にも優れており、磁気記録の高密度化に大きく寄与している。こうしたスピン依存伝導現象の発見とその実用化技術の進展により GMR の発見者である Fert と Grünberg は 2007 年にノーベル物理学賞を受賞している。

典型的な量子力学効果であるトンネル伝導現象に関してもスピン依存伝導が見いだされている。1995 年に極薄 AIO 絶縁膜のトンネルバリア層を用いた Fe/AIO/Fe なる構成の磁性多層膜に対して 2 つの Fe の磁化配置が平行である場合と反平行である場合で抵抗値が大きく異なり、室温で 25% の高 MR 比となることが Miyazaki、Teszuka、Moodera らにより報告された[3,4]。この現象は、トンネルバリア層を電子が透過する確率が 2 層の強磁性体の配置に依存し、平行配置の場合に高く、反平行配置では低くなるものであり、トンネル磁気抵抗効果 (Tunnel Magnetoresistance effect : TMR 効果) と呼ばれる。TMR 効果自体の最初の発見は GMR 効果よりも古く 1975 年に Julliere、1982 年に Maekawa らによって先駆的な研究がなされているが[17,18]、この当時は MR 比が低温でも数%以下と小さく、大きな関心は持たれていなかった。ところが Miyazaki、Tezuka の室温における高 MR 比の発見を契機に多くの研究者により注目されることとなり、より高い MR 比を目指した材料研究や磁気ヘッドや磁気メモリへの応用研究が活発に進められることになった。

TMR 効果の研究は、まず AIO トンネルバリア層の形成方法や磁性材料の分極率と MR 比の関するものから進められた。トンネルバリア層に Al を成膜後に酸化雰囲気暴露する方式で形成した極薄 AIO 膜を用い、高い分極率を有する強磁性材料が探索され、CoFeB 磁性薄膜を用いた CoFeB/AIO/CoFeB なる構成の磁気トンネル接合 (Magnetic Tunneling Junction) で約 70% の MR 比が得られた[19]。また、軟磁気特性に優れた NiFe や一軸磁気異方性の強い CoFe などの実用的な材料を用いた磁気ヘッドの研究が進み、GMR よりも高 MR である性能を生かした微細でも高出力なものが実現された[20,21]。次いで、結晶性のトンネルバリア層を用いたとき、特定の結晶方向でトンネル伝導の遷移確率の高くなることを利用したコヒーレントトンネリング (Coherent tunneling) により高い MR 比となることが Batler、Marton らによって予言されると[22,23]、Yuasa あるいは Parkin らの精度の高い実験により Fe/MgO/Fe で 100% 以上の MR 比の得られることが示された[24,25,26]。更に、スパッタ法により強磁性体に CoFeB を用い、絶縁体 MgO を高周波スパッタ法で形成することによっても 200% 以上の高い MR 比が得られ、実用化への大きな道が開かれた[27]。その後、MgO をトンネルバリアに用いたコヒーレントトンネリングを用いた読み出し用 TMR 素子と、強い磁束を印加できる記録ヘッドや垂直磁気記録方式と組み合わせた磁気ヘッドが開発され、超高密度な磁気記録システムが実現されている。高い MR 比を得る研究は、磁性材料、トンネルバリア両面から現在も進展している。磁性材料に関しては高スピン分極率となるハー



フメタル材料の研究がなされており、 $\text{Co}_2\text{MnSi}$ 、 $\text{Co}_2\text{FeAl}$  などのホイスラー合金を用いた MTJ で低温では 700%以上、室温でも 200%を超えるものが実現されている[28-30]。また、高い MR 比を有する MTJ の用途は磁気ヘッドに限らず、微小磁性パターンの磁化配置を記録情報とする磁気抵抗効果ランダムアクセスメモリ (MRAM: Magnetoresistive Random Access Memory) の磁化状態検出すなわちデータの読み出しに最適である。このため、MRAM の基本構造として研究開発が進められている。このようにスピン依存伝導現象はスピントロニクス の柱として現在も盛んに研究がなされており、本論文の主題である MRAM において記録された情報を読み出すために必要不可欠なものになっている。

### 1-2-2. 電流駆動磁化反転現象

磁気抵抗効果は原子位置に局在したスピンの配置に依存して電子の散乱が異なることを起源とする現象である。このように伝導電子の持つスピンが局在スピンとの相互作用で散乱を起こす場合、スピン同士で角運動量が受け渡される。このため、伝導電子のスピン方向とともに局在スピンの方向が影響を受けると考えられる。伝導電子と局在スピンとの角運動量の受け渡しをスピントランスファートルク (spin transfer torque) といい、この過程で磁化方向が変化する現象を電流駆動磁化反転 (Current induced magnetization switching) という。伝導電子と局在磁気モーメントの相互作用が顕在化する典型的なスピントロニクス現象である。この現象は、Berger と Slonczewski が 1996 年に独立に強磁性金属/非磁性金属/強磁性金属の 3 層からなる磁性多層膜に膜面垂直方向から電流を通じた状況を仮定し、電子のスピンの影響で 2 つの磁性層の磁化が相互作用を起こすことを予言したものであり [31,32]、実験的には 2000 年に Co/Cu/Co 積層膜を柱状 (pillar) に加工した微細パターンに電流を通じ、 $J_c=1 \times 10^{11} \text{ A/m}^2$  で Co 層の磁化反転することが確認された [33]。磁化は外部から磁場を与えることにより反転するが、磁場は空間的に広がりを持つため局所的な磁化を選択的に反転されることが困難である。ところが、電流の広がり電極の幅に制限されることから、電流駆動磁化反転は所定の領域の磁化を選択的に反転できる。また、磁化反転が一定以上の電流密度で生じることから、領域が狭いほど小さな電流で反転できるようになる。これらの特徴は微小磁性体領域の磁化方向を情報に対応させる磁気メモリの記録方式にとりわけ有効であり、MRAM の一つの方式として電流によるスピントランスファートルクを利用して書き込みをおこなう STT(Spin Transfer Torque)-RAM として開発が進められている [34-37]。

電流による磁化制御のもう一つ代表的なものが磁壁電流駆動現象である。偏極したスピンを持つ電流が磁壁を通過する際、電子は局在スピンとスピントランスファートルクによる角運動量を受け渡しながらスピンの向きを逆転させる。系の角運動量は保存されるので、局在スピンの受け渡されたトルクは磁化を回転させ、磁壁移動が起こる。このような考えに基づいて理論的な考察を進めたのが Berger であり、1984 年に磁壁の電流を作用させたときに移動が起こる現象を理論的に示し [38]、引き続いて NiFe 薄膜を用いた実験的な研究を

おこなった[39]。その後、Tatara, Kohno による 1 次元モデルに基づいた精密な理論が展開され[40]、また高精度な微細加工技術を利用することで、ナノメートルスケールの NiFe 細線やパターン[6, 41-55]あるいは磁性半導体 GaMnAs パターン[7]に導入された単一磁壁の電流駆動が実現されるようになった。こうした磁壁電流駆動の実験的な検証とあわせて、2005 年には IBM の Parkin らによって Magnetic Race Track Memory とよばれる大容量なメモリが提案され[56]、これを実現するための精密な研究が進展した[50-52]。Magnetic Race Track Memory は、細線中に多数の磁壁を導入して情報を蓄積し、これを電流で駆動させながら MR ヘッドで読み出すもので、シフトレジスタという磁気バブル、ブロッホラインメモリなどで用いられた方式をとる。

Magnetic Race Track memory と時期を同じくして NEC の Numata により微小磁性体に形成された磁壁を電流駆動させることによって 0,1 情報を書き込み、これを MTJ で読み出す磁壁移動型メモリが提案された[57]。磁壁移動型メモリは、電子機器の制御に用いられるシステム LSI 用混載メモリへの応用を前提として考え出されたものであり、ひとつの素子にひとつの情報が導入される。Magnetic Race Track Memory と比較して容量は小さいが、高速なデータ処理が可能な方式として期待されており、その実現を目指した研究開発が進められている。これは本報告の主題でもあり後に詳述する。

上述のように磁壁電流駆動の実験的基礎研究は NiFe や GaMnAs に端を発している。応用向けの研究は室温動作が可能でデバイスなどへの適用可能性の高い NiFe 細線を用いて多くなされており、磁壁移動の臨界電流密度や磁壁移動速度の定量化[50]、複数磁壁の導入とその電流駆動などに関する研究[56]が報告されている。また、理論的にも実験に適合する研究がなされ、臨界電流密度は Tatara らによる 1 次元磁性細線の理論に non-adiabatic 項と呼ばれるスピントルクによる磁化回転で発生する磁場の影響を取り入れた項 ( $\beta$ 項) の導入により精度良く記述されることが明らかにされている[58,59]。また、細線中に形成される磁壁には形状に transverse、vortex の 2 種類があり、それぞれが右回り左回りの回転方向 (chirality) があること、電流による磁壁移動に際してはこれらの構造の間で変化すること、磁壁を止めておく場所 (トラップサイト) から脱出する場合に必ずしも電子と同方向には移動せず確率的に方向が異なることなど、複雑な振る舞いを示すことが明らかにされた[51]。こうした現象は磁性細線の長軸方向に磁化が配向した面内磁化状態の場合に顕著であり、電流に対して安定な移動を必要とするデバイス適用の妨げになることがわかってきた。これに対して、磁化を基板面に垂直方向にした垂直磁化膜で細線を作ると磁壁動作電流が低減できることが Fukami らによって予測され[60-62]、NEC で開発された Co/Ni 垂直磁化細線が良好な磁壁電流駆動現象を示すことが京都大学化学研究所小野研究室での研究で明らかにされた[63,64]。Co/Ni 垂直磁化細線については引き続き詳細な研究がなされ、臨界電流密度や磁壁移動速度が理論およびシミュレーションから予言される値と定量的に一致し[64]、臨界電流密度は外部磁場に対して強い依存性のないこと[65]、細線幅に依存して磁壁構造が変化するとともに臨界電流密度が極小を取ること[66,67]、温度に依存して磁壁移動速度の変化する

ことなど[68]、電子と磁壁の相互作用に由来する磁壁電流駆動現象の興味深い物理を明らかにしている。

### 1-3. スピントロニクス現象のデバイス応用

スピントロニクス現象の典型的な応用例としては1-2-2で述べた磁気記録装置の再生磁気ヘッドがある。再生ヘッドでは、**GMR**,**TMR** といったスピントロニクス現象による高い **MR** 比を応用して再生信号の出力を増加させるとともに、スピバルブ構造の発明、微細加工技術の進展による高精度加工によって記録分解能を高くすることにより、ナノメートルサイズで記録した微小領域からの磁束に対しても大きな再生信号強度を得ることを可能にした。これにより、大容量に適した垂直磁気記録方式と組み合わせることで1平方インチあたり1テラビットという高密度を持つハードディスクを実現できるようになっている。

これと同様に応用例として注目されているのが、半導体メモリに代表される集積化デバイスの分野であり、磁化方向を記録情報とする **MRAM** がその代表である。また、磁性パターンのスイッチングを利用した演算素子も注目されており、ロジック回路への適用なども検討されている。いずれも不揮発、省電力、高速動作のデバイスになることが期待されて研究開発が進められている。このほか、電荷とスピンの自由度を有するスピントランジスタや **STT** 効果を利用したマイクロ波検出などの応用についても研究がなされている。

### 1-4. MRAM 概論

**MRAM** は、磁気抵抗効果ランダムアクセスメモリ (**Magnetoresistive Random access Memory**) の略称であり、磁化の方向を記録情報として入出力をおこなうメモリである。半導体デバイスで形成した **CMOS** トランジスタを駆動させ、磁気情報の書き込み読み出しをおこなう。すなわちトランジスタで発生させた電流を書き込み用の配線に通じて誘導される磁場あるいは電流そのものを磁性体に作用させることによって磁化方向を反転させて情報を記録し、磁化配置を磁気抵抗効果現象により読み出す方式をとる。具体的には、情報の入出力をおこなう **MTJ** パターンを、**bit** 線、**word** 線と呼ばれる直交する2つの配線中の間に作製する。配線に電流を通じたときに発生する磁場を **MTJ** に作用させて磁化反転を誘起してデータを書き込み、そのデータを **TMR** 効果で読み出す。この動作原理は、1950年代にコンピュータ開発の初期段階で用いられた磁気コアメモリと呼ばれる方式と同じである。磁気コアメモリは、フェライトで形成されたリング状の磁気コアを記録素子として格子状に配置し、そこに直交するようにケーブルを通した構成である。直交する合成磁場により磁化方向を反転させて0,1状態を作り、これを書き込み用の配線に電流を通じたときに読み出し用配線に発生する誘導起電力で検出する。**MRAM** では、記録素子が微細加工された **MTJ** であり、読み出し方式にスピン依存伝導である **TMR** 現象を用いている点で技術的に大きな進化はあるが、その原理的な方式は同一である。

#### 1-4-1. 不揮発メモリ

MRAM 開発の背景として、ここではまず不揮発メモリを概観する。

MRAM に磁性体に記録された情報は、ハードディスクと同様に電源を切っても保持されるため不揮発である。また、磁化のスイッチングはナノ秒オーダーの短時間でなされることから、書き込みが高速できる可能性を持つ。情報化社会の進展にともない、これを支える携帯電話などのモバイル端末やデジタル家電などの電子機器の高性能化が進み、機器を制御するシステム LSI も多岐にわたる性能向上が求められている。システム LSI は制御用のプログラム(CPU : Central Processing Unit)とデータ処理用のメモリで構成されており、現在 DRAM(dynamic Random Access Memory)、SRAM(Static Random Access Memory)などの半導体メモリが用いられている。メモリには常に高速化、大容量化が求められており、半導体デバイスの開発トレンドにしたがった性能向上がはかられている。これに加えて近年、低消費電力化や演算部分とデータ処理部分の統合など新たな機能を発現しうるメモリの開発も要求されている。こうした可能性を持つものとして不揮発メモリがある。

コンピュータは演算を実行する CPU とデータを格納するメモリおよびファイルで構成される。大容量なデータは磁気テープや磁気ディスク、光ディスクなどのファイルに格納されており、演算実行時にメモリに読み込まれる。メモリに読み込まれたデータを CPU との間で高速に読み出し書き込みで演算処理がなされる。

データの書き換えが可能なメモリは Random Access Memory (RAM) と呼ばれる。任意のデータをアドレス信号からの番地情報を与えることによって読み書きができるという特徴があり、どのデータも同一の速度で読み出すことが可能である。高速なデータのやりとりができるため、コンピュータなどの演算に適している。これに対するものとしてプログラムやデータがあらかじめ記録され、決まった動作に対して読み出し専用で用いられる Read Only Memory(ROM)がある。

現在、研究開発が進められている不揮発メモリの特徴を DRAM や SRAM といった既存のメモリとの比較でまとめたのが Table 1-1 である。このデータは半導体技術の現状および将来動向をまとめた IRTS(International Technology Roadmap for Semiconductors)に基づくものである[69]。

Table 1-1 各種メモリの比較

	MRAM	FeRAM	PRAM	FLASH	SRAM	DRAM
データ 保持機構	磁化	誘電分極	構造	電荷	電荷	電荷
読み出し	非破壊	破壊	非破壊	非破壊	破壊	破壊
アクセス時間	高速 <50nsec	高速 (50-100nsec)	中間 (>100ns)	高速(読出) 50nsec 低速(書込) 10000nsec	超高速 Very fast (10nsec)	高速 (50nsec)
データ	不揮発	不揮発	不揮発	不揮発	揮発	揮発
繰返耐性	$>10^{15}$	$<10^{13}$	$<10^9$	$<10^6$	$>10^{15}$	$>10^{15}$
Refresh	No	No	No	No	No	Yes
セルサイズ	Medium 20F <sup>2</sup>	Medium 35F <sup>2</sup>	Small 8F <sup>2</sup>	Very Small 4.4F <sup>2</sup>	Large 50F <sup>2</sup>	Small 8F <sup>2</sup>
動作電圧	○	○	○	△	○	○
高温動作	○ (150℃)	×	×	△	○	△
アプリケーション	Work memory	IC Card	Storage	Srorage	Work memory	Work memory

RAM には、大きく分類して揮発メモリと不揮発メモリがある。揮発性メモリは電力供給を停止するとデータが消失するものであり、その代表が SRAM、DRAM である。動作原理はコンデンサ状のメモリセルに電荷を蓄積し情報とする方式である。電荷は時間とともに減衰するため、一定時間間隔でデータの書き換え（リフレッシュ）が必要となり、常に通電状態で用いられる。DRAM はセル構成が簡単であり、また微細化が容易であるという特徴がある。これを利用して性能向上が進み、コンピュータには必要不可欠なデバイスである。現在のシステム LSI にはこの揮発性メモリが用いられている。この場合、電源をオフした場合に情報が消失するため、常時通電しておく必要があり省電力の妨げになっている。また、現在のシステム LSI では読み出し専用のメモリ (ROM: Read Only Memory) に制御用プログラムを組み込み、これとデータ用メモリ (RAM: Random Access Memory) をつないでシステムとしている。これは ROM、RAM 間の通信に要する時間が動作速度を制限し、部品を独立に開発する必要がある。プログラムの更新修正などにも新しい部品を開発しなければならず、開発コストがかかるという問題もある。

一方、電力の供給なしでもデータの保持される不揮発メモリという。不揮発メモリでは、データ保持のための定常的な電力供給が不要である。使用時にのみ電力を与えればよいの

で従来のメモリと比較して省電力なデバイスである。また、ROM と RAM を区別する必要がなくなるので、部品点数が低減でき、メモリに新しい機能を持たせることが可能になる。不揮発性メモリには MRAM の他に DRAM などと同様に電荷を用いる FLASH、また強誘電体の構造転移を利用した FRAM (Ferroelectric RAM)、非晶質－結晶の可逆的な相変化を利用した PRAM (Phase-change RAM)、電圧印加による抵抗変化を利用した RRAM(Resistance RAM)などがある。この中で FLASH や FRAM は既に実用化がなされている。大容量化に適した FLASH はたとえば USB メモリなどに使われており、更なる大容量化が進んでいる。また、FRAM は動作速度が遅いという問題があるものの、メモリセルの構造が単純という利点があり、IC 型プリペイドカードなどに用いられている。一方、PRAM、RRAM は MRAM と同様に現在研究が進展しており、動作の基礎研究から実用化に向けた開発まで幅広く検討がなされている。

不揮発メモリでは、まず DRAM、SRAM といった既存メモリを置き換えることが最初の目標となる。そのためには、既存のメモリの性能と同等以上の性能が要求される。DRAM は、コンピュータの CPU などとともに用いられる場合、多数回の書き換えを頻繁におこなうことになる、10 年保証を実現するには  $10^{15}$  回以上の繰り返し書き換え耐性が要求される。このような多数回の繰り返しの耐えるためには、2 値が 2 次の相転移によるもの、すなわち構造変化をともしないものが必要であり、これを記録動作で実現できる不揮発メモリは MRAM だけである。MRAM 動作の基本は磁化反転である。磁化反転は原子に局在したスピンの反転現象であり、繰り返し動作に対して劣化しない。また、磁場印加にともない磁化は nsec オーダで反転するため、記録周波数  $10^9\text{Hz}=1\text{GHz}$  の動作速度が期待できる。原理的に繰り返し耐性に優れた高速動作メモリの可能性がある。これに対して、FRAM は強誘電体の誘電分極を利用しており、分極に際しては記録材料である誘電体の構造が歪む。また、PRAM は Ge-Sb-Te などカルコゲナイド系材料の非晶質－結晶間の抵抗差を利用するため、記録、消去状態で構造変化が生じる。RRAM も NiO などの材料が構造変化にともなう伝導性の変化を起こすことを利用したものである。いずれの方法も構造の変化、原子の拡散などをともなう現象を利用しており、繰り返し書き換えている間に偏析などの構造・状態変化が生じるため特性が劣化する。このため、FRAM、PRAM などの書き換え回数はせいぜい  $10^{12}$  回程度にとどまり、書き換え速度も制限を受ける。不揮発かつ安定性に優れたメモリは MRAM に限定され、大容量なファイルや高速動作が要求されるシステム LSI との混載など幅広い用途が期待される[70]。

こうした特徴を持つ MRAM の応用には、以下のものが現在考えられている。

○ 瞬時立ち上がり PC (インスタントオンパソコン)

パーソナルコンピュータ(PC)は、起動プログラムをハードディスクに格納し、電源をオンしたときに読み出して DRAM に転送、CPU で演算処理をおこなっている。これは DRAM が揮発メモリであり、電源をオフすることでメモリ内のデータが消失するためである。DRAM を MRAM に置き換え、起動プログラムを格納しておけば、電源立ち上げ時に、瞬時

にプログラムを起動することができる。電話などの携帯機器でも SD カードなどに代表される外部ファイルを用いることなく同様の処理が可能であり、待機によるストレスを感じない使用を可能にする。

○ 定常的に動作電力オフ機能を持つ PC（ノーマリーオフ）

PC で最も多く使われる用途であるワードプロセッサとして用いる場合、文字入力や変換以外 PC は必ずしも動作状態である必要がない。電力の供給が必要なのはデータの入力/変換時だけである。したがって、このときだけ電力を与えて動作する PC が実現できれば大幅な省電力が期待できる。同様のことは機器の制御システムに用いる場合にも適用される。揮発メモリを用いたシステムではデータ維持のために常時電源を入れておく必要があるが、不揮発な MRAM を用いることで使用しない間の電源をオフにすれば省電力が実現される。

○ 柔軟性のあるシステム LSI（リコンフィギュラブル）の構築

更に不揮発メモリを用いればメモリの一定領域にプログラムを格納し、それ以外の部分にデータ領域をつくることが可能であり、その割合を任意に決めることができることから、システム開発を柔軟におこなうことが可能となる。現在のシステムでは、これを動作させるプログラムを ROM に作り込み、データ用の RAM を混載させて使用している。そのため、ROM 用の素子設計、素子開発が必要とされる。専用のプログラムを組み込むにはそれぞれに独立にマスクを作製し、素子を作製のための工程が必要となる。このため、多くのコストがかかる。不揮発メモリでは、ROM の設計が不要であり、また RAM 領域の自由度も高くなるので、デバイス設計の自由度が高く、開発コストの低いシステムを作ることができるようになる。

また、最近では記憶素子としての MRAM からは離れ、演算素子であるロジック回路に磁性素子を適用する検討もなされており、不揮発性を利用したデバイス技術の新しい展開がはかられている。

#### 1-4-2. MRAM の研究の歴史

このように多くの可能性を持つ不揮発メモリとなりうる MRAM を実用化するため、多くの企業および研究開発機関で研究がなされている。

MRAM の性能はデータの読み出し方式、書き込み方式によって決定される。最初期の MRAM は、配線からの磁場で情報を記録し、異方性磁気抵抗効果 AMR あるいは GMR 効果を利用して読み出すものであった。AMR 効果、GMR 効果の磁気抵抗（Magnetoresistance : MR）比はそれぞれ 2~3% 程度、約 10% であり、また素子の抵抗が  $1\Omega\mu\text{m}^2$  以下と非常に小さいため、トランジスタ回路と組み合わせた出力信号が小さく、素子設計のマージンも狭いものであった。それでも 1Mb (mega bit) の容量をもつものが開発され、主に人工衛星など宇宙での使用に適用された[71]。

MRAM 開発が大きく進展したのは、1995 年に TMR 効果で 25% という高い MR 比が室温で得られたことに端を発している[3,4]。TMR 効果は、接合抵抗は数~数  $\text{M}\Omega\mu\text{m}^2$  と可変で

あり、トランジスタ回路の設計仕様に応じて抵抗を設定できる特徴を持つ。高い MR 比を有して接合抵抗の制御性が高いと、CMOS トランジスタを含めたメモリセルの設計の幅が広がり、用途に合わせた素子を作ることができる。こうした利点を生かして、磁場印加にともなう磁化反転現象を利用した書き込み方式（磁場書き込み方式）の MRAM が開発された。

磁場書き込み方式では、まずアステロイド方式の開発が進められた。アステロイド方式は、直交する 2 本の書き込み配線を MTJ の上下に配置し、MTJ のフリー層を、各配線に対して  $45^\circ$  方向に一軸磁気異方性をつけた素子を作り、書き込み回路で選択した素子に 2 方向からの配線磁場を与え、磁化反転を誘起してデータを書き込むものである。単純な原理に基づいた書き込み方式で動作検証には適しているが、隣接する素子に配線からの磁場が作用するため誤書き込みが生じる可能性があり、書き込みマージンが狭いという問題があった。このため誤書き込みが起こりにくい方式の検討がなされ、フリー層の形状を調整する方法と、トグル方式と呼ばれる反強磁性結合した 2 層の磁性体の磁化反転を利用する方法などが開発された。EVERSPIN ではトグル方式を用いて 4-16Mbit の容量を持つ MRAM を最初に製品化し、不揮発性、高速性、耐久性を利点として産業用制御機器、航空機や打ち上げ用工衛星のコンピュータに搭載する用途を見いだしている[70]。NEC においても、東芝との共同開発により 4~16Mbit の MRAM 開発に必要とされる基本技術について研究がなされ、トグル方式で容量 16Mbit、アクセス速度 100MHz の MRAM プロトタイプ素子を実現し[72]、自動車の運転状況を監視するドライブレコーダに適用できること示している。ただし、容量が 4-16Mbit、動作速度が 100MHz という性能を持つメモリは混載用の DRAM、EPROM などをはじめとして既に複数種類以上の製品が実用化されており、それぞれが携帯電話やパーソナルコンピュータ(PC)のワークメモリ、ゲームなどに用いられ、市場への展開も進んでいる。不揮発性の利点はあるが、こうした既存のデバイスを置き換えることは難しく、新たな用途を見いだすためには、更なる性能向上が必要となる。MRAM には不揮発性という利点はあるもののこれを置き換えることは難しい。幅広い用途を得るには、容量を増やすことが重要である。そのためにはメモリセルを微細化し、多数の素子を詰め込むことが必要となる。このときに重要となるのが、メモリセルサイズを縮小しても書き込み、読み出し特性の変化しないことである。これは、スケーリング (Scaling) を満たすことといわれ、半導体デバイスの有すべき特徴とされる。実際、DRAM など電荷を情報記録体とする場合、メモリデバイスの動作電流がセルサイズの縮小とともに減少するという特徴があるため、動作電流を増加させることなく大容量化を実現できている。一方、配線からの電流磁場による磁場書き込み方式では、メモリセルサイズが減少すると書き込み電流が増大する。これは、サイズ低減にともない素子に反転磁場が大きくなるためである。一般に一軸磁気異方性によって固定されている磁化の両端に発生する磁極が磁性パターンに反磁界が作用する。素子が微細化するとともに磁極間の距離が短くなるため、反磁界が強くなる。磁化反転を起こすためには、磁化反転を起こす磁場に加えて反磁界をキャンセルする磁場



が必要になる。このため、反転磁場が増加する。この影響により磁場書き込み方式の **MRAM** では微細化にともなって動作電力が増加し、スケーリングが成り立たないという問題がある。そこで、磁場書き込み方式にかわる方式が模索され、2000 年代から発展し始めた電流駆動磁化反転現象を書き込み方式に適用する研究が進められている。電流駆動磁化反転現象では、一定電流密度以上で磁化反転を生じる。素子のサイズが小さくなると、同一電流量で電流密度が増加する。このため、素子サイズの縮小にともない書き込み電流を低減できる。これは、スケーリングを実現する可能性を持ち、素子の大容量化に有効な方式と考えられる。こうした観点から、**MRAM** の研究開発の中心は電流書き込み方式に移行し、大容量化、高速動作の検討が進められている。

電流書き込みの代表的な方法には、非磁性金属あるいは絶縁体を介して 2 層の強磁性体を形成した構造の積層膜に膜面垂直方向に電流を通じることで磁化を反転させるスピン注入磁化反転とサブミクロンスケールの磁性細線に形成した磁壁を電流で動かす磁壁電流駆動とがある。いずれも臨界電流密度以上の電流が印加されたときに磁化反転が生じる。電流密度で動作が決まるため、磁気パターンあるいは細線が微細化すると動作電流が低減するという利点がある[31,32,40]。この利点は、磁性体のサイズが線幅にして 100-200nm 以下となるとときに発揮される。高性能 **MRAM** の実用化には電流による磁化反転が必須の技術であり、多くの研究期間で磁化の電流操作やそのデバイス化に関する研究がなされている。

このスピン注入磁化反転方式は、特に 100nm 以下の微細パターンで書き込み電流値が低減できることが期待され、**STT(Spin Transfer Torque)-RAM** として大容量なメモリへの応用が進められている[34-37]。**STT-RAM** は、**MTJ** を微細パターンに加工し、膜面垂直方向から電流を通じて磁化反転を誘起する。この方式を実現するにはひとつのトランジスタでひとつの **MTJ** を駆動する方式が適用され、デバイスサイズを決める素子のフットプリントの小さなメモリセルが実現される。高密度にメモリセルを配列できることから大容量に適したメモリセルと考えられ、現在では特に **DRAM** や **FLASH** メモリを置き換えるデバイスを目指した研究開発が進んでいる。近年では、低消費電力かつデータの記録安定が実現される方式として垂直磁化を利用した **MTJ** の開発が進み、 $\mu\text{A}$  オーダの微少電流での書き込みが実現されている[37]。ただし、ナノ秒オーダで高速動作させるためには電流値を上げる必要があり、また電流を与えてから磁化反転まで間に低電流ほど長くなる潜伏時間(*incubation time*)があることなど、高速動作を目指したデバイスを実現するには適用しづらいという課題がある。

磁壁電流駆動は、微細パターン中に形成された単一磁壁が臨界電流密度以上で電子の方向に移動するものである。磁性体パターンに磁壁トラップサイトを 2 カ所設け、その間で磁壁を行き来させることによって磁化をスイッチングさせる。また、更に磁壁移動する部分に **MTJ** を形成することにより磁化方向を検出すればメモリ動作が実現できる[57]。微細なパターンほど低電力で動作可能なメモリへの応用ができる。磁壁の移動速度は臨界電流密度で決まると考えられており[40]、パターン幅を狭く、長さを短くするほど高電流密度か

つ磁壁移動距離の短縮が可能となることから、スケーリングを満たす高密度・高速で低電力なメモリが期待される。メモリの高速動作には2つのトランジスタで一つのメモリセルを駆動する2Tr-1MTJ方式が有効であり[73]、磁壁電流駆動はこの方式との整合性が良いことから、システムLSI用途のための高速MRAMには有望と考えられる。2Tr-1MTJ方式は、スピン注入で適用される1Tr-1MTJ方式と比べてメモリサイズを小さくすることはできないため、大容量化には制限がある。しかし、高速メモリであるSRAMに比べればフットプリントの小さな素子を形成できるため、現状のメモリよりは容量が大きく高速かつ不揮発なメモリが期待できる[72-73]。

こうした電流駆動磁化反転現象を用いたMRAMの目標として現在大きく二つの用途を目指した研究が進められている。ひとつは大容量化を目指し、FLASHやDRAMなどの単体メモリを置き換えようとするものである。大容量化には素子を微細化して高密度にレイアウトすること、素子を低電流で動作させることが研究の鍵となる。もうひとつは、SRAM級の高速動作を利用したシステムLSIへの適用である。高速かつ低消費電力で磁化反転を誘起する材料、方式の研究などが進められている。

我々は、後者すなわち高速動作のメモリがMRAMに適した応用であると考え、磁壁電流駆動現象を書き込み方式に用いた研究を進めている。本研究は、こうした流れを受け、まず磁場書き込み方式MRAMの研究と実用化のための低電流手法の検討について記述する。次いで、新しい書き込み方式としてスピン電流による磁壁移動を利用したメモリ研究について報告する。

#### 1-5. 本論文の目的

本論文では、スピントロニクス現象の応用技術として期待されるMRAMに関して、その原理から基礎動作検証についての研究を報告する。

第2章では、最も基本的なMRAMとして磁場駆動型を例に取り、動作原理とメモリを実現するための技術として、特にMTJの成膜技術と配線技術を中心に述べる。

第3章では、磁壁電流駆動現象に関する物理と高速、低消費電力を実現するメモリへの応用とメモリ概念について述べ、NiFeを用いた面内磁化型の磁壁移動メモリの原理動作検証と、磁性パターンの最適化に関する研究を報告する。

第4章では、磁壁移動メモリの動作性能向上のため垂直磁化方式が適していることを示し、高性能化をはかるためのMTJの高MR化について報告する。更に垂直磁化型MTJの開発とメモリ適用、原理動作実証について述べる。

第5章では、スピントロニクス現象のMRAM応用についてまとめる。

参考文献

- [1] P. Grünberg, R. Schreiber, Y. Pang, M.B. Brodsky, and H. Sowers, *Phys. Rev. Lett.*, **57**, 2442 (1986).
- [2] M.N.Baibich, J. Broto, A. Fert, F. Nguyen Van Dau, F. Petroff, P. Etienne, G. Creuzet, A. Friedrich, and J. Chazelas, *Phys. Rev. Lett.*, **61**, 2472 (1988).
- [3] T. Miyazaki and N. Tezuka, *J. Magn. Magn. Mater.*, **139**, L231 (1995).
- [4] J. S. Moodera, L. R. Kinder, T. M. Wong, and R. Meservey, *Phys. Rev. Lett.*, **74**, 3273 (1995).
- [5] J.A. Katine, F. J. Albert, R. A. Buhman, E. B. Myers, and D. C. Ralph, *Phys. Rev. Lett.*, **84** 3149 (2000).
- [6] A. Yamaguchi, T. Ono, S. Nasu, K. Miyake, K. Mibu, and T. Shinjo, *Phys. Rev. Lett.*, **92**, 077205 (2004).
- [7] M. Yamanouchi, D. Chiba, F. Matsukura, and H. Ohno, *Nature* **428**, 539 (2004).
- [8] S. Dubois, L. Piraux, J. M. George, K. Ounadjela, J. L. Duvail, and A. Fert, *Phys. Rev. B*, **60** 477 (1999)
- [9] T. Kimura, J. Hamrle and Y. Otani, *Phys. Rev. B*, **72**, 014461 (2005)
- [10] F. J. Jedema, A. T. Fillip, and B. J. van Wees, *Nature*, **410** 345 (2001)
- [11] T. Kimura, J. Hamrle, Y. Otani, K. Tsukagoshi, and Y. Aoyagi, *Appl. Phys. Lett.*, **85**, 3501 (2004)
- [12] 宮崎照宣：「スピントロニクス」、日刊工業新聞社（2004 年）第 3 章 p.82
- [13] 近角聡信：「強磁性体の物理（下）」裳華房(1984 年）第 8 章 p.358
- [14] 井上順一郎、伊藤博介：「スピントロニクス基礎編」共立出版(2010 年）第 5 章 9.154
- [15] T. Shinjo and H. Yamamoto: *J. Phys. Soc. Jpn.*, **59** (1990) 3061
- [16] B.Dieny, V.S.Sperious, S.S.P.Parkin, B.A.Gurney, D.R. Wilhoit and D. Mauri, *Phys. Rev. B* **43**, 1297 (1991).
- [17] M. Julliere, *Phys. Lett.* **54A**, 225 (1975).
- [18] S. Maekawa and U. Gafvert, *IEEE Trans. Magn.* **18**, 707 (1982).
- [19] 鹿野博司、別所和宏、肥後豊、大場和博、水口徹也、細見政功：CoFeB を使用した功 MR 比を示す強磁性トンネル接合材料、日本応用磁気学会第 126 回研究会資料、p.3,  
D. Wang, C. Nordman, J.M. Daughton, Q. Zhenhong and J. Fink, *IEEE Trans. Magn.*, **40**, 2269 (2004).
- [20] K. Ohashi, K. Hayashi, K. Nagahara, K. Ishihara, E. Fukami, J. Fujikata, S. Mori, M. Nakada, T. Mitsuzuka, K. Matsuda, H. Mori, A. Kamijo, and H. Tsuge, *IEEE Trans. Magn.*, **36**, 2549 (2000).
- [21] K. Ishihara, M. Nakada, E. Fukami, K. Nagahara, H. Honjo, and K. Ohashi, *IEEE Trans. Magn.*, **37**, 1687 (2001).
- [22] W.H. Butler, X-G.Zang, T.C. Schulthess and J.M. MacLaren, *Phys. Rev. B* **63**, 054416 (2001).
- [23] J. Mathon and A. Umerski, *Phys. Rev. B* **63**, 220403 (2001)

- [24] S. Yuasa, A. Fukushima, T. Nagahama, K. Ando, and Y. Suzuki, *Jpn. J. Appl. Phys.*, **43-4B** L588 (2004).
- [25] S. Yuasa, T. Nagahama, A. Fukushima, Y. Suzuki, and K. Ando, *Nat. Mater.* **3**, 868 (2004).
- [26] S.S.P. Parkin, C. Kaiser, A. Panchula, P. M. Rice, B. Hughes, M. Samant, and S-H. Yang, *Nat. Mater.* **3**, 862 (2004).
- [27] D. Djayaprawire, K. Tsunekawa, M. Nagai, H. Maehara, S. Yuasa, and N. Watanabe, *Appl. Phys. Lett.*, **86**, 092502 (2005).
- [28] S. Tsunegi, Y. Sakuraba, M. Oogane, K. Takanashi, and Y. Ando, *Appl. Phys. Lett.*, **93**, 112506 (2008).
- [29] T. Ishikawa, H. Liu, T. Taira, K. Matsuda, T. Uemura, M. Yamamoto, *Appl. Phys. Lett.*, **95**, 232512 (2009).
- [30] W. Wang, H. Sukegawa, R. Shan, S. Mitani, and K. Inomata, *Appl. Phys. Lett.*, **95**, 182502 (2009).
- [31] J. C. Slonczewski, *J. Magn. Magn. Mater.*, **159**, L1 (1996).
- [32] L. Berger, *Phys. Rev. B*, **54**, 9353 (1996).
- [33] F.J. Albert, J. A. Katine, R.A. Buhman, and D.C. Ralph, *Appl. Phys. Lett.*, **77**, 3809 (2000).
- [34] Y. Huai, F. Albert, R. Ngyen, M. Pakala, and T. Valet, *Appl. Phys. Lett.* **84** 3118 (2004).
- [35] M. Hosomi, H. Yamagishi, T. Yamamoto, K. Bessho, Y. Higo, K. Yamane, H. Yamada, M. Shoji, H. Hachino, C. Fukumoto, H. Nagao, H. Kano, *IEEE int. IEDM technical Digest*, **5-5** 459 (2005).
- [36] T. Kawahara, R. Takemura, K. Miura, J. Hayakawa, S. Ikeda, Y. M. Lee, R. Sasaki, Y. Goto, K. Ito, F. Matsukura, H. Takahashi, H. Matsuoka, and H. Ohno, *IEEE J. Solid-State Circuits* **43**, 109 (2008).
- [37] K. Tsuchida, T. Inaba, K. Fujita, Y. Ueda, T. Shimizu, Y. Asao, T. Kajiyama, M. Iwayama, K. Sugiura, S. Ikegawa, T. Kishi, T. Kai, M. Amano, N. Shimomura, H. Yoda, and Y. Watanabe, *IEEE int. Solid-State Circuits Conference Digest of Technical Papers (ISSCC)* 2010, 258 (2010).
- [38] L. Berger, *J. Appl. Phys.* **55**, 1954 (1984).
- [39] P. P. Freitas and L. Berger, *J. Appl. Phys.* **57**, 1266 (1985).
- [40] G. Tatara, and H. Kohno, *Phys. Rev. Lett.* **92**, 086601 (2004).
- [41] N. Vernier, D. A. Allowood, D. Atkinson, M. Cooke, and R. P. Cowburn, *Europhys. Lett.*, **65**, 526 (2004).
- [42] A. Yamaguchi, S. Nasu, H. Tanigawa, T. Ono, K. Miyake, K. Mibu, T. Shinjo, *Appl. Phys. Lett.* **86**, 012511 (2005).
- [43] A. Yamaguchi, K. Yano, H. Tanigawa, S. Kasai, and T. Ono, *Jpn. J. Appl. Phys.* **45**, 3850 (2006).
- [44] A. Himeno, S. Kasai, and T. Ono, *J. Appl. Phys.*, 99 08G304 (2006)
- [45] S. H. Florez, C. Krafft, R. D. Gomez, *J. Appl. Phys.* **97**, 10C705 (2005).
- [46] M. Tsoi, R. E. Fontana, and S. S. P. Parkin, *Appl. Phys. Lett.* **83**, 2617 (2003).

- [47] M. Kläui, C. A. F. Vaz, J. A. C. Bland, W. Wernsdorfer, G. Faini, E. Cambril, L. J. Heyderman, F. Nolting, and U. Rüdiger, *Phys. Rev. Lett.*, **94**, 106601 (2005).
- [48] M. Kläui, P. O. Jubert, R. Allenspach, A. Bishof, J. A. C. Bland, G. Faini, U. Rüdiger, C. A. F. Vaz, L. Vila, and C. Vouille, *Phys. Rev. Lett.*, **95**, 026601 (2005).
- [49] P. Vavassori, V. Metlushko, and B. Llic, *Appl. Phys. Lett.*, **91** 093114 (2007).
- [50] M. Hayashi, L. Thomas, Ya. B. Bazaliy, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **96** 197207 (2006).
- [51] M. Hayashi, L. Thomas, C. Rettner, R. Moriya, Ya. B. Bazaliy, and S.S.P. Parkin, *Phys. Rev. Lett.*, **98** 037204 (2007).
- [52] M. Hayashi, L. Thomas, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **97** 207205 (2006).
- [53] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, **45** L683 (2006)
- [54] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, **45** L1322 (2006)
- [55] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Appl. Phys. Lett.*, **92** 012505 (2008)
- [56] S.S.P. Parkin, M. Hayashi, and L. Thomas, *Science*, **320** 190 (2008).
- [57] H. Numata, T. Suzuki, N. Ohshima, S. Fukami, K. Nagahara, N. Ishiwata, and N. Kasai, *Tech. Digest of Symposium on VLSI technology* 2007, 232 (2007).
- [58] A. Thiaville, Y. Nakatani, J. Miltat, and Y. Suzuki, *Europhys. Lett.*, **69**, 990 (2005).
- [59] S. Zhang and Z. Li, *Phys. Rev. Lett.*, **93**, 127204 (2004).
- [60] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 07E718, (2008).
- [61] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, *IEEE Trans. Magn.*, **44**, 2539, (2008).
- [62] S-W. Jung, W. Kim, T. D. Lee, K. J. Lee, and H. W. Lee, *Appl. Phys. Lett.*, **92**, 202508 (2008).
- [63] T. Koyama, G. Yamada, H. Tanigawa, S. Kasai, N. Ohshima, S. Fukami, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* **1**, 101303 (2009).
- [64] H. Tanigawa, T. Koyama, G. Yamada, D. Chiba, S. Kasai, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* **2**, 053002 (2009).
- [65] T. Koyama, D. Chiba, K. Ueda, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Lett.* **98**, 192509 (2011).
- [66] T. Koyama, D. Chiba, K. Ueda, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *IEEE Trans. Magn.* **47**, 3089 (2011).
- [67] T. Koyama, D. Chiba, K. Ueda, K. Kondou, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N.

- Ishiwata, Y. Nakatani, K. Kobayashi, and T. Ono, *Nature Mater.* **10**, 194 (2011).
- [68] K. Ueda, T. Koyama, R. Hiramatsu, D. Chiba, S. Fukami, H. Tanigawa, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, K. Kobayashi, and T. Ono, *Appl. Phys. Lett.* **100**, 202407 (2012).
- [69] <http://www.itrs.net/reports/html>
- [70] たとえば、Everspin 社 website, <http://www.everspin.com/technology.php?qttype=7>
- [71] J. M. Daughton, *J. Appl. Phys.*, **81**, 3758 (1997), *Ferroelectrics* **116**, 175 (1991)
- [72] T. Sugibayashi, N. Sakimura, T. Honda, K. Nagahara, K. Tsuji, H. Numata, S. Miura, K. Shimura, Y. Kato, S. Saito, Y. Fukumoto, H. Honjo, T. Suzuki, K. Suemitsu, T. Mukai, R. Nebashi, S. Fukami, N. Ohshima, H. Hada, N. Ishiwata, N. Kasai, and S. Tahara, *IEEE J. Solid-State Circuits*, **42** 2378 (2007).
- [73] N. Sakimura, T. Sugibayashi, T. Honda, H. Honjo, S. Saito, T. Suzuki, N. Ishiwata, S. Tahara, *IEEE J. Solid-State Circuits* **42** 830 (2007)

## 第2章 磁場書き込み型 MRAM の研究

本章では、MRAM の基礎動作を磁場により書き込み、磁気トンネル接合で読み出す磁場書き込み型 MRAM を用いて解説するとともに、MRAM 開発の基本となる成膜、微細加工といった加工プロセス技術にの紹介をおこなう。また、MRAM の実用化に必須な動作電流の低減の方法として用いられる磁性体で配線にくるんだ clad 配線について、磁性体の作製条件と構造・磁気特性の関係を解明し、効率的に電流を磁場に変換する条件を見だし、また配線を単磁区化する磁場印加処理によって書き込みばらつきが低減できることを明らかにした研究について述べる。

### 2-1. MRAM の原理

MRAM の最も基本的な書き込み方式は、配線に電流を通じて発生した磁場を利用するものであり、磁場書き込み方式と呼ばれる。メモリに必要な機能は、情報に対応する 0,1 の状態を形成できること、その状態を検出できることである。MRAM では、一軸磁気異方性を有した微小磁性体中の磁化方向で 0,1 状態をつくり、磁気トンネル接合(MTJ: Magnetic Tunnel Junction)で抵抗変化として状態を検出する。Fig.2-2-1 に基本的な MRAM デバイス構造の模式図を示す。

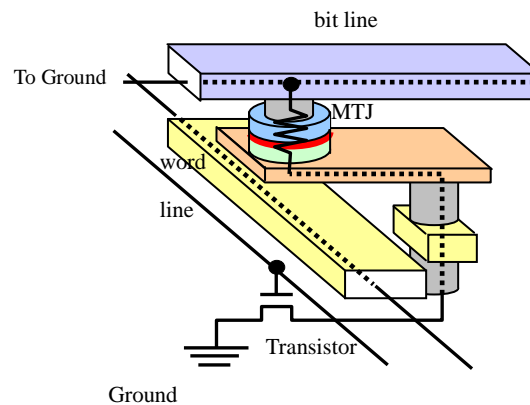


Fig. 2-1-1 MRAM セルの模式図

書き込み、読み出し制御用のトランジスタに接続された配線（word 線）の上に MTJ を微細加工したメモリセルが形成され、その上に bit 線に直交した配線（bit 線）が形成される構造になっている。MTJ は外部磁場によって磁化が反転する自由層、配線からの磁場では磁化方向の変化しない参照層の 2 組の磁性体が、トンネルバリア層を介して構成されている。この構成により、自由層と参照層の磁化が平行である場合は低抵抗、反平行となる場合には高抵抗となる。

Fig.2-1-2 に MRAM の基本的な動作を模式的に示した図を示す。

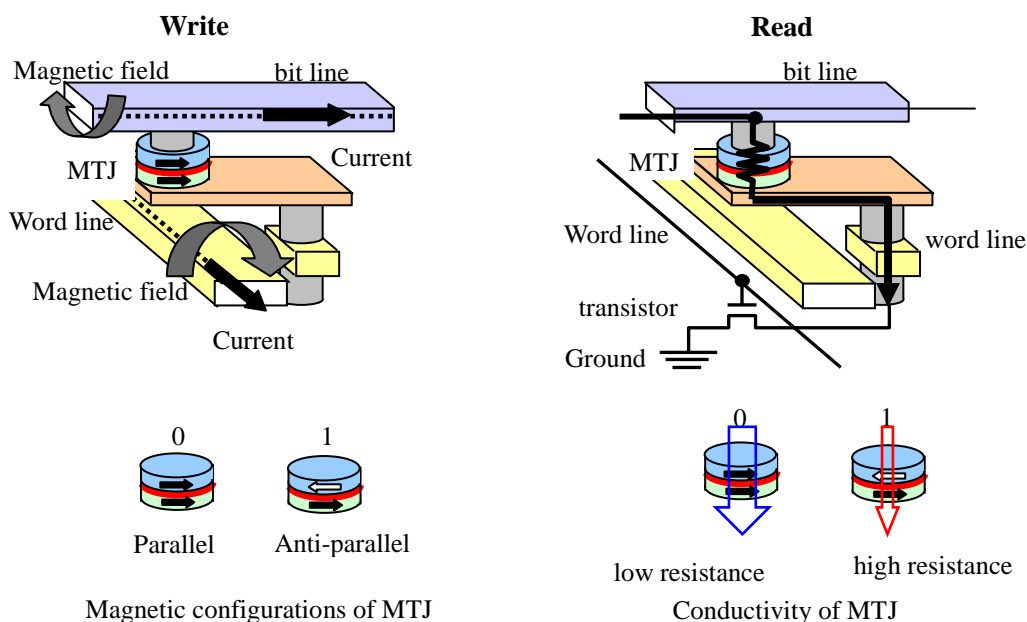


Fig. 2-1-2 MRAM 動作の模式図

この図にしたがって、MRAM の書き込み、読み出し動作過程について述べる。

1. 制御用トランジスタに接続されている bit 線、word 線に電流を通じると、磁場が誘起される。その合成磁場により選択したメモリセル中に形成されている MTJ のフリー層磁化方向が反転し、データが書き込まれる。(Fig.2-1-2 左)
2. メモリセルに接続されたトランジスタと bit 線とを選択して MTJ に電圧を印加する。MTJ の抵抗は磁化配置に依存して変化するので、電圧の変化として抵抗値、すなわち磁化方向を検出でき、0,1 のデータを読み出す。(Fig.2-1-2 右)

以上が MRAM の書き込み読み出し動作である。MRAM は、最も基本的には、微小磁性パターン中の磁化反転と磁化配置を検出するトンネル磁気抵抗効果を利用したものである。そこで以下に書き込みとして磁化反転の物理、読み出しとしてトンネル磁気抵抗効果の物理について詳述するとともに基本要素である MTJ について詳述する。

#### 2-1-1. 書き込みの物理 一軸磁気異方性を有する磁性パターンの磁化反転

MRAM のデータは一軸磁気異方性を有した磁性パターン中の磁化方向に対応する。磁性パターンに対して直交した bit 線、word 線の 2 本の書き込み配線に電流を流し、発生した磁場で磁化を反転させる方式である。直交した磁場による磁化反転をする範囲はアステロイド曲線になることからアステロイド型 MRAM とも呼ばれる。



以下、この動作原理となる 2 方向からの合成磁場による磁化反転について考察する。

ここでは一軸磁気異方性を有する単磁区構造磁性体の磁化が一斉回転によって反転するモデル(Stoner-Wohlfarth model)を考える[1]。

Fig.2-1-3 に示した座標系で楕円形状の単磁区磁性体を考える。

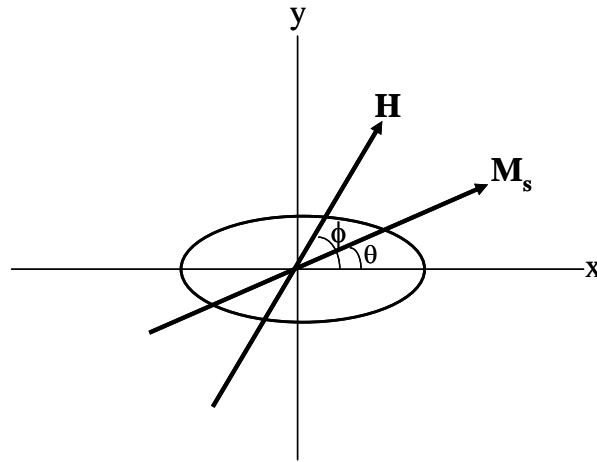


Fig.2-1-3 単磁区粒子磁性体の座標系

この磁性体の一軸磁気異方性エネルギー一定数を  $K_u$ 、飽和磁化を  $M_s$  とすると、系のエネルギー  $E$  は

$$E = K_u \sin^2 \theta - M_s H \cos(\phi - \theta) \quad (2-1)$$

で与えられる。ここで、 $H$  は外部から印加された磁場、一軸磁気異方性の方向を  $x$  軸にとったとき、磁化  $M_s$  の方向となす角を  $\theta$ 、磁場の方向を  $\phi$  とする。磁場によって安定化される磁化の方向は、エネルギーの極小条件

$$\frac{\partial E}{\partial \theta} = 0 \quad (2-2)$$

$$\frac{\partial^2 E}{\partial \theta^2} > 0 \quad (2-3)$$

で与えられる。これにより、

$$\frac{\sin 2\theta}{2} - \frac{H}{H_k} \sin(\phi - \theta) = 0 \quad (2-4)$$

$$\cos 2\theta + \frac{H}{H_k} \cos(\phi - \theta) > 0 \quad (2-5)$$

ここで、 $H_k = 2K_u/M_s$  とした。 $H_k$  は異方性磁界とも呼ばれる。

エネルギー  $E$  を  $M_s H_k$  で規格化して  $\varepsilon = E/M_s H_k$  とすると

$$\varepsilon = \frac{1}{2} \sin^2 \theta - \frac{H}{H_k} \cos(\phi - \theta) \quad (2-6)$$

$\frac{H}{H_k} \cos \phi = h_x, \frac{H}{H_k} \sin \phi = h_y$  として書き換えると、

$$\varepsilon = \frac{1}{2} \sin^2 \theta - h_x \cos \theta - h_y \sin \theta \quad (2-7)$$

$$\frac{\partial E}{\partial \theta} = \frac{1}{2} \sin 2\theta - \frac{H}{H_k} \sin(\phi - \theta) = \frac{1}{2} \sin 2\theta - h_y \cos \theta - h_x \sin \theta = 0 \quad (2-8)$$

$$\frac{\partial^2 E}{\partial \theta^2} = \cos 2\theta + \frac{H}{H_k} \cos(\phi - \theta) = \cos 2\theta + h_x \cos \theta + h_y \sin \theta > 0 \quad (2-9)$$

となる。

外部磁場が印加されていない場合は、 $h_x = h_y = 0$  であり、 $\theta = 0^\circ, 180^\circ$  で系のエネルギーが極小となる。このため、磁化はこのいずれかを向いている。

この状態で磁場を印加すると、(2-8)および(2-9)がゼロになるとき磁化反転が起こる。磁化反転が生じる臨界磁場を  $h_x^c, h_y^c$ 、そのときの角度を  $\theta_c$  とすると、

$h_x^c = -\cos^3 \theta_c$ 、 $h_y^c = \sin^3 \theta_c$  が得られる。この式から  $\theta_c$  を消去すると、

$$(h_x^c)^{\frac{2}{3}} + (h_y^c)^{\frac{2}{3}} = 1 \quad (2-10)$$

この曲線を図示すると Fig.2-1-4 のようになる。

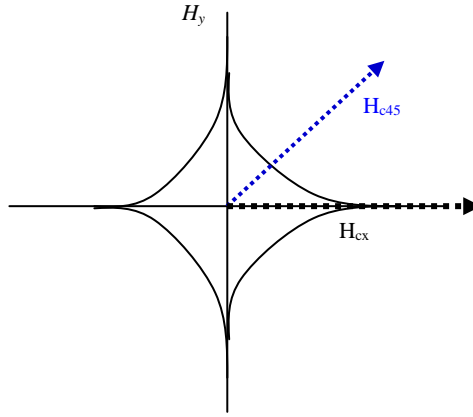


Fig.2-1-4 アステロイド曲線

横軸が x 方向磁場、縦軸は y 方向磁場であり、曲線の外側が磁化の反転する領域、内側が磁化反転しない領域である。これはアステロイド曲線と呼ばれ、一軸磁気異方性を有する磁性体の磁化反転の特徴を示すとともに、形状制御型 MRAM の磁化反転特性を示したものである。

Fig.2-1-1 に示した MRAM セルにおいて bit 線を磁化容易軸方向、word 線を磁化困難軸方向としたとき、2 軸方向からの合成磁場がアステロイド曲線よりも外側になると磁化反転が生じる。Fig.2-1-4 からわかるように一軸磁気異方性の容易軸のみあるいは困難軸方向のみから磁場を印加した場合、磁化反転に必要な磁場は合成磁場よりも強い磁場にならないと起こらない。この特徴を利用すると、選択されたアドレスにあるビットは bit 線、word 線の合成磁場が印加されれば磁化反転が生じるが、bit 線あるいは word 線上にあるメモリセルは一方向磁場であるため、容易に磁化反転しない。関係のないビットの磁化を反転させてしまう「誤書き込み」を抑制できる。こうした現象を利用することにより、大量のデータに間違いのなく書き込むことが可能になる。

MRAM の書き込みは、Fig.2-1-4 に示したアステロイド曲線の外側に相当する 2 軸方向からの強度の磁場を印加することによって実行される。ところが、データの書き込みが選択された素子以外にも配線からの磁場や隣接する磁性素子の磁極から発生する漏洩磁束などにより誤書き込み（半選択）が生じる可能性がある。特に多数の素子が高密度に配列しているデバイスではこれらの影響が顕著になる。

半選択などによる誤書き込みを低減するためには、磁化反転過程を制御し、たとえば、bit 線あるいは word 線単独から発生したビット内部の磁化方向に対して平行あるいは垂直からの磁場に対して保磁力が大きく、磁化に対して斜め方向から与えられる bit 線と word 線の合成磁場方向に対して保磁力が小さくなるようすればよい。このような状態を実現するために、素子形状による磁化反転機構の制御により Fig.2-1-5 に示すアステロイド曲線のようにすることが有効である。

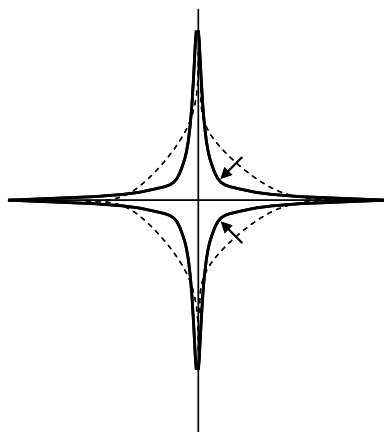


Fig.2-1-5 動作マージン拡大に有効なアステロイド曲線

最も基本的な単磁区磁性パターンの磁化反転を利用する MRAM では、磁性パターンを楕円形 (ellipsoidal) や長円形 (oval) とし、長軸方向に一軸磁気異方性をつけている。この場合は、一軸異方性を持った単磁区粒子の一斉磁化反転モードを示す。これを Fig.2-1-5 に示すような磁化反転とするためには単磁区粒子とは異なる磁化状態にする必要があり、パターン形状を変化させた検討がマイクロマグネティックシミュレーションによる磁化過程の解

析によってなされている。たとえば、Shimomura らは、多数の磁気パターンについてシミュレーションをおこない[2]、楕円の短軸側の両側に突起をつけた形状とすることで Fig.2-1-5 のようなアステロイド曲線を得て、一軸磁気異方性の方向とその垂直方向に対しての反転磁界が大きく、合成磁場による斜め成分に対して反転磁界が小さくなることを示している。この形状をデバイスに適用し、16Mbit-MRAM のデバイス動作が実証されている[2]。

また、異なる書き込み方法として Toggle 方式がある[3]。

2 層の強磁性膜を Cu や Ru といった非磁性金属を介して積層させると、層間の磁気結合が振動的に変化し、強磁性→反強磁性→強磁性・・・と結合方向が変化する[4,5]。この現象を利用すれば一軸異方性を持たせた強磁性膜が、異方性の方向に対して 180° 方向に配列した反強磁性構造にすることができる。toggle 方式は、これを利用したもので 2 層の強磁性薄膜を反強磁性結合させた構造を自由層に用いる。

反強磁性結合した積層膜の形成する磁極を磁場  $H$  と作用させると磁極が受ける力  $F$  は、

$$F = M \cdot H \quad (2-11)$$

で表され、その微分

$$L = M \times H \quad (2-12)$$

なるトルクが働く。反強磁性結合した 2 層膜からなる自由層の合成磁化  $M \sim 0$  であることから、弱い磁場のもとで  $L \sim 0$  となり、磁化にトルクが作用せず磁化回転が起こらない。このため、外部磁場影響を受けにくくなり、半選択や隣接ビットからの漏洩磁束に対して強いフリー層とすることができる。

Fig.2-1-6 に示した一軸磁気異方性を有する 2 層の反強磁性膜を積層した場合の磁化過程を考える。

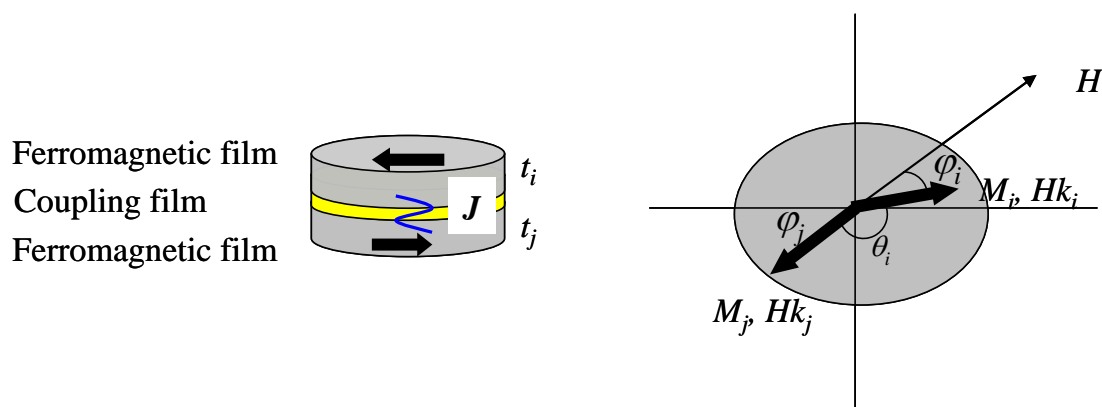


Fig.2-1-6 Toggle MRAM のための 2 層反強磁性結合積層膜の模式図

いま、膜の磁化が一斉に回転するモデルを仮定するとき、磁気エネルギーは、2層のなす磁気異方性エネルギーおよび外部から磁場を与えたとき磁化と磁場のなす角度で与えられるゼーマンエネルギー、交換結合エネルギーで与えられ、次式のように記述できる[6]。

$$E = \sum_i \frac{1}{2} H k_i \cdot M s_i \cdot t_i \sin^2 \varphi_i - \sum_i H \cdot M s_i \cdot t_i \cos(\varphi_i - \theta_i) - J \cos(\varphi_1 - \varphi_2) \quad (2-13)$$

ここで、第1項が磁気異方性エネルギー、第2項がゼーマンエネルギー、第3項が交換結合エネルギーであり、 $H k_i$ は*i*層の異方性磁界、 $M s_i$ は*i*層の飽和磁化、 $t_i$ は*i*層の膜厚、 $\varphi_i$ は磁場方向を基準としたときの磁場方向と*i*層の磁化のなす角、 $H$ が外部磁場、 $\theta_i$ は、2層の磁化のなす角、 $J$ は2層間に作用する交換結合定数である。

この膜の一軸磁気異方性の方向に磁場を印加したときの磁化過程を Fig.2-1-7 に示す。

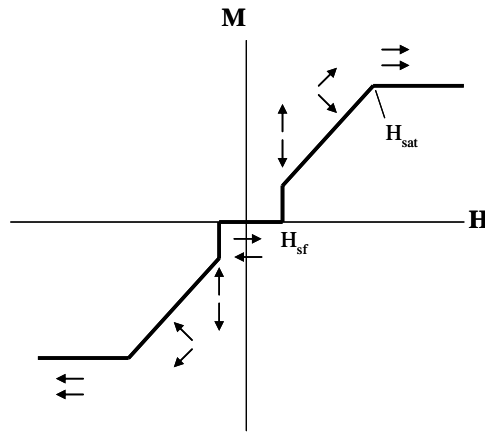


Fig.2-1-7 反強磁性結合膜の磁化過程

磁化は反強磁性結合しているため、ゼロ磁場近傍では磁化がほぼゼロである。磁場強度を増すと、ゼーマンエネルギーの利得により磁化方向が  $90^\circ$  回転する。この現象をスピンプロップといい、変化を起こす磁場をスピンプロップ磁場  $H_{sf}$  という。フロップ状態では磁化が互いに逆を向いているが、徐々に磁場方向となりシザーズ状態といわれる磁化状態になる。磁場を印加とともに徐々に磁化が一方向になるため、磁化が一様に増加する。最終的に飽和磁場  $H_{sat}$  で強磁性配列となると磁化が一定値になる。

スピンプロップ磁場  $H_{sf}$  は、

$$H_{sf} = \sqrt{H_{sat} \cdot H_k} \quad (2-14)$$

で与えられ、飽和磁場  $H_s$  と異方性磁界  $H_k$  とでフロップ磁場が決まる[7]。この磁場よりも強い磁場で磁場方向を回転させると、磁化は磁場方向に追従しながら回転する。 $180^\circ$  回転させれば磁化方向を反転させることができる。これを直交する 2 軸の配線磁場により実現するのが Motorola の L. Savtchenko により提案された toggle-MRAM の書き込みである[3]。Fig.2-1-8 に素子のレイアウトと書き込み過程を示す。

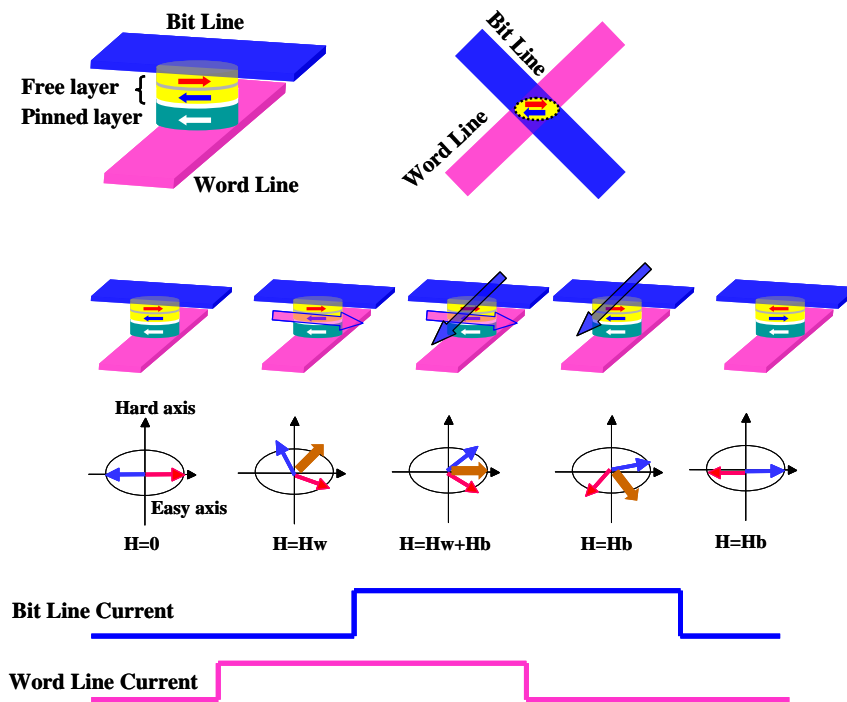
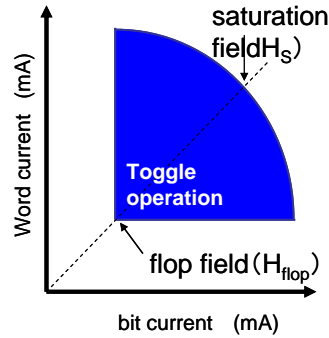


Fig.2-1-8 Toggle MRAM の構成と書き込み過程

磁性パターンは一軸磁気異方性をつけるために楕円形状に加工され、bit 線や word 線に対して  $45^\circ$  の方向に形成される。この配置、構造で磁場は磁化方向に対して斜め方向から印加され、磁場が一軸磁気異方性に対して直交する成分を持つためスピントロポロジーが起こりやすくなる。bit 線だけに磁場を印加するとスピントロポロジーを起こして y 成分を持って x 方向を向く。引き続き word 線にも磁場を印加すると合成磁場により x 方向成分の磁場が生じるため、y 成分の磁化にトルクが作用して磁化が回転する。更に bit 線の電流を止めると、今度は y 成分磁場だけになり、磁化が回転を起こして最初と逆方向に磁化が向く。このように磁化をぐるりと一周回すことで反強磁性配置をとる磁化を反転させるのが Toggle-MRAM の書き込み方式である。Toggle-MRAM の書き込みが可能な範囲は Fig.2-1-9 に示すようになる。



$$H_{flop} \propto (H_K \cdot H_S)^{1/2}$$

Fig.2-1-9 Toggle MRAM の動作マージンの模式図

この方式の特徴は、外部から磁場が印加された場合も磁化方向が変化しづらく、配線上に高密度にメモリセルを配置した構造であっても隣接ビットに書き込みをおこなう場合に発生する磁場では磁化反転が起こりにくいこと、また単独の配線からの磁場に対する誤書き込み（ディスタ urb）に対して強く、スイッチング磁場のばらつきに対して書き込みマージンが広くとれることである[8]。

toggle-MRAM の書き込み特性を主に決めるのは積層フェリ構造を有する自由層薄膜の磁気特性である。特に、動作電流を低減し書き込みマージンを広げるには、 $H_{sf}$  が小さく  $H_{sat}$  の大きな磁気結合状態を実現することにある。 $H_{sf}$  の低減には  $H_{sat}$ 、 $H_k$  を小さくする必要はあるが、 $H_k$  は材料で決まるため、それを変化させることは難しい。 $H_{sat}$  を低減することが有効である。こうした材料特性への要請に基づき、Fukumoto らは NiFe を結合 Ru で反強磁性結合させた積層フェリ磁性膜に対して膜の最適化の検討をおこなった。まず、NiFe と Ru の間に CoFe を挿入し安定な反強磁性磁気結合を得た。次いで、積層回数を検討することにより  $H_{sat}$  を低減し、書き込みマージンを拡大することができた[9-12]。更に、Fukami らは書き込みばらつきを分析し、結晶粒による磁化方向の分散や磁歪による応力誘起磁気異方性に起源を持つ異方性分散がばらつきを増大させていることを明らかにした[13]。これをもとに NiFe に B を添加するなどの方法により結晶粒を微細化し磁化方向をそろえとともに組成調整による磁歪低減によって応力誘起磁気異方性を減らすことで、磁化回転のばらつきを抑制することに成功した。

## 2-1-2. 読み出しの物理

データの読み出しは、bit 線と MRAM セルの下部に形成されている CMOS トランジスタにより電圧を与えたとき流れた電流を測定することによってなされる(Fig.2-1-2)。素子の膜面垂直方向に電圧を印加したとき磁化配置に依存して抵抗が変化するのは、Current perpendicular to plane (CPP)構造の磁気抵抗効果である。

一般に磁性体の抵抗は磁化の大きさや方向に依存して変化する。この現象を磁気抵抗効

果という。磁気抵抗効果として古くから知られているのは、電流と磁化の相対角度に依存して抵抗が変化する異方性磁気抵抗効果(Anisotropic Magnetoresistance: AMR 効果)である[14]。外部磁場に敏感に変化するパーマロイなどの磁性体で2-3%のMR比が得られている。これを上回るMR比が得られるのは巨大磁気抵抗効果(GMR: Giant Magnetoresistance)である。多層磁性膜の各層磁化の相対角度に依存して10%以上の大きなMR比を示す[15]。更に大きなMR比は2層の磁性層を極薄絶縁体を介して積層したときスピン偏極したトンネル電子の磁化方向に依存した遷移確率の違いにより磁気抵抗の発現するトンネル磁気抵抗効果(TMR: Tunnel Magnetoresistance)で得られる。絶縁体にAlOを用いて40%~70%[16]、MgOを絶縁体とすると200%以上のMR比が室温で得られている[17]。TMR効果は膜面垂直方向に伝導が起こるCPP構造で発現するため、高密度なデータの配列にも適していることから、現在開発の進むMRAMではこれが適用されている。

以下、TMR効果の発現について記述する。

まずFig.2-1-10にTMR効果の機構を模式的に示す。

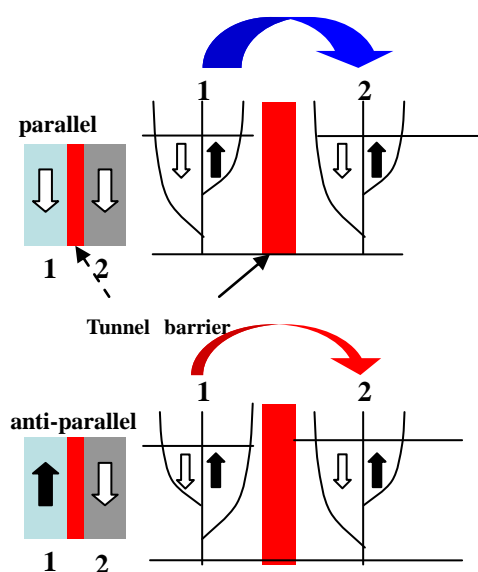


Fig.2-1-10 TMR効果の模式図

電気抵抗を特徴づける長さが電子の平均自由行程と同等になると電気伝導に量子性が現れる。ナノメータスケールの絶縁層膜厚を介して2つの金属層を形成した構造では、電子の伝導を阻害するポテンシャル障壁があるにもかかわらず電子がすり抜けるように通過する。これは金属電子の波動関数が絶縁体中でもゼロにならず、互いに重なり合うために生じる伝導現象であり、トンネル効果と呼ばれる。絶縁体内で電子の波動関数は指数関数的に減少するため、トンネル効果が生じるのは絶縁層が数nm以下のときに限られる。

トンネル効果では電子の遷移に際してスピンの保存される。このため、絶縁体薄膜層（ト



ンネルバリア層)を介して二つの強磁性電極を相対させると電子を放出する側のスピン状態と受けて側のスピン状態に依存して電子の遷移確率が変化する。Fig.2-1-5 に示したようにアップ(ダウン)スピン電子が励起された場合、アップ(ダウン)スピンバンドへの遷移確率が高く、ダウン(アップ)スピンバンドに遷移確率は低い。遷移確率が高いほど伝導度は大きく、スピンの方向は磁化の向きに対応することから、二つの強磁性層の磁化が平行である場合、トンネル抵抗は小さく、反平行である場合、抵抗が大きくなる。こうした磁化配置に依存したトンネル抵抗の変化が TMR 効果である。

いま最も単純な系としてFig.2-1-10に示した強磁性電極1／絶縁体／強磁性電極2という3層構造積層膜のスピン依存伝導を考える。まず、電子のトンネル過程を扱うために1次元の自由電子モデルを考え、強磁性電極1から強磁性電極2へのトンネル伝導を考える。Fig.2-2-5の構造に対して、強磁性電極1からエネルギーEを持つ電子が入射し、トンネルバリア層を通過して強磁性電極2に通る確率、すなわち透過係数を求めると、以下ようになる。すなわち $\Phi$ をフェルミエネルギーから測った絶縁層のポテンシャル障壁、 $d$ を障壁の厚さすると、トンネル障壁内での電子の波動関数減衰率 $\kappa$ は

$$\kappa = \frac{2\pi}{h} \sqrt{2m\Phi} \quad (2-11)$$

で表される。 $\kappa d \gg 1$ の場合に電子の透過係数 $T$ を求めると、

$$T = \frac{16\varepsilon_s \Phi}{(\varepsilon_s + \Phi)^2} \exp(-2\kappa d) \quad (2-12)$$

となる。ここで、 $\varepsilon_s$ は電子の入射エネルギーであり、スピンの極性によって $s=+$ または $-$ である。指数関数の前の係数 $\varepsilon_s$ はスピン依存する量であることから、透過係数にはスピン依存性が現れる。スピンに依存するコンダクタンス $\Gamma$ は、

$$\Gamma_{P(AP)} \approx [1 \pm P^2] \quad (2-13)$$

と得られる[18,19]。ここで、

$$P = \frac{(k_{F\uparrow} - k_{F\downarrow})(\kappa^2 - k_{F\uparrow}k_{F\downarrow})}{(k_{F\uparrow} + k_{F\downarrow})(\kappa^2 + k_{F\uparrow}k_{F\downarrow})} \quad (2-14)$$

である。なお、 $k_F$ は、強磁性電極のフェルミ波数であり、 $\kappa d \gg 1$ という条件である。

この結果を3次元に拡張すると、減衰率は

$$\kappa = 2\pi \frac{\sqrt{2m(U - \varepsilon(k_z))}}{h} \quad (2-15)$$

$$\varepsilon_F = \varepsilon(\mathbf{k}) + \varepsilon(k_z) \quad (2-16)$$

と表される。

以上の結果を現象論的な観点で考えると以下のようなになる。

金属磁性体の中で伝導に寄与するのはFermiエネルギー近傍の電子である。今アップスピ

ンバンドのFermiエネルギーにおける状態密度を $N_{\uparrow}$ 、ダウンスピンバンドの状態密度を $N_{\downarrow}$ とし、電子の絶縁層のポテンシャル障壁の透過率を $T$ とする。強磁性電極の磁化方向が平行であるときのトンネル伝導率 $\sigma_P$ をとし、反平行なときのトンネル伝導率を $\sigma_{AP}$ すると、

$$\begin{aligned}\sigma_P &\propto T(e^2/h)(N_{1\uparrow}N_{2\uparrow} + N_{1\downarrow}N_{2\downarrow}) \\ \sigma_{AP} &\propto T(e^2/h)(N_{1\uparrow}N_{2\downarrow} + N_{1\downarrow}N_{2\uparrow})\end{aligned}\quad (2-17)$$

と表すことができる。MR比は、磁化が平行なときの抵抗を $R_P$ 、反平行の時の抵抗を $R_{AP}$ とすると、

$$MR = \frac{R_{AP} - R_P}{R_P} \quad (2-18)$$

で与えられる。

$R=1/\sigma$ であることから、上式は

$$MR = \frac{\sigma_{AP}^{-1} - \sigma_P^{-1}}{\sigma_P^{-1}} = \frac{\sigma_{AP} - \sigma_P}{\sigma_{AP}} \quad (2-19)$$

であり、伝導度と分極率の関係をを用いると、

$$\begin{aligned}MR &= \frac{(N_{1\uparrow}N_{2\uparrow} + N_{1\downarrow}N_{2\downarrow}) - (N_{1\uparrow}N_{2\downarrow} + N_{1\downarrow}N_{2\uparrow})}{N_{1\uparrow}N_{2\downarrow} + N_{1\downarrow}N_{2\uparrow}} \\ &= 2 \left[ \frac{N_{1\uparrow} - N_{1\downarrow}}{N_{1\uparrow} + N_{1\downarrow}} \right] \left[ \frac{N_{2\uparrow} - N_{2\downarrow}}{N_{2\uparrow} + N_{2\downarrow}} \right] / \left\{ 1 - \left[ \frac{N_{1\uparrow} - N_{1\downarrow}}{N_{1\uparrow} + N_{1\downarrow}} \right] \left[ \frac{N_{2\uparrow} - N_{2\downarrow}}{N_{2\uparrow} + N_{2\downarrow}} \right] \right\}\end{aligned}\quad (2-20)$$

となる。このとき、

$$\begin{aligned}P_1 &= \frac{N_{1\uparrow} - N_{1\downarrow}}{N_{1\uparrow} + N_{1\downarrow}} \\ P_2 &= \frac{N_{2\uparrow} - N_{2\downarrow}}{N_{2\uparrow} + N_{2\downarrow}}\end{aligned}\quad (2-21)$$

で強磁性電極1、2のスピンド分極率 $P_1$ 、 $P_2$ を定義すると、

$$MR = \frac{2P_1P_2}{1 - P_1P_2} \quad (2-22)$$

が得られる。この式は、Julliereの式と呼ばれ、MR比が単純にスピンド分極率で決まることを示している[20]。

非晶質構造を持つトンネルバリア層AIOでは、電子の位相が失われ、この近似が良く成り立つと考えられる。MRAMなどに用いられるNiFe、CoFe等の磁性層のスピンド分極率は0.5程度であり、MR比は最大でも70%と見積もられる。これは、AIO系のMTJで得られる値と同等である。一方、構造乱れのない伝導現象はMathon、Butlerによりコヒーレントトンネル現象として取り扱われた[21,22]。

コヒーレントトンネリングでは、(2-12)式を電子遷移の波数依存性として表現し、

$$T^+(k) = \sum_{k'} T^{++}(kk') \quad (2-23)$$

と表し、この式から、トンネル電流を

$$I^+ = \frac{e}{h} \int^{\mu_1} d\varepsilon \sum_{k_{//}, j} T^+(k_{//}, j) \quad (2-24)$$

$$I^- = \frac{e}{h} \int^{\mu_2} d\varepsilon \sum_{k_{//}, j} T^-(k_{//}, j)$$

$$I = I^+ - I^- = \frac{e^2}{h} \sum_{k_{//}, j} T^+(k_{//}, j) \frac{\mu_1 - \mu_2}{e} \quad (2-25)$$

として求め、Fe/MgO/Fe 接合で Fe および MgO のバンド構造と電子のトンネル確率、流れる電流値から MR 比を計算した。その結果、MgO の  $\Delta 1$  バンドをトンネルする場合にはコヒーレント伝導が実現し、第一原理計算から 1000%以上の MR 比が得られるという報告がなされている[21,22]。この計算に端を発した実験検討から、MBE法で作製した MTJ で約 80% の高い MR 比が得られることが Yuasa らにより報告された[23]。更に、CoFeB/MgO/CoFeB なる構成の MTJ をスパッタ法で作製し、室温で 230%の MR 比が得られるという報告が Djayaprawira らによってなされ[17]、MgO トンネルバリア層の応用への道が開かれた。

### 2-1-3. 磁気トンネル接合

TMR 効果を利用して、データを書き込み、読み出すためには、磁場に対して容易に応答して磁化反転する自由層、外部磁場に対して変化しづらく常に一定の磁化方向を示す参照層の 2 つの磁性層が、トンネルバリア層を介して積層された構成になっている必要がある。

自由層は、磁性体を加工することにより一軸磁気異方性を付与することが可能で、配線からの磁場に対して容易に磁化反転しつつ、熱擾乱に対して安定にできる材料が求められる。磁性体の磁気異方性エネルギーは磁性体の材料に起源を持つ結晶磁気異方性、加工形状で決まる反磁界が影響する形状磁気異方性、磁化発現による結晶歪み（磁歪）が応力を通じて磁気異方性に影響を与える誘導磁気異方性などで決定される。この磁気異方性エネルギーから求められる反転磁界は、次式で与えられる[24]。

$$H_{sw} = H_k + C \cdot M_s \frac{t}{w} + 3 \frac{\lambda \cdot \sigma}{M_s} \quad (2-26)$$

右辺第一項は結晶磁気異方性、第二項は形状磁気異方性で、 $C$  は形状因子、 $t$  は膜厚、 $w$  は線幅である。第三項は応力と磁歪による誘導磁気異方性で、 $\lambda$  は磁歪定数、 $\sigma$  は応力である。

このように複数のパラメータに影響されて磁気異方性の状態が決まる場合、材料には可能な限り単一のパラメータに還元できるような特性を持つものが望まれる。この場合、形

状磁気異方性項である第二項のパラメータだけで制御できることが理想である。この特性を持つのが **permalloy** と呼ばれる NiFe 合金である。**permalloy** は結晶磁気異方性エネルギーが  $1 \times 10^3 \text{ J/m}^3$  と小さい優れた軟磁性膜であり、磁歪も  $10^{-6}$  以下である。磁性体を微細加工したときには形状磁気異方性で全体の磁気異方性が決まると考えられる。このように優れた特性を示す材料は希有であることから、多くの微小磁性体の研究やデバイス開発にはまず **permalloy** が用いられている。

参照層には、強磁性/反強磁性の交換結合により一方向磁気異方性を付与したものと自由層よりも十分に強い一軸磁気異方性の持つものの2通りがある。

一方向磁気異方性を持つ層を有する参照層はスピバルブ型と呼ばれる。強磁性層と反強磁性層とを積層すると両者の間には交換結合が作用し、強磁性層の磁化が一方向に固定される。これと一軸磁気異方性を有した自由層を、絶縁層を介して積層し、磁化の相対角度の違いにより発現する磁気抵抗を利用して読み出す方式である[25-27]。GMR あるいは TMR 効果を利用した磁気ヘッドにも用いられる構成である。スピバルブ型の磁化過程、抵抗変化を模式的に示したのが Fig.2-1-11 である。

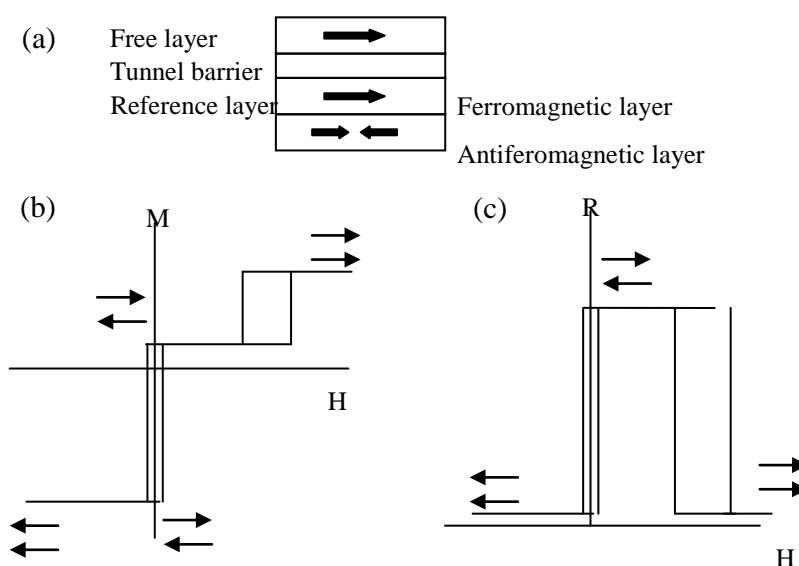


Fig.2-1-11 スピバルブ型 MTJ の(a) 磁化配置、(b) 磁化－磁場(M-H)曲線、(c) 抵抗－磁場 (R-H) 曲線

最初にマイナス方向に強磁場を印加して着磁した状態を考える。十分に強い負方向の磁場を与えると2層膜の磁化が飽和して自由層と参照層はともに磁場の方向に平行配置となり、低抵抗状態となる。この状態から磁場を正方向に増していき、ゼロ磁場を越えると自由層が反転して参照層と反平行配置になる。この状態は高抵抗である。更に正の磁場を増すと参照層の磁化が反転して、平行状態が実現するため低抵抗状態になる。磁化が飽和し

た後、こんどは正の磁場から負の方向に磁場を掃引する。まず、参照層が初期状態の安定方向に磁化反転する。このため、2層の磁化が反平行となり高抵抗状態になる。ゼロ磁場近傍におなると自由層磁化が反転して再び平行配置になり低抵抗状態になる。交換結合磁界による磁化反転は数 100Oe～数 kOe であり、自由層は膜状態では 1Oe 以下、加工した状態でも数 10Oe である。配線からの電流磁場は数 10Oe 程度であるので、自由層のみが磁化反転し、磁気抵抗変化で磁化方向が検出される。これが **MRAM** に適用できる最も単純な **MTJ** の磁化過程である。このような **MTJ** では自由層と参照層が極薄絶縁膜を介して静磁的に結合する。特に界面に乱れがある場合には凹凸部分で強い磁極が形成され静磁結合が強くなる。また、磁性体をパターンに加工すると加工端部からの漏洩磁束で自由層にバイアス磁界を与えることになる。このバイアス磁界が外部磁場に重畳されるので、バイアス方向と外部磁場が同方向のときは弱い磁場で磁化反転し、逆方向のときは強い磁場を与えないと反転しない。印加される磁場の方向に依存して磁化反転の起こりやすさが異なるので、**MRAM** にする際には、誤書き込みを誘発し、書き込みマージンを狭くする可能性がある。

この静磁結合を抑制する方法として考えられたのが、参照層の強磁性層を 2 層に分け、それぞれを反強磁性結合させた積層フェリ結合型参照層である。参照層は反強磁性的に結合しているため、全体の磁化はほぼゼロである。また、自由層に与える磁場も正負逆方向のものとなるため、相殺してゼロに近くなる。これを用いれば、界面に発生した強磁性的な静磁結合や加工端部からの漏洩磁束をキャンセルすることが可能であり、自由層に与えられるバイアス磁界が抑制できる。積層フェリ型の参照層を持つ **MTJ** の磁気特性は、Fig.2-1-12 である。

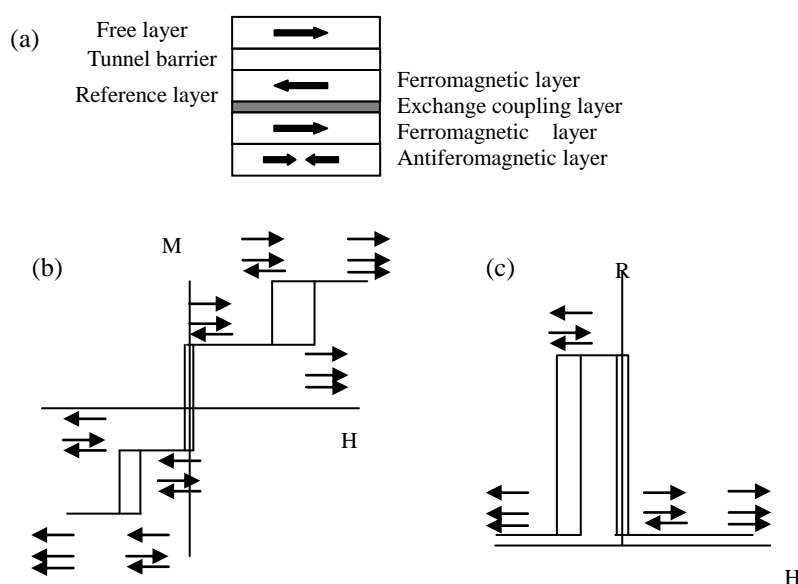


Fig.2-1-12 積層フェリ型参照層を有するスピバルブ型 **MTJ** の  
(a) 磁化配置、(b) M-H 曲線、(c) R-H 曲線

まず負方向に十分に強い磁場を印加して自由層・参照層の磁化を飽和する。磁化は平行状態にあるので低抵抗状態になる。この状態から正方向に磁場を与えると、まず参照層の片側磁化が反転し反強磁性状態になり、自由層とバリア近傍の磁化が反平行となるため高抵抗になる。次いでゼロ磁場を越えると自由層が反転してバリア層上下の磁化が平行配置となるため低抵抗になる。更に磁場を正に強くすると反強磁性層側の磁化が反転する。このときバリアを介した磁化は平行配置のままなので低抵抗状態となる。正方向に磁場が飽和した後、負方向に磁場を向けていくと、まず参照層が反強磁性状態になるために自由層側の磁化が反転して高抵抗となる。磁場がゼロを超え負になると自由層が反転して平行状態となり低抵抗となる。更に磁場を強くすると今度は反強磁性側の参照磁化が反転するが、バリア上下の磁化は平行配置にあるため低抵抗状態が維持される。この場合、自由層の磁化反転はゼロ磁場近傍にあり、ヒステリシス曲線のシフトが数 Oe と小さくなる。

強い一軸磁気異方性を有する磁性膜を参照層とする方法は保磁力差型参照層と呼ばれる。自由層より十分に保磁力の大きな材料を適用することで磁化を固定するものである。膜の構成と磁化過程、抵抗の磁場依存性の概念図を Fig.2-1-13 に示す。

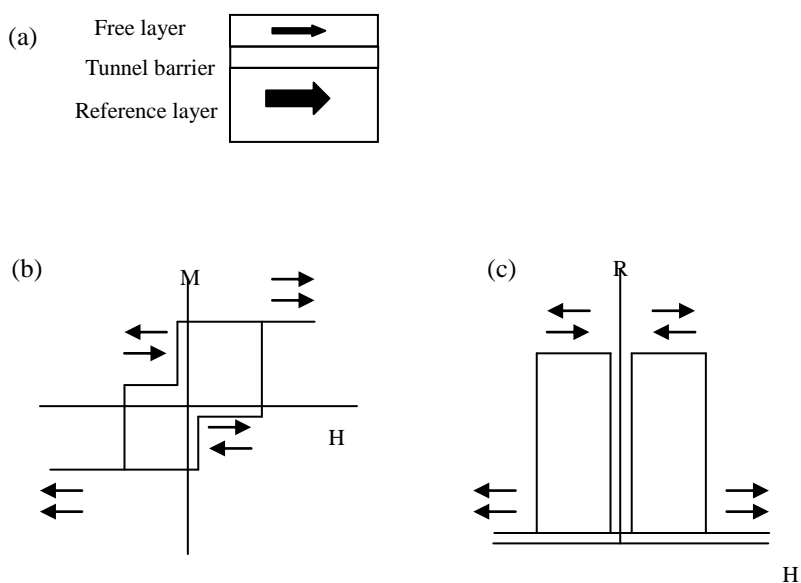


Fig.2-1-13 保磁力差型 MTJ の(a) 磁化配置、(b) M-H 曲線、(c) R-H 曲線

十分に強い磁場では自由層と参照層が同一方向を向いており低抵抗状態となる。ゼロ磁場近傍になると自由層の磁化が反転して高抵抗状態になる。更に負の方向に磁場を増すと参照層の磁化が反転して平行方向となるため低抵抗状態になる。同様の過程が負方向から正方向への磁場掃引でも生じるため、参照層の保磁力以下では低抵抗、それ以上では高抵抗となる。保磁力の差は膜厚あるいは材料を変えることにより形成されるため、容易に MTJ を作製することが可能である。

#### 2-1-4. MRAM への応用

上記 MRAM の原理を利用する方式、すなわち配線からのローレンツ磁場を利用して書き込み、MTJ の磁気抵抗比を利用して読み出す。MRAM の代表的な構造は、Fig.2-1-1 に示したようにセル選択のための CMOS トランジスタ(Tr)と情報を記録、読み出しのための配線層、情報を記憶させる MTJ を基本構成要素とした 1Tr-1MTJ 方式と呼ばれるものである。単純なセル構造を基本として構成されるため、セルを格子（マトリックス）状に配置することで簡単に大規模集積化が実現される。

更に高集積化を主眼とした構造には Fig.2-1-14 に示したクロスポイント方式がある。

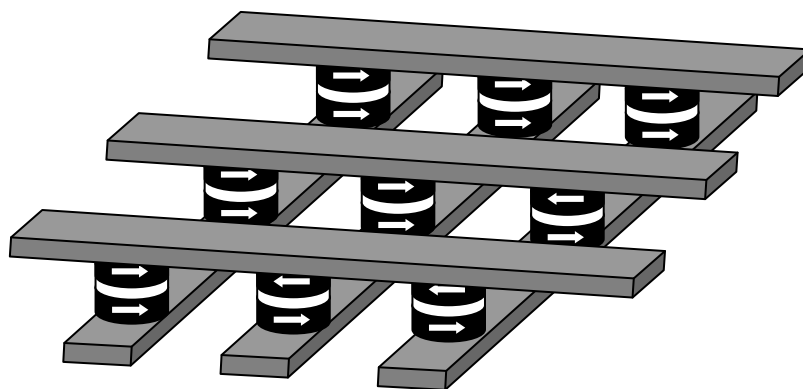


Fig.2-1-14 クロスポイント型 MRAM の模式図

直交した配線の交点に MTJ を形成し、駆動回路は素子の両端部にある。設定された任意のアドレスが通る配線に電流を通じてアステロイドの外側になるような強い電流を流すことで書き込み、それよりも弱い電流を印加して抵抗値の変化を検出することで読み出しをおこなう。高密度な MRAM を目指したもので、原理的には 1960 年代に研究開発が進んだコアメモリと同じ書き込み、読み出し方式である。

1Tr-1MTJ、クロスポイントいずれの方式も、書き込み、読み出しに際しては配線上に電流を印加し、磁化反転を誘起する。電流印加によって発生したローレンツ磁場は書き換えをしない素子にも作用する。このため、MRAM 素子は漏洩磁場の影響を受けにくいものにする必要がある。直交した配線方向では磁化反転が起りにくく、それぞれの磁場を合成した  $45^\circ$  方向で反転磁界が最も弱くなるアステロイド方式はこの条件を満たすものである。

こうした構成を基本として、性能向上を目的とした改良がなされている。書き込み方式では、自由層を反強磁性積層膜とし、反強磁性体の磁化過程を利用して磁化反転をおこなう Toggle-MRAM 方式や配線となる金属細線を磁性体でくるむことによって磁場を集束させた clad 配線などが開発され、誤書き込みと書き込み電流の低減がはかられている。また、スピン電流による磁化反転を利用した Spin transfer torque (STT) 方式によって書き込み電流の低減がなされている。更に、2つのトランジスタでひとつの MTJ 素子を駆動する 2Tr-1MTJ

という回路により、ひとつひとつの **MTJ** を独立に制御し、隣接ビットに書き込み電流が漏れない方式で誤書き込みの低減、また回路の電圧制御簡易化による高速動作、更にこの方式に磁壁電流駆動を用いたことによる電流低減などの検討が進められている。2Tr-1MTJ を用いた **MRAM** については第 3 章で詳述する。



## 2-2. MRAM の成膜技術

MRAM は、半導体デバイス技術で作製された CMOS(Complementary Metal Oxide Semiconductor：相補型金属酸化膜半導体)トランジスタを組み込んだ基板の上に MTJ を成膜・加工し、更に書き込み、読み出し配線を形成して作られる。いわゆる後工程で形成されるデバイスである。

CMOS トランジスタは、金属酸化膜半導体電界効果トランジスタ(MOSFET)) を相補形に配置したゲート構造のことであり、デバイスを動作させる論理回路に用いられている。CMOS トランジスタの開発や設計はそれ自体で大きな研究対象となるが、MRAM ではこれを既製品として用いるので、性能や作製方法などについては省略する。

CMOS トランジスタと MRAM との間には、書き込み・読み出しのために電気を通じる回路で構成された配線構造があり、ビア(Via)と呼ばれる基板表面に現れる端子で MTJ と接続される。MTJ を微細加工して形状による一軸異方性を付与し、更に絶縁層や配線を形成するプロセスを経てデバイスが形成される。MRAM デバイス作製工程のまとめたものが Fig.2-2-1 である[28]。

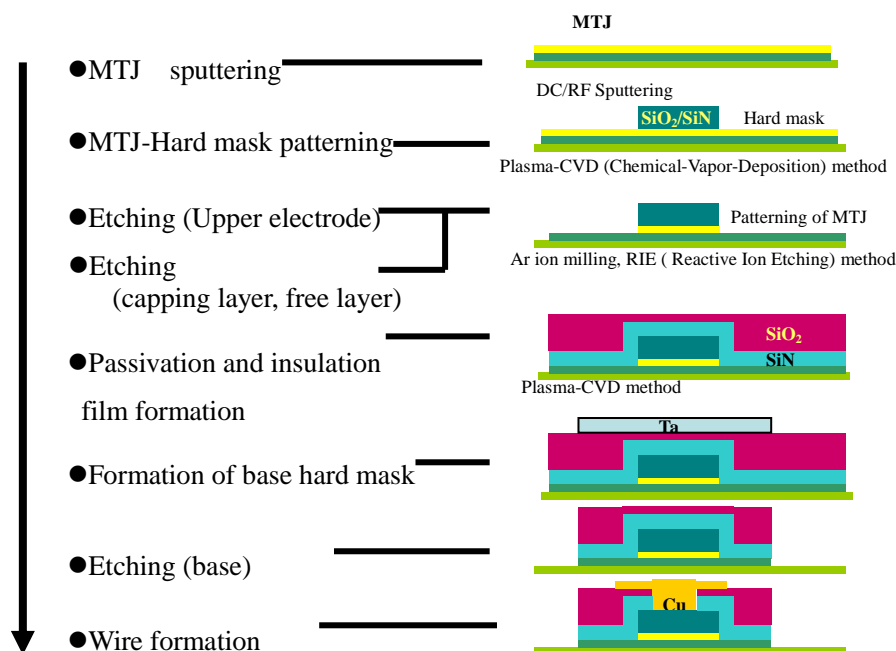


Fig.2-2-1 MRAM の加工手順

Fig.2-2-1 にしたがって MRAM 形成手順について述べる。

- ① CMOS 基板上に磁性膜スパッタ装置で MTJ を成膜する。
- ② MTJ を微細パターン化するためのマスク材料として SiO<sub>2</sub> あるいは SiN の絶縁体薄膜を Chemical vapor deposition(CVD)法で形成する。

- ③ フォトレジスト塗布し、素子や回路パターンを形成したマスクパターンを通じて紫外線を照射して露光、現像してこれを転写し、不要部分を剥離剤で除去する。
- ④ 反応性イオンエッチング (Reactive Ion Etching : RIE) 法によって絶縁膜をパターンニングする。
- ⑤ 形成された絶縁体パターンをマスクとして Ar イオンエッチングにより磁性膜を加工する。これにより、所望の微細磁性パターンを得る。
- ⑥ 大気暴露による磁性パターンの酸化などを防ぐため、エッチング直後に SiN 膜を保護膜として作製する。
- ⑦ 磁性パターン間を電氣的に絶縁するために SiO<sub>2</sub> 絶縁膜を成膜する。
- ⑧ 磁性パターンの形成された部分には段差が形成されるので、Chemical Mechanical Polishing (CMP)法により表面を平坦にする。
- ⑨ フォトレジスト塗布、フォトリソグラフィによる露光・現像をおこない、不要部分を剥離した後、RIE 法で SiO<sub>2</sub> 絶縁膜中に電極と MTJ をつなぐための Via と呼ばれる微細な穴を形成する。
- ⑩ めっき法によりこの穴に Cu を埋め込み、穴以外の不要部分から Cu を除去するために CMP 法で表面を削り SiO<sub>2</sub> を露出させ、平坦化する。
- ⑪ Ta/Cu 膜をスパッタ法で作製し、フォトレジストの塗布、リソグラフィによる露光・現像をおこない配線パターンを形成する。
- ⑫ 電極端子を形成して MRAM とする。

各工程に於いて MTJ の磁気特性を損なわないように検討がなされており、各技術を総合して良好な特性の MRAM を作ることができる。中でも、MRAM の動作をデザインし、性能を決める最も重要な工程が磁性膜の作製であり、本研究の中心課題でもある。そこでまず磁性膜作成技術を詳述し、次いでその他の工程について略述する。

#### 2-2-1. 磁性膜作製技術

MTJ 膜の作製にはスパッタ法が用いられる。金属板などで構成される電極の間に Ar に代表される希ガスなどを導入して  $10^{-1} \sim 10^{-3}$  Pa 程度の雰囲気中とし、電極間に高電圧を印加するとプラズマが発生する。希ガスとして Ar を導入した場合、プラズマ中では Ar から電子がはぎ取られて  $\text{Ar} \rightarrow \text{Ar}^+ + e^-$  となり、陰極側には  $\text{Ar}^+$  が衝突する。衝突した Ar イオンは陰極原子と運動量を交換し、陰極原子が放出される。この原子が基板に到達して薄膜を形成する。これはスパッタリング現象といわれる薄膜を作製方法である[29]。陰極側に形成したい材料をターゲットとして設置し、対向する陽極側に膜を形成するための基板を設置して薄膜を形成する。スパッタリングには直流 (DC) および交流 (RF) 電圧を印加する装置がある。DC スパッタ法では陰極に定常的に電圧が印加されており、効率的に膜をつけることができる。ところが、絶縁体をターゲットとすると陰極に電荷が蓄積するため、帯電によ

り放電が継続しない。これに対して、RF スパッタ法では電圧の極性が一定周期で変化するため、プラズマ中の陽イオンは周期の半分しかターゲットに照射されないで、スパッタの効率は落ちる。しかし、ターゲットの極性が一定周期で変化するため、電荷の蓄積放出が起こり、帯電が起こらない。このため、絶縁体をターゲットとしても放電が継続的に起こり成膜が可能である。DC、RF はターゲットの材質と目的によって選択され、主に DC スパッタは金属などの良導体、RF は絶縁体の成膜に用いられる。また、陰極側に磁石を設置し、プラズマを陰極側に集束させ、高密度なプラズマをターゲットに照射することで成膜の効率を高めた装置はマグネトロンスパッタ法と呼ばれ、薄膜デバイスの研究装置や製造装置に多く用いられている。

極薄膜の作製方法にはこのほかに分子線エピタキシー(Molecular Beam Epitaxy : MBE)法、真空蒸着法などがある[29]。MBE や真空蒸着法は飛来する粒子のエネルギーが比較的小さいため、基板上では拡散することなく堆積する。この特徴を生かして特定の方角を持つ結晶の基板上に格子整合良く単結晶膜を成長させたり、多層膜で界面間の相互拡散が無い平滑界面を形成することに用いられている。これに対してスパッタ法は、入射粒子のエネルギーが高いため単結晶の形成は難しく、MBE 法などと比較して界面はrough になりやすい。ただし、MBE で必要とされる超高真空にすることなくサブナノメートルスケールの極薄膜を制御性、再現性ともに良好に形成が可能であるため、薄膜デバイス製造に多く利用されている。磁気デバイスの分野はハードディスク装置に搭載されている磁気ディスク媒体や磁気ヘッド素子では情報の記録・再生の機能を発現する核となる部分で優れた特性の極薄磁性膜が製造され、年々高密度する磁気記録装置の開発を支えている。磁気ヘッドの MTJ は MRAM と類似の多層膜であることから、その技術を利用することができる。このため、MRAM でもスパッタ法による MTJ 成膜がなされ、デバイス開発が進められている。以下には、その技術について記述する。

MTJ 膜作製のためのスパッタ装置。

MTJ は 10 層以上の金属非磁性材料、磁性材料および絶縁体材料をナノメートルレベルに膜厚制御して堆積した積層膜である。このため、成膜装置には、多元薄膜を形成するためのマルチチャンバー構成、絶縁体であるトンネルバリア形成のための酸化室を有すること、高い膜厚制御性などが要求される。

最も単純な MTJ は自由層、参照層からなる磁性体とトンネルバリア層の 3 層構成である。しかし、良好な磁気特性を示す MTJ にするためには、磁気特性制御のための下地層やスピンプラズマ構成において参照層に一方向異方性を付与する反強磁性層、積層フェリ結合を与える結合層などの膜が必要となる。このため実デバイスで検討される MTJ の構成は、下地層 (Ta)、反強磁性層 (PtMn)、固定層 (CoFe)、積層フェリ結合層 (Ru)、参照層 (CoFe)、トンネルバリア層 (AlO、MgO)、自由層 (NiFe)、保護層 (Ta) を積層したものである。AlO をトンネルバリアとしたときの MTJ では、ターゲットに非磁性金属材料の Ta、Ru、Al、

磁性金属材料として CoFe、NiFe、PtMn の 6 種類が必要となる。また、MgO をトンネルバリア層とするときには、非磁性金属層である Al のかわりに Mg あるいは絶縁材料の MgO が必要となり、この場合もやはり 6 元ターゲットが必要となる。これに加えて、トンネルバリアの形成には金属膜を酸化するチャンバーが必要となる場合がある。トンネルバリアの作製には、絶縁体をそのままスパッタ成膜する方法と、金属あるいは絶縁体を反応性スパッタ法で作製する方法、金属を形成しそれを自然酸化あるいはプラズマやラジカルによって酸化する方法がある。絶縁体をスパッタ法で形成するには高周波(RF)スパッタ法が用いられ、様々な絶縁体を容易に、高品質な薄膜にすることができる。ただし、RF スパッタは成膜速度が遅くなること、膜中に組成ずれが起こりやすく絶縁特性に分布がでやすいこと、ターゲットから放出される微粒子（パーティクル）があることなどの問題がある。一方、低抵抗かつ広い面積に対して均一な抵抗を得るためには極薄金属膜の形成後に酸化を施す方法が有効である。酸化プロセスが 2 段階にわたるため工程が増えること、金属膜と酸化それぞれに条件を最適化する必要があり、特に酸化条件の最適化が難しいという問題がある。いずれの酸化法が有効であるかについての結論はまだ出ていない。扱う対象に依存するため、酸化専用のチャンバーを有することで幅広い用途に対応できる装置が必要になる。

また、CMOS トランジスタと配線基板の表面に形成されている金属電極は大気暴露によって酸化されていることが多く、これが回路の抵抗に付与されて動作に影響を及ぼすことがある。そのため、成膜前に電極の酸化膜を除去するエッチングの機能が必要となる。

このように成膜、酸化、エッチングの機能を有することが MRAM を製造するための MTJ 成膜装置には要求される。加えて、高い歩留まりで素子を作製するためには、8 インチあるいはそれ以上の基板サイズに均一に成膜できることが必要である。MTJ の特性分布は直径 8 インチのウェハ内部で 2% 以下に抑えなければならず、磁性層、下地層の膜厚分布およびトンネルバリア層の抵抗分布は 2% 以下にする必要がある。特に、トンネルバリア層の接合抵抗は膜厚とともに指数関数的に変化するため、約 0.3nm の違いで一桁変わってしまう。したがって酸化物膜厚はサブナノメートル以下の精度で均一でなければならない。良好な磁気特性の膜を得るには超高真空環境での成膜、高い均一性を得るにはターゲット構造、基板-ターゲット間距離といったチャンバー構造の最適化が必要となり、装置の開発が進められている。

ここでは、我々が用いた ULVAC 社製の MAGEST-T200 を例に挙げて成膜装置の特徴について記述する。装置構成図を Fig.2-2-2 に示す。

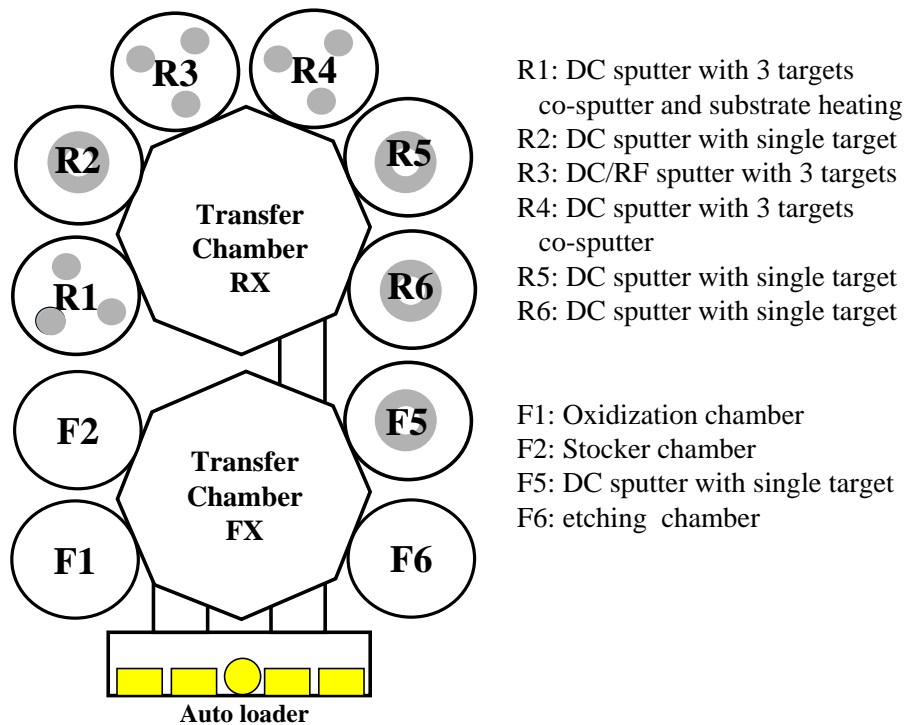


Fig. 2-2-2 MTJ 成膜用スパッタ装置の模式図 (MAGEST-T200 ULVAC)

成膜チャンバーが7、酸化チャンバー1、エッチングチャンバー1が、2つの搬送チャンバーで結びつけられている。ほかにウェハを一時保管するためのストックチャンバーがあり、試料導入のためのロードロックチャンバーが2つ装備されている。ロードロック室以外の成膜に関わるチャンバーおよび搬送系はいずれも到達真空度は  $10^{-6}\text{Pa}$  以下に維持される。成膜時にチャンバー間を移動する際も含めて、試料は  $10^{-6}\text{Pa}$  以下の環境に保持されるようになっている。

成膜チャンバーは、直径 125mm のターゲットを3個設置できるものが3 (R1、R3、R4)、外径 365mm、内径 254mm のリング状ターゲットがひとつ設置できるものが4 (R2、R5、R6、F5) あり、合計 13 元の多層膜を高真空下で成膜することができる。各チャンバーはクライオポンプあるいはターボ分子ポンプで排気され、到達真空度は  $10^{-7}\sim 10^{-6}\text{Pa}$  程度である。高純度な雰囲気成膜が可能である。成膜ガスには、Ar、Kr、Xe ガスが接続されている。

R1、R3、R4 チャンバーは、基板に法線を立てた状態に対して斜め方向にターゲットが配置されており、ターゲット後ろには磁石が配置されている。磁石は成膜時に中心から偏心した位置で回転する。これは磁力線によりターゲット表面にプラズマを収束させ、効率よく原子をたたき出すことを目的としている。磁石をターゲット中心から偏心した位置で回転させることにより、磁力線が一点所に集中することを避けてターゲット寿命を延長させている。ターゲットー基板(T-S)間距離は 195mm である。基板は毎分 120 回転し、膜厚分布の均一化をはかる。8 インチ基板上で膜厚分布は CoFe などの磁性金属で 1% 以下、Ru など

の非磁性金属では 0.5%以下である。R1 と R4 は 3 元までの同時スパッタが可能である。R4 チャンバーの基板近傍には磁場中成膜のための磁石が設置されており、ウェハ中心部分に約 200Oe の磁場が印加され、磁場中成膜により膜に磁気異方性を与えることが可能である。一方、R1 は基板を 400℃までの加熱可能である。R3 チャンバーは、DC、RF 両方の電圧を印加することができ、金属および絶縁体両方の成膜が可能である。このように多種のターゲット、成膜条件に対応できるようなマルチチャンバー構成になっている。

R2、R5、R6、F5 チャンバーには、内径が基板よりも外側にあるリング状のターゲットが設置されている。ターゲット裏には同心円状に磁石が配置されており、プラズマをターゲット表面に収束することでスパッタ効率を高めている。基板に対して斜め方向から均等にスパッタ粒子が飛来する構造になっており、基板は回転せず、ターゲット-基板間距離を制御することで入射粒子の方向により膜厚の均一化をはかっている。8 インチ基板内の膜厚分布は 5%以下である。基板には磁場中成膜用の磁石が設置されており、8 インチ基板の中心部分で約 200Oe の磁場が印加されるようになっている。これらのチャンバーは基板回転をさせないため、基板の導入、取り出しに要する時間が短く短時間で成膜ができる。ただし、膜の均一性は低く、大きなターゲット必要となるため、材料費が高くなる欠点がある。これらのチャンバーに設置したターゲットを組み合わせることで MTJ 用の金属膜あるいは絶縁膜を作製する。

酸化チャンバー (F1) にはラジカル酸化法が用いられている。酸化には、純酸素を金属に暴露する自然酸化法、酸素ラジカルを照射して反応を促進するラジカル酸化法、酸素プラズマに金属を曝して反応させるプラズマ酸化法がある。自然酸化法はピンホールなど欠陥の少ない均一な酸化膜を形成できるが、酸化速度が遅いため 1nm 以下の薄い金属の酸化に用いられている。特に、磁気ヘッドなどに要求される数 $\Omega\mu\text{m}^2$ の低い接合抵抗を作る場合に適している。プラズマ酸化法は、反応速度が大きく数 nm の厚い金属膜の酸化に適している。酸化物が厚い場合には制御性が高いが、酸素プラズマのエネルギーが高いため酸化進行が速く、極薄膜では過酸化状態になりやすく制御が困難である。このため、数  $\text{M}\Omega\mu\text{m}^2$  以上高抵抗な絶縁バリアを形成する場合に有効な方法として用いられる。ラジカル酸化法は両者の中間であり、数 $\Omega\mu\text{m}^2 \sim \text{M}\Omega\mu\text{m}^2$  の範囲の接合抵抗となる厚さの酸化膜を制御性よく形成できる。この抵抗範囲は MRAM で求められる接合抵抗をカバーすることから、我々はラジカル酸化法を採用することにした。

酸化チャンバーは、プラズマを立てる部分とプラズマをメッシュで仕切り酸素ラジカルを基板に照射する部分とに分かれている。プラズマは、 $\text{O}_2$  (あるいは  $\text{Ar}+\text{O}_2$ ) を導入したチャンバーに、その外側に設置されたアンテナに 13.56MHz の高周波を印加することで発生させる。このプラズマは蜂の巣状メッシュを持った板で仕切られた部屋に閉じこめられており、プラズマ中に形成された酸素ラジカルはメッシュを通じてその下に漏洩する。仕切り板の下には石英板があり、その上に金属膜付き基板を設置すると漏洩してきた酸素ラジカルによって金属膜と反応が起こり、酸化膜が形成される。

また、エッチングチャンバーは酸化チャンバーと同じしくみのアンテナを有しており、プラズマを発生させている。エッチングではプラズマを基板に収束させる必要があるため、プラズマ引き込み用のアンテナが基板の下に設けられており、両者のマッチングをとることによって基板のエッチングをおこなう。SiO<sub>2</sub>などの絶縁体の中に金属電極の露出したトランジスタ付きの基板を効率よくエッチングできるように構成された装置である。

## 2-2-2. 磁気トンネル接合(MTJ)の作製

本節では磁性膜スパッタ装置 MAGEST-T200 を用いた MTJ 膜の作製検討について述べる。

MTJ は、磁場に対して容易に応答して磁化反転する自由層、外部磁場に対して変化しづらく常に一定の磁化方向を示す参照層の 2 つの磁性層が 1-2nm 程度の極薄絶縁層を介した構成である。以下には各層の膜特性最適化について述べる。

まず自由層膜である permalloy の磁気特性を調べる。

Fig.2-2-3 に Magest-T200 で作製した代表的な Ni-20at%Fe 膜の磁化曲線を示す。ここでは、Si 基板上に直接成膜した膜厚 1-10nm の permalloy 膜について、Fig.2-3-3(a)はノッチに対して直交方向、(b)は平行方向に磁場を印加して測定した結果である。

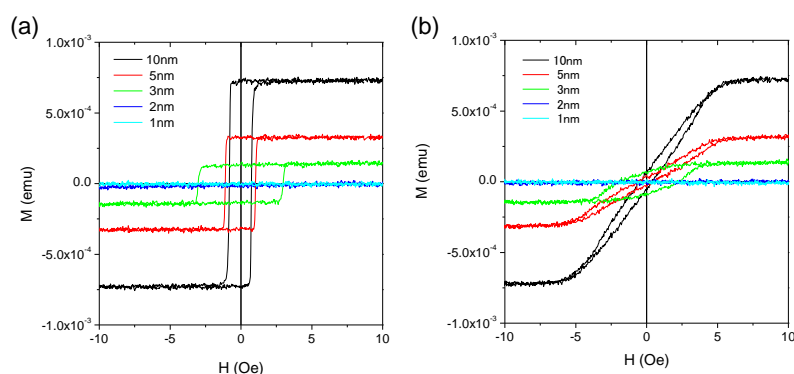


Fig.2-2-3 Magest-T200 で作製した permalloy 膜(膜厚 1,2,3,5,10nm)の磁化曲線 (a)容易軸方向、(b)困難軸方向

成膜時には基板のノッチ方向に対して 90° 方向から磁場が印加されている。(a)は成膜時の磁場に平行方向に磁場を与えて測定した結果であり、(b)は成膜時の磁場には直交方向に磁場を与えて測定したものである。(a)から、膜厚は 3nm 以上で磁化が発現し、角形性の良好なヒステリシス曲線を示すこと、保磁力は膜厚 3nm で約 2Oe であり、膜厚とともに減少することがわかる。成膜時の磁場方向は磁化容易軸になっていることを示す。(b)も 3nm 以上で磁化が発現するが、磁化は磁場とともに磁化が増加している。磁化困難軸方向であることを示す。磁場中成膜により膜そのものに磁気異方性を印加できたことを示している。このとき、困難軸方向にはヒステリシスが現れており、磁場に正比例するきれいな困難軸

曲線にはなっていない。これは、Si 基板上に直接成膜したため、成膜初期層などが存在して磁気異方性に不均一があるためと考えられる。

Fig.2-2-4 に磁化の膜厚依存性を示す。

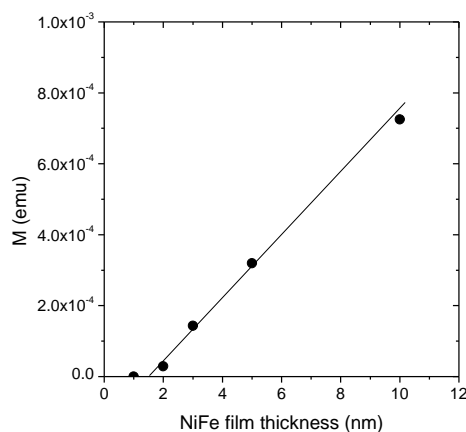


Fig.2-2-4 permalloy 膜 磁化の膜厚依存性

磁化は 2nm 以上で発現し、膜厚とともに増加する。Si 基板直上に permalloy 膜をつけた場合、約 2nm の dead layer があることがわかり、MRAM の自由層としては、これ以上の膜厚が必要であることを示している。

次に磁歪について述べる。膜を加工したときに導入される応力は磁歪を通じて磁気エネルギーを発現する。負の磁歪は、結晶が伸びた方向に対して直交する方向に磁化が発現し、正の磁歪は結晶の伸びた方向に磁化が安定化することから、できるだけゼロに近い値であることが必要である。ここでは、permalloy の磁歪を測定し、組成や構成の最適化を試みた。permalloy 単層膜について Ni-15~19wt%Fe について磁歪を測定した結果を Fig.2-2-5 に示す。



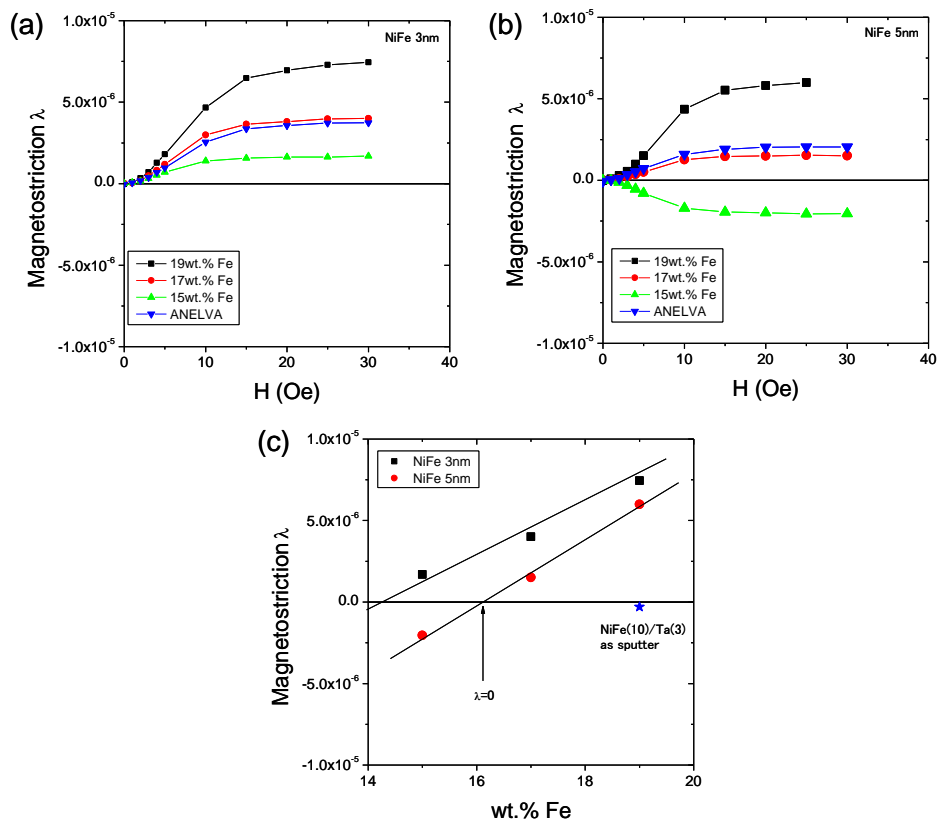


Fig.2-2-5 NiFe 薄膜の磁歪の磁場依存性 (a) 3 nm、(b) 5 nm、(c) 磁歪の組成依存性

磁場が印加されることにより、**permalloy** には変位が生じ、磁歪の発生していることがわかる。磁歪は NiFe 膜の Fe 組成が多いほど、膜厚が薄いほど大きくなる。膜厚 3nm のとき磁歪はいずれも正であり、磁場印加の方向に膜が伸びている。膜の伸び量は Fe 組成とともに増加する、すなわち磁歪の増加することがわかる。一方、膜厚が 5nm の場合、Ni-15wt%Fe 膜では磁場印加とともに膜が縮んでおり、飽和磁歪定数は  $-2 \times 10^{-6}$  と負になる。磁歪は Fe 組成の増加とともに符号を変え、17wt%Fe で正に転じる。磁歪は膜厚や組成に敏感に変化することを示している。バルク NiFe ではゼロ磁歪となる組成は 17wt%Fe である[30,31]のに対して NiFe 膜厚が 5nm の時には約 16wt%Fe、3nm では約 14.5wt%Fe となり、薄膜状態ほど磁歪ゼロになる組成が Ni リッチになっていることがわかる。これは、NiFe に形成される **dead layer** などの影響が考えられる。誘導磁気異方性を抑制するにはこうした組成や膜厚を考慮した制御が重要である。

加工に際して膜の連続性が失われるなどして膜の持っていた内部応力が不均一となった場合、あるいは硬さ、**Young** 率の異なるマスク材料が積層された場合には磁性体に応力が作用する。この応力が磁歪の逆効果となって磁気異方性を発生する。**permalloy** の  $10^{-6}$  程度磁歪定数が発生する磁気異方性を見積もってみる。

応力を $\sigma$ と磁歪を $\lambda$ とすると誘導磁気異方性エネルギー $E_{induce}$ は次のように与えられる[32]。

$$E_{induce} = -\frac{3}{2}\lambda \cdot \sigma \quad (2-27)$$

いま、Ni-17wt%Fe に対応する磁歪定数 $\lambda=2 \times 10^{-6}$ の permalloy 薄膜に $\sigma=200\text{MPa}$ の応力が作用したと仮定すると、

$$E_{induce} = -\frac{3}{2} \times (2 \times 10^{-6}) \times (2 \times 10^9) = -6 \times 10^3 (\text{erg/cc})$$

異方性磁界  $H_K$  は

$$H_K = \frac{2E}{M_s} \quad (2-28)$$

で与えられるので、permalloy の磁化  $M_s=800\text{emu/cc}$  と代入すると

$$H_K = \frac{2E}{M_s} = \frac{2 \times 6 \times 10^3}{800} \sim 15 (\text{Oe})$$

となる。

NiFe 膜の異方性磁界は数 Oe であることから、誘導磁気異方性はその数倍に相当する。これは、パターンニングした permalloy 膜の反転磁界である約 50Oe と比較しても 30%程度となり、磁化反転特性には大きな影響である。こうした磁気異方性の影響を低減するに磁歪をゼロに近づけることが有効である。

また、MTJ において permalloy はトンネルバリアの上に形成され、大気暴露による酸化進行や加工によるダメージを低減するキャップ層で被われる。下地層、キャップ層は permalloy の結晶性や界面反応などを通じて磁気特性に影響を与えと考えられる。MTJ を加工して MRAM とするためには加工プロセスによる影響、特に絶縁層や配線信頼性向上のために 350°C 以上での熱処理に対する影響を受けにくいものにする必要がある。こうして点については、permalloy 磁気特性の保護膜依存性と熱処理に対する磁化、保磁力、異方性磁場、磁歪の変化が調べられており、Ta、Ru、AlO の 3 種類のキャップ層を比較すると、AlO 膜は NiFe との界面で反応を起こしづらく、磁化、保磁力、磁歪の熱処理に対する変化が小さくなることが明らかになっている[33]。特に Ta キャップでは熱処理 permalloy 層への Ta 拡散が多く特性変化が大きい、AlO は NiFe と反応せず、材料そのものの性質が発現したため、熱的に安定になることが TEM 分析などから推測されている。

次に参照層について述べる。

MTJ の参照層は、強磁性層/反強磁性層の交換結合によって発現する一方向磁気異方性を持ったものが用いられる。一方向に固定された参照層磁化と絶縁層を介した自由層磁化を平行、反平行にすることによって 0,1 状態をつくる。

参照層用の強磁性材料には一軸磁気異方性を有し、高い MR 比を得るためにスピン分極率の大きな材料が求められる。代表的なものが CoFe、CoFeB、NiFe などである。また、反

強磁性材料には強磁性層との交換結合が強く、温度変化に影響されない材料が求められる。磁気ヘッドの開発に際して多くの反強磁性材料が検討され、FeMn、NiO、NiMn、IrMn、PtMnなどが検討されてきた。中でもIrMnとPtMnは優れた磁気特性を示すことが知られており、で交換結合が強い材料が見いだされている。

Ir-Mn合金は、MnリッチのIr-80at%Mn組成で反強磁性体となり、強磁性膜と積層させることにより交換結合を起こす。交換結合磁界が強く、ヒステリシスの小さい交換結合膜が得られる。Fig.2-2-6にpermalloy自由層、AlOバリア層を用い、CoFe(x)/IrMn(10)/NiFe(2)/Ta(3)/基板なる構成の参照層で構成されたMTJの磁化曲線を示す。

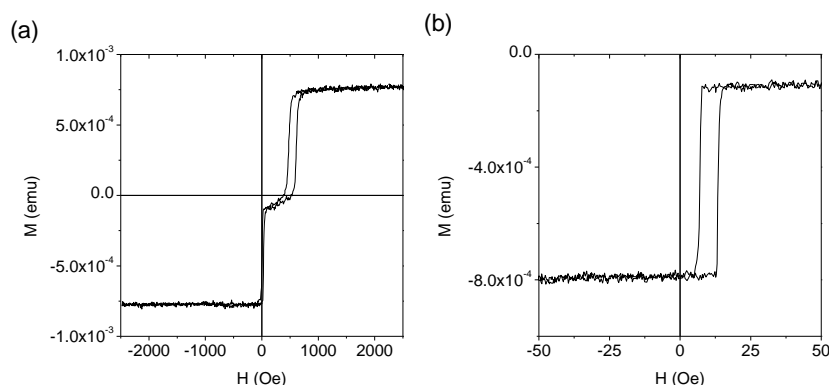


Fig.2-2-6 Ta/NiFe(5)/AlO(1.8)/CoFe(3)/IrMn(10)/NiFe(2)/Ta(3)/sub. 構造 MTJ 膜の磁気特性  
(a) メジャーLOOP、(b) マイナーLOOP

Fig.2-3-6(a)に示した Major loop は、Fig.2-1-6 に模式図として示したスピバルブ型 MTJ と同様の磁化曲線である。マイナス方向の磁場では自由層、参照層が平行配置となっており、磁場を正方向に増して、ゼロ磁場付近で自由層が反転する。次いで約 500Oe で参照層の磁化が反転する。Fig.2-3-6(b)は同じ MTJ の自由層磁化反転に着目した Minor loop である。単層膜と異なり、MTJ の自由層は磁化反転の中心がゼロ磁場から正方向にシフトしている。この試料では約 10Oe を中心として約 30Oe の反転磁界を持つヒステリシス曲線になっている。±50Oe の範囲では自由層のみの磁化反転であり、参照層の磁化は変化しない。参照層を基準として自由層の磁化状態を検出できることを示している。加工した状態でも数 10Oe であり、配線からの電流磁場は数 10Oe 程度であるので、参照層の磁化方向は安定である。

次に、CoFe 膜厚を変えたときの MTJ の磁化曲線を Fig.2-2-7 に示す。

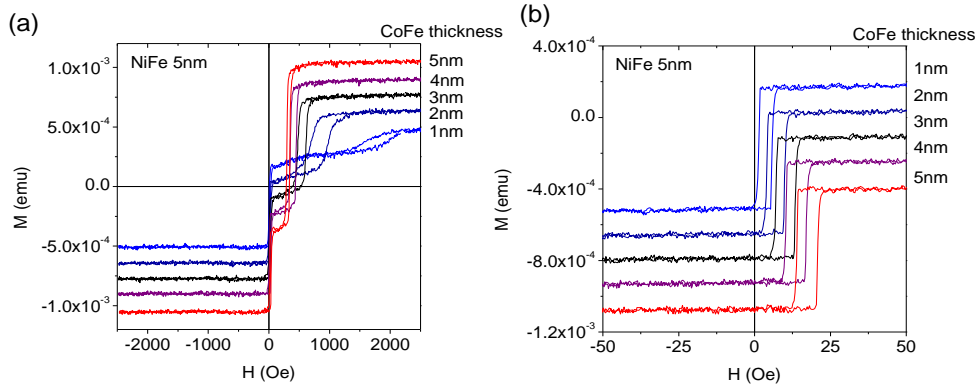


Fig.2-2-7 Ta/NiFe(5)/AlO(1.8)/CoFe(x)/IrMn(10)/NiFe(2)/Ta(3)/sub.構成 MTJ の磁化曲線  
CoFe 膜厚依存性 (a) メジャーLOOP、(b) マイナーループ

参照層の CoFe 膜厚が薄いほど交換結合磁界  $H_{ex}$  とヒステリシスが増加すること、がわかる。Fig.2-2-8(a)に  $H_{ex}$  と CoFe 膜厚の関係を示す。 $H_{ex}$  は CoFe 膜厚の増加とともに減少する。横軸に CoFe 膜厚の逆数を取り  $H_{ex}$  との関係をプロットしたのが Fig.2-2-8(b)である。

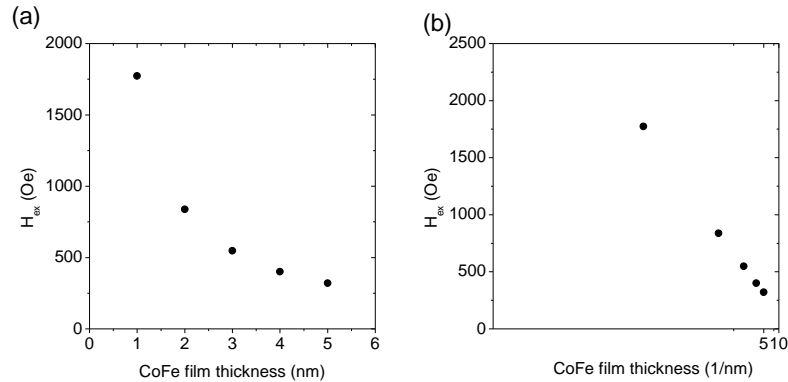


Fig.2-2-8 Ta/NiFe(5)/AlO(1.8)/CoFe(x)/IrMn(10)/NiFe(2)/Ta(3)/sub. 構成 MTJ  
(a)  $H_{ex}$  の CoFe 膜厚依存性、(b)  $H_{ex}$  と CoFe 膜厚の逆数の関係

今、交換結合エネルギーを  $J$  とし、CoFe の磁化を  $M_s$ 、膜厚を  $t$  とすると、

$$J = M_s t H_{ex} \quad (2-29)$$

で与えられる。この式は、 $J$  が一定であれば  $H_{ex}$  は  $t$  に反比例することを示しており、Fig.2-4-4の結果は CoFe と IrMn の界面に作用する交換結合エネルギーが膜厚に依存せず一定であることを示している。このとき、 $J \sim 2 \times 10^{-4} \text{ J/m}^2$  である。

次に、自由層の磁気特性をみる。Fig.2-3-7(b)の磁化曲線から、磁化反転のゼロ磁場からのシフト量  $H_f$  は CoFe 膜厚とともに増加している。CoFe 膜厚に対して  $H_f$  をプロットしたのが Fig.2-2-9 である。

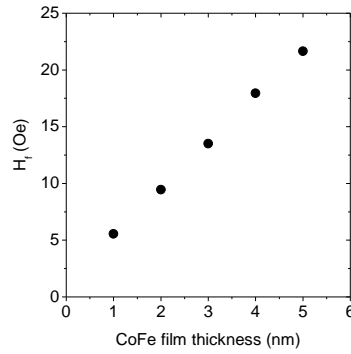


Fig.2-2-9 MTJ の自由層の強磁性結合と CoFe 膜厚の関係

反転磁界がゼロ磁場からシフトするのは、MTJ の参照層と自由層とが極薄トンネルバリア膜を介して形成されているため、両者の磁化が静磁結合するためと考えられる。磁気結合の模式図を Fig.2-2-10 に示す[34]。

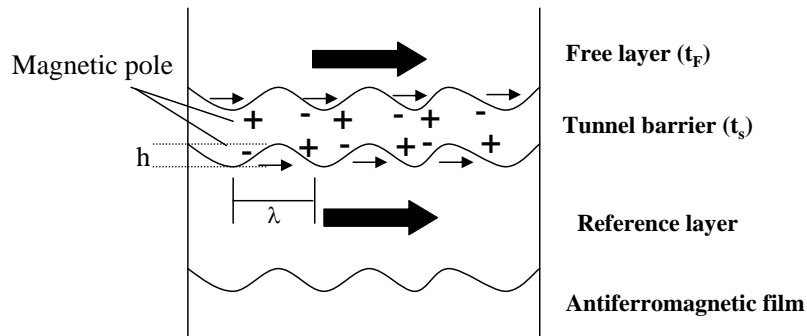


Fig.2-2-10 Néel 結合の模式図

界面に乱れがある場合には磁性層に磁極が形成され、それらが極薄トンネルバリア層を介して強い静磁結合が現れる。このような磁気結合はオレンジピール効果あるいは Néel 結合と呼ばれる[34]。

$$H_N = \frac{\pi^2}{\sqrt{2}} \left( \frac{h^2}{\lambda t_F} \right) M_s \exp(-2\pi\sqrt{2}t_s / \lambda) \quad (2-30)$$

ここに  $H_N$  はシフト量、 $h$  は界面粗さ、 $\lambda$  は界面粗さの波長、 $t_F$  はフリー層厚さ、 $t_s$  はトンネルバリア層厚さ、 $M_s$  は自由層の飽和磁化である。 $H_N$  は自由層の膜厚に反比例し、飽和磁化に比例する。自由層を 3nm、5nm と変えて作製した MTJ を比較すると、 $H_N$  は膜厚の増加とともに減少しており、この式と対応する。また、 $H_N$  がトンネルバリア層の厚さに対して指数件数的に減少するとともに界面の粗さやその周期に依存することを示している。 $H_N$  は参照層とは直接関係せず、界面の粗さやその周期、トンネルバリア層の厚さなど形態的なパラメータを通じた間接的なものである。Fig.2-2-9 に示したように  $H_N$  は CoFe 膜厚に比例

して増加する。これは CoFe 膜が厚くなると表面の凹凸が大きくなり、フリー層との静磁結合が増したことから考えられる。上式から表面粗さの周期 $\lambda$ を30nm で一定と仮定して粗さ  $h$  を見積もると、CoFe 厚さとともに約 0.35nm~0.5nm で増加することが予想される。

Néel 結合があると、外部から磁場を与えた場合その方向に依存して反転磁界が異なる。これは、MRAM 素子にした場合に①書き込む方向で電流値が異なる、②反転磁界がゼロ磁場に近い方向があり情報が不安定になるとともに誤書込を誘発する可能性がある、などの動作障害を誘起する。Néel 結合の低減により動作安定性、記録安定性を向上させる必要がある。

Néel 結合を低減するには、界面の平滑化と界面に発生する磁極を打ち消す構造とすることが有効である。界面平滑化の手法としては、上述のように参照層 CoFe 膜を薄くすることは有効である。また成膜ガス圧や投入パワーといった成膜条件の制御による界面平滑化も有効な手法である。しかし、本研究ではあらかじめ各層の条件は最適化しておこなっているため、これ以上の性能向上は期待できない。そこで、界面に発生する磁極を打ち消す構造の検討をおこなった。

磁極を打ち消すには参照層に逆方向の磁化を持つ層を導入すればよく、参照層の強磁性層を 2 層とし、それぞれを反強磁性結合させた構造にすることで実現できる。この構造は積層フェリ型参照層と呼ばれる。Fig.2-2-7 に模式図で示したように、参照層は反強磁性的に結合し、全体の磁化はほぼゼロになる。自由層に与える磁場も、正負逆方向のものとなるため、相殺してゼロに近くなる。これにより界面に発生した強磁性的な静磁結合や加工端部からの漏洩磁束をキャンセルすることが可能であり、自由層に与えられるバイアス磁界が抑制できる[35,36]。

代表的な積層フェリ構造は、CoFe/Ru/CoFe であり、この積層膜を反強磁性膜上に形成することにより、参照層に一方向異方性を付与することができる。Ru は強磁性層間に強い磁気結合を与える材料であり、CoFe/Ru/CoFe なる構成で Ru 膜厚に依存して強磁性→反強磁性→強磁性と振動的に磁気結合の符号が逆転する。Ru 膜厚が 0.8nm のとき、2 層の CoFe には最も強い反強磁性結合を示す。Fig.2-2-11 に Ta(3)/CoFe(3)/Ru(0.8)/CoFe(3)/Ta(3)なる構成の磁化容易軸方向に磁場を印加して測定した磁化曲線を示す。磁化容易軸であるが、磁化は磁場印加とともに単調増加した後に飽和する。これは、2 層の CoFe が反強磁性結合したことを示す磁化曲線である。

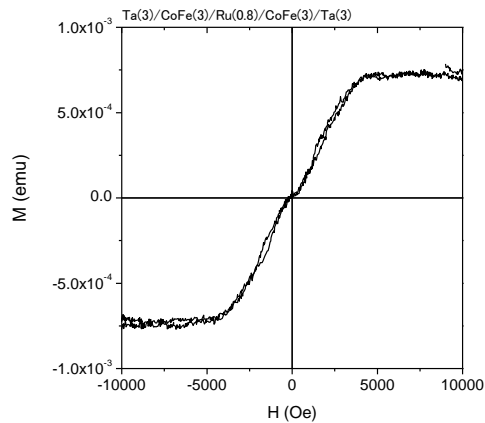


Fig.2-2-11 Ta(3)/CoFe(3)/Ru(0.8)/CoFe(3)/Ta(3) 膜構成積層フェリ結合膜の磁化曲線

この積層フェリ膜を反強磁性膜と組み合わせ、更にトンネルバリア層、自由層を積層させた NiFe/AlO/CoFe/Ru/CoFe/PtMn/基板なる構成の MTJ とし、1.2T の磁場下で 275℃、5 時間熱処理したときの磁気特性が Fig.2-2-12 である。

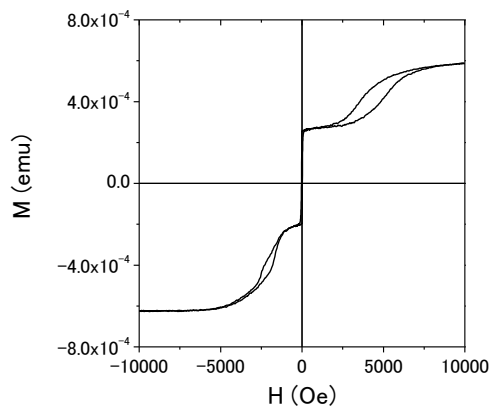


Fig.2-2-12 NiFe/AlO/CoFe/Ru/CoFe/PtMn/substrate 構成 MTJ を 275℃, 1.2 T、5 時間熱処理した後の磁化曲線

最初に負方向に十分に強い磁場を印加して自由層・参照層の磁化を飽和すると磁化は平行状態になる。この状態から正方向に磁場を与えると、まず参照層の片側磁化が反転し反強磁性状態になり、自由層とバリア近傍の磁化が反平行となる。次いでゼロ磁場を越えると自由層が反転してバリア層上下の磁化が平行配置となる。更に磁場を正に強くすると反強磁性層側の磁化が反転する。正方向に磁場が飽和した後、負方向に磁場を向けていくと、

まず参照層が反強磁性状態になるために自由層側の磁化が反転し、磁場がゼロを超え負になると自由層が反転して平行状態となる。磁場を増すと今度は反強磁性側の参照磁化が反転する。次に、自由層の磁化反転をみる。Fig.2-2-13 にこの MTJ のマイナーループを示す。

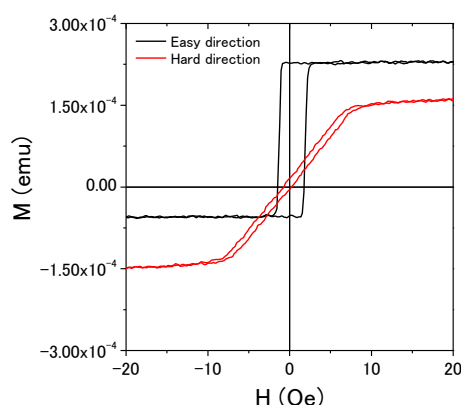


Fig.2-2-13 NiFe/AlO/CoFe/Ru/CoFe/PtMn/substrate 構成 MTJ を 275℃, 1.2 T、5 時間熱処理した後のマイナーループ磁化曲線

容易軸方向の磁化曲線は良好な角形を有し、ヒステリシス曲線のシフトも 1Oe 程度の小さなものになっている。積層フェリ構成としたことによって自由層に作用する Néel 結合が低減したことを示す。参照層を反平行配置とすることにより漏洩磁束が低減し、自由層への影響が抑制されたと考えられる。なお、ここでは反強磁性膜には IrMn に変わって PtMn を用いている。これは一方向異方性の消失するブロッキング温度が IrMn では約 250℃であるのに対して PtMn では約 300℃と高く、温度に対する安定性が高いためである。PtMn は CoFe と組み合わせることにより強い交換結合が作用し、良好な一方向異方性が得られる。CoFe 合金が fcc 構造となる Co-10at%Fe 組成で一軸異方性を有し、同様に fcc 構造である PtMn の上あるいは下に形成すると結晶方位が維持されることによる。

次に、トンネルバリア層について述べる。

MRAM の開発当初、トンネルバリア層には AlO が用いられていた。AlO は Miyazaki, Tezuka らがはじめて室温で 25% の高 MR 比を得たバリア層材料であり [37,38]、TMR 磁気ヘッドの MTJ に適用され、実用化されているため、[39,40]。MRAM 用にもこれを用いることが最適と考えたからである。磁気ヘッドでは自然酸化法による極低抵抗の AlO 膜がトンネルバリアとして形成されたが、MRAM が想定する数 10～数 1000Ωμm<sup>2</sup> の接合抵抗とするには Al 膜をラジカル酸化法で酸化した AlO 膜が適している。そこで磁性膜スパッタ装置 MAGEST-T300 ではラジカル法を採用し、この方法で AlO 膜の検討をおこなった。



ラジカル酸化による AlO 膜の作製方法は次の通りである。まず DC スパッタ法により約 1nm の極薄 Al 膜を形成する。次いで、基板を酸化室に搬送し、Ar と O<sub>2</sub> の混合ガスで発生させたプラズマから酸素ラジカルを取り出し、Al に照射し、酸化反応を起こして AlO を作製した。ラジカル酸化の装置概要を Fig.2-2-14 に示す。

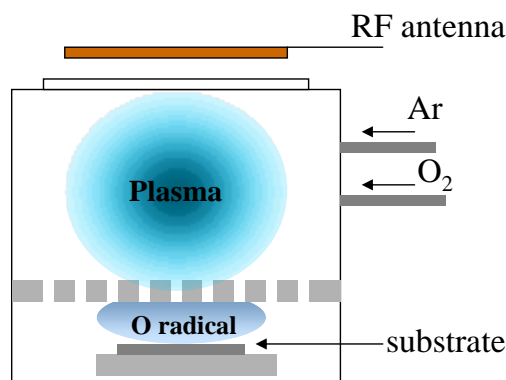


Fig.2-2-14 Magest-T200 装置のラジカル酸化模式図

真空チャンバーとその外側に石英ガラスを通じて設置された高周波印加のためアンテナで構成される。チャンバーは、10mm 径の穴がメッシュ状に開いた遮蔽板によってアンテナ側のプラズマ発生領域と基板を設置する酸化領域の 2 室に分離されている。アンテナ側の真空室に発生させたプラズマが遮蔽板により閉じこめられ、基板側の部屋には酸素ラジカルのみが到達する構成になっている。絶縁体である石英のステージ上に Al を成膜した Si 基板を搬送した後、Ar+O<sub>2</sub> の混合ガスを導入し、13.56MHz の高周波を与えてプラズマを発生させ、酸化をおこなう。

トンネルバリアは極薄であるため、その特性は starting material である Al 膜の特性が関係すると考えられる。そこで Al 作製条件と膜質の関係を知るため、成膜ガス流量と電気抵抗および表面粗さの関係を調べた。下地として Ta を 3nm 形成した上に Al を 10nm つけたときの抵抗値と成膜ガス流量の関係をプロットとしたのが Fig.2-2-15 である。

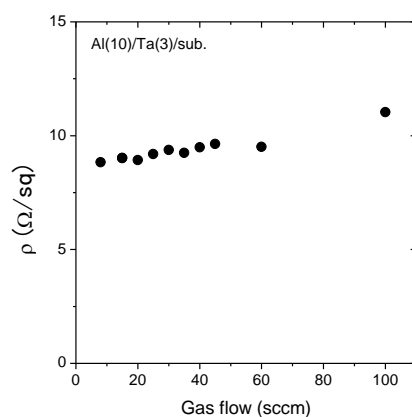


Fig.2-2-15 酸化時のガス流量を変えて作製した Al(10)-Ox/Ta(3)/Si substrate 膜のシート抵抗

Ar ガス圧が低いほど Al 膜の抵抗値が小さくなることがわかる。次に AFM を用いて膜の表面粗さを測定した。ここでは表面酸化を防ぐために Ru を 2nm キャップ層としてつけた試料で測定をおこなった。Fig.2-2-16 に AFM 像を示す。

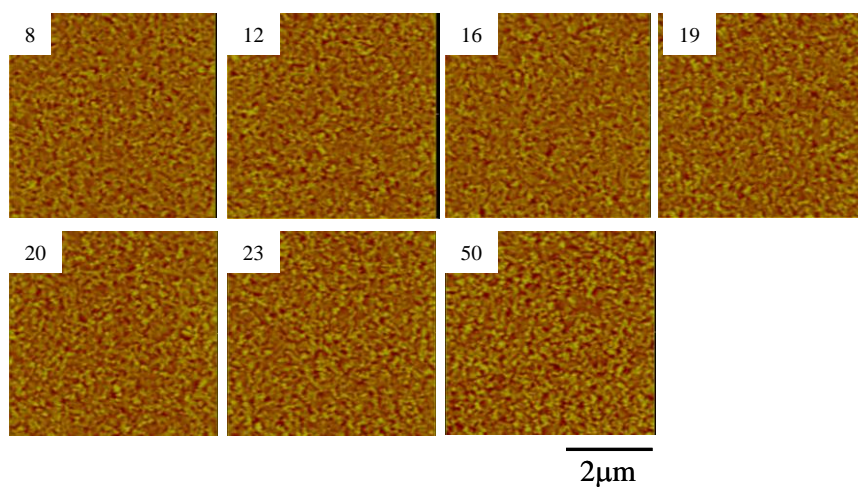


Fig.2-2-16 ガス流量を変えて酸化した Ru(2)/Al(10)-Ox/Ta(3)/Si sub. 膜の表面 AFM 像

ガス流量の増加とともに、凹凸が大きくなっている。平均の表面粗さ Ra を求め、ガス流量に対してプロットしたのが Fig.2-2-17 である。

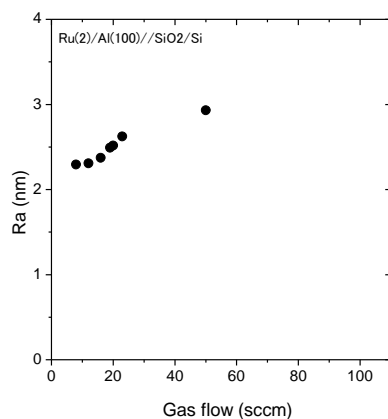


Fig.2-2-17 酸化ガス流量を変えて作製した Ru(2)/Al(10)-Ox/Ta(3)/Si sub.膜の平均表面粗さ Ra

表面粗さ Ra はガス流量が低いほど小さくなり、平滑な膜が得られる。電気抵抗は緻密で連続的な膜ほど下がることから、高ガス流量ほど密度が低く表面の粗い膜となり、低ガス流量（ガス圧）では連続的で平滑な Al 膜になることがわかる。

次に、こうした膜質の違いが AlO バリア特性に及ぼす影響を調べた。

Ta/NiFe(5)/Al(1.5)-O/CoFe(3)/IrMn(10)/NiFe(2)/Ta(30)/基板なる構成の MTJ において、Al を成膜時の投入パワーを 300W、ガス流量を 15sccm、60sccm として作製し、をラジカル酸化法で酸化してトンネルバリアとした。酸化条件は、RF パワー300W、酸化時間 90sec とし、熱処理温度は 250℃とした。この膜を幅 0.6μm~5μm 微細パターンに加工し、4 端子法により MR 比を評価した。Fig.2-2-18 に代表的な R-H 曲線を示す。

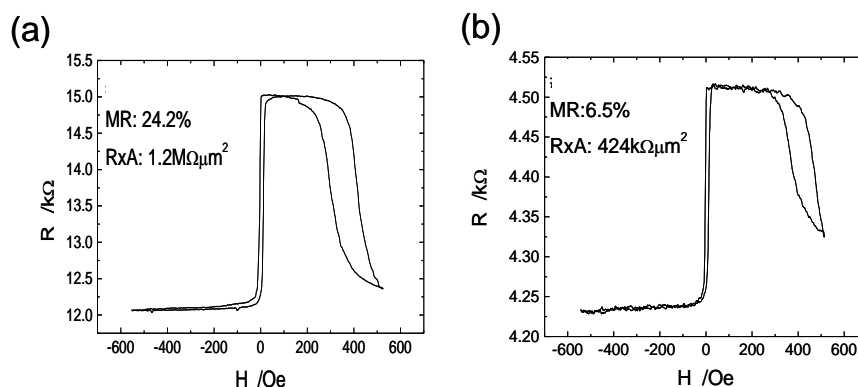


Fig.2-2-18 異なる成膜条件で Al を作製した Ta/NiFe(5)/Al(1.5)-O/CoFe(3)/IrMn(10)/NiFe(2)/Ta(30)/substrate 構成 MTJ の R-H 曲線 (a) 投入パワー300W、ガス流量 15sccm、(b) 300W、60 sccm

Fig-2-2-18(a)は、Al を 15sccm で作製し、酸化を施した MTJ の R-H 曲線である。MR 比は 24% であり、接合抵抗は  $1.2\text{M}\Omega\mu\text{m}^2$  と高い。一方、Fig-2-2-18 (b)は、Al を 60sccm と高ガス流量で作製し、酸化してトンネルバリアとした MTJ の R-H 曲線である。MR 比は約 6% と低く、抵抗値は  $420\text{k}\Omega\mu\text{m}^2$  と Al を 15sccm で成膜した場合の約 1/3 である。Fig-2-2-19 にゼロ磁場における MR 比のバイアス電圧依存性を示す。

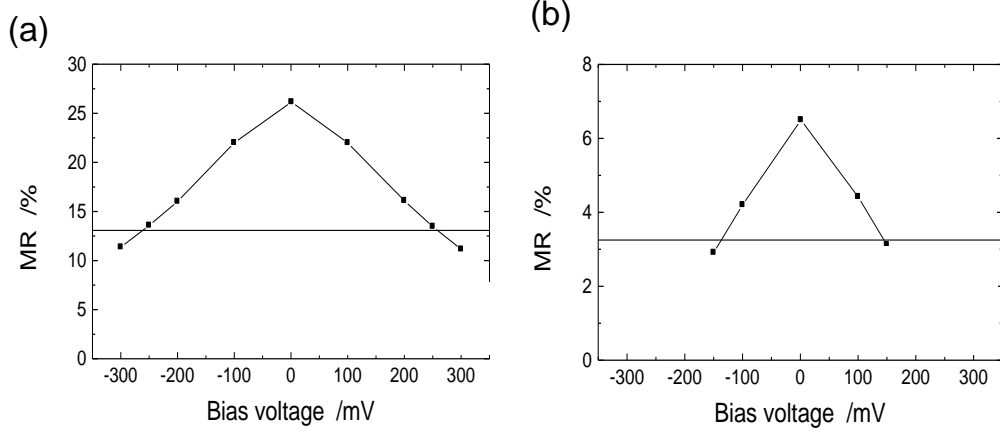


Fig-2-2-19 異なる条件で Al を成膜した Ta/NiFe(5)/Al(1.5)-O/CoFe(3)/IrMn(10)/NiFe(2)/Ta(30)/substrate 構成 MTJ の MR 比のバイアス電圧依存性

(a) 300W、15sccm 、(b) 300W、60sccm

この図から、トンネルバリアの特性は、MR 比が半分となる  $V_{\text{half}}$  が求められる。Fig.2-2-19(a)からガス流量 15sccm で形成した膜は、MR 比が半減する電圧が大きく、一方(b)から 60sccm では MR 比はそもそも低い、更に低い電圧で半減してしまうことがわかる。

こうしたバリア特性を Simmons のモデルによって解析する[41]。Simmons は、トンネルバリアの高さ  $\Phi$  に対して印加電圧  $V$  が十分低い場合の電流密度  $J$  が次式で与えられることを用いる。

$$J = \theta(V + \gamma V^3) \quad (2-31)$$

ここに

$$\theta = \frac{\alpha\beta\Phi^{1/2}}{d} \exp(-ad\Phi^{1/2}) \quad (2-32)$$

$$\gamma = \frac{(ad)^2}{96\Phi} - \frac{ade^2}{32} \left(\frac{1}{\Phi}\right)^{3/2}$$

であり、

$$\alpha = 4\pi\sqrt{2m}/h, \quad \beta = e^2/4\pi\hbar \quad (2-33)$$

$m$  は電子の質量、 $e$  は単位電荷、 $h$  はプランク定数である。

トンネルバリアを特徴づけるバリア高さ $\Phi$ とバリア厚さ $d$ は、トンネル電流の印加電圧依存性 (I-V 特性) の測定と Simonns の式でフィッティングすることにより求められる。上記 2 種類のトンネルバリアの解析結果を Table2-2-1 に示す。

Table 2-2-1 Al 成膜ガス流量を変えたときのトンネルバリア特性

Gas flow (sccm)	$V_{half}(mV)$	$\Phi(eV)$	$d(nm)$
15	260	1.29	1.48
60	140	0.44	2.24

$\Phi$ が大きいほど絶縁性が高いことを示し、良好なバリアが形成されていることを示している。Al 膜を 15sccm で形成したときは高い MR 比が得られ  $V_{half}$  も大きくなるが、これは $\Phi$ が大きく絶縁性の高い良好なバリアが形成されたためと考えられる。一方 60sccm では $\Phi$ が小さく絶縁性の悪いバリアとなり MR 比も  $V_{half}$  も低い。 $V_{half}$  が大きいほど、素子の読み出し時に高い電圧を印加して MR 比が低下せず、大きな信号が得られることから、良好なバリアである。Al 膜を密で表面が平滑に形成することにより酸化が均一に進み良好なバリアになると考えられる。こうして Al 成膜条件の最適化により MR 比の向上する条件を得ることができた。

この結果を基に、Al 膜の作製条件は 300W、15sccm と固定し、ラジカル酸化条件の検討をおこなった。ここでは、

Ru(7)/Ta(5)/NiFe(4)/Al(0.86)-Ox/CoFe(2)/Ru(0.88)/CoFe(2)/PtMn(20)/NiFe(1)/Ta(20)//Sub.

なる構成で、ラジカル酸化の投入パワーおよび酸化時間を変化させて接合抵抗と MR 比を求めた。投入パワーを 50、100、150W としたときの接合抵抗と MR 比の酸化時間依存性を Fig.2-2-20 に示す。

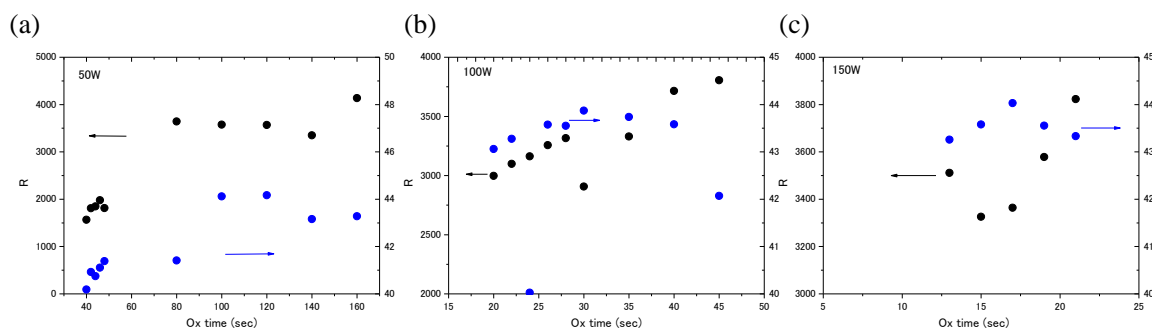


Fig.2-2-20 Ru(7)/Ta(5)/NiFe(4)/Al(0.86)-Ox/CoFe(2)/Ru(0.88)/CoFe(2)/PtMn(20)/NiFe(1)/Ta(20)//Substrate 構成 MTJ のガス流量と接合抵抗、MR 比の関係  
(a)投入パワー 50W, (b) 100W and (c) 150W.

いずれの条件でも接合抵抗は酸化時間とともに増加し、MR 比は一定の酸化時間でピークを有する。ピークとなる MR 比は約 45%であり、そのときの接合抵抗は  $3500\Omega\mu m^2$  である。

MR 比が最大となる時間はそれぞれ 110sec、33sec、17sec である。酸化時間の短い領域では酸化が不十分であり、参照層側に金属 Al の成分が残存するため絶縁性が悪く、接合抵抗が低くなる。同時に、バリア特性も不均一となって MR 比が低い。一方、酸化時間が長すぎると Al は完全に AlO になるが、過剰な酸素が参照層中にも取り込まれて CoFe 表面をも酸化する。磁性層までを酸化したことにより実効的なバリア層膜厚が増えて接合抵抗が増加する。このとき参照層が酸化されるため分極率が低下し、MR 比が下がる。MR 比が最大となる酸化時間では、AlO が過不足なく酸化され、磁性層を損ねることなく膜厚方向、膜面方向で一様な絶縁性の酸化物となる、このため、高い MR 比が得られ AlO 膜厚に応じた接合抵抗となる。最適な接合抵抗、MR 比を示す範囲は酸化パワーに依存する。50W では 100～120sec の範囲で接合抵抗、MR 比ともほぼ一定になる。100W では 25～35sec の範囲で MR 比が最大となるが、150W では 17sec のピンポイントになる。これは 200W、250W、300W も同様であり、それぞれ 10sec、8sec、6sec である。条件からはずれたときの MR 比の減少はパワーが強いほど大きく、高パワーほど特性の制御性、再現性が難しくなる。低パワーほど作製マージンが広く、製造上有利であると考えられる。

以上のことにより、40%を超える MR 比を有し、磁気特性も満足する MTJ を作製することができた。ただし、40%程度の MR 比では高速動作を実現するための MRAM には十分でなく、更に高い MR 比が必要である。前述のようにスパッタ法により作製された CoFeB/MgO/CoFeB 系は 200%以上の高い MR 比を示すことが報告されている。そこで、MgO 膜をトンネルバリアとした MTJ の検討をおこなった[17]。

MgO 膜は、MAGEST-T200 の R3 チャンバーの RF スパッタ法で作製した。ターゲットには MgO の密度がバルクの 98%以上と高くした焼結体を用い、投入パワー300W、ガス流量 10sccm なる条件で成膜をおこなった。まず、MgO と組み合わせて MR 比を高める CoFeB を参照層とし、AlO を MgO で置き換えた次の構造で MR 比を調べた。

Ru(7)/Ta(10)/NiFe(3)/MgO(1.5)/CoFeB(2.5)/Ru(0.85)/CoFe(2)/PtMn(15)/Ta(10)//基板

この膜に 275℃、1.2T で 5 時間熱処理をおこない、MR 評価をおこなったところ MR 比は約 60%であった。一方、CoFeB で MgO をサンドイッチした

Ta(10)/Ru(7)/Ta(10)/CoFeB(3)/MgO(1.5)/CoFeB(2.5)/Ru(0.85)/CoFe(2)/PtMn(15)/Ta(10)//基板  
なる構成の MTJ を 325℃、1.2T で 5 時間熱処理した試料の MR 比は 220%であった。

この結果は、MgO 膜をトンネルバリアとした場合、MR 比の発現は隣接する磁性材料に依存することを示している。MgO は as-sputter 状態では非晶質あるいは乱れた結晶であるが、 $\text{Co}_{40}\text{Fe}_{40}\text{B}_{20}$  なる組成の、bcc-CoFe を基本構造にもつ非晶質にサンドイッチされている場合には熱処理とともに NaCl 構造の(001)面が優先成長し、MgO の  $\Delta 1$  バンドと呼ばれる膜面方向への電子軌道のつながりが形成される[21,22]。このとき、CoFeB はフェルミ面の下にアップスピンバンド、下にダウンスピンバンドが形成されるハーフメタリックな状態にあるため、磁化の平行配置と反平行配置でコンダクタンスが大きく異なり高い MR 比が得られる。一方、片面が permalloy のように fcc 構造である場合には、MgO に格子整合が生じず、

また NiFe はフェルミ面においてアップスピン、ダウンスピン両方の状態があるため、ハーフメタリックならない。このためコヒーレントなトンネリングが起こらず、結晶方位に依存した高いスピン分極率も得られないため AIO に比べて約 15% の MR 比向上の留まったと考えられる。高い MR 比を実現するには、CoFeB のようにコヒーレントトンネリングする材料を MgO でサンドイッチすることが有効なことがわかる。そこで、高い MR 比と良好な磁気特性を両立させた MTJ を得る目的で、permalloy に CoFeB を組み合わせた自由層を持つ Top-pin 構成 MTJ の検討をおこなった。

Ru(7)/PtMn(15)/CoFe(2.5)/Ru(0.95)/CoFe(1)/CoFeB(1.5)/MgO(t)/CoFeB(2)/NiFe(20)/Ta(1)/基板 なる構成の MTJ について接合抵抗特性を。Fig.2-2-21 に MgO 膜厚 0.9~1.5nm の範囲で変化させたときの膜厚と接合抵抗、MR 比の関係を示す。

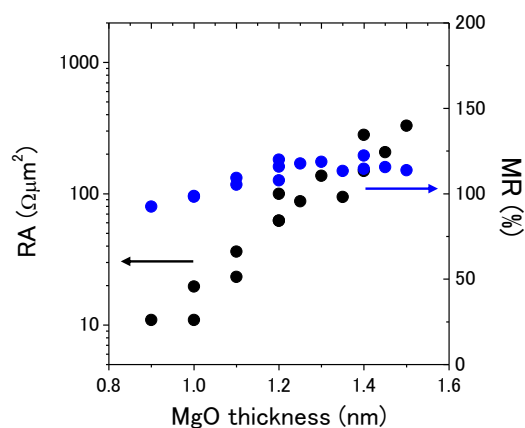


Fig.2-2-21 Ru(7)/PtMn(15)/CoFe(2.5)/Ru(0.95)/CoFe(1)/CoFeB(1.5)/MgO(t)/CoFeB(2)/NiFe(20)/Ta(1)/substrate.構成 MTJ の接合抵抗 RA および MR 比の MgO 膜厚依存性

接合抵抗は、 $10 \sim 300 \Omega \mu\text{m}^2$  と一桁以上変化するが、MR 比は 100-120% の範囲で膜厚依存性は小さい。特に、MgO 膜厚を 0.9~1.0nm とすることにより  $10 \Omega \mu\text{m}^2$  程度の低抵抗で約 100% の高い MR 比の得られることがわかった。MRAM においては、用途に依存して容量や動作速度が決まり、それに応じて接合抵抗の仕様が決められる。単純な RF スパッタ法により膜厚制御だけで抵抗が決まり、幅広い膜厚範囲で高い MR 比の得られる MgO 膜は有効である。ただし、CoFeB 膜単体の保磁力は約 20Oe と permalloy と比較して大きく、また磁歪も  $10^{-5}$  台であり応力による影響も無視できない。書き込み電流が増加し、素子のばらつきの大きくなる可能性もある。磁場書き込み方式の MRAM では書き込み性能が特に重要であることから、permalloy をそのまま用いた方が総合的には良好な特性となる可能性もある。以下のプロセス検討では、トンネルバリアに AIO 膜を用いたもの、あるいは MgO 膜でも自由層には CoFeB を挿入せず 60% 程度の MR 比である MTJ を用いている。

なお、Kondou らは上記 Top-pin MTJ を用いて permalloy や CoFeB の磁性細線とその上に

一定間隔をおいて2カ所にMTJセンサを形成し、磁性細線中の単一磁壁の振る舞いを調べ、磁壁移動過程の解明をおこなった[42]。また、Kasai、Nakanoらはpermalloyの磁性円板の上にMTJセンサを設置した素子を作製し、円板に形成されたvortex磁壁の中心に形成される磁束の吹き出し部分(core)の運動を調べている。電流によるcoreの極性や磁壁渦の回転方向(カイラリティ)が反転できることを示すと同時に、これを用いた新しいメモリ応用への基礎研究をおこなっている[43,44]。いずれも高いMR比により高速に生じる磁化反転現象を精度良く捉えることが可能となったために実現できた研究である。



## 2-3. MTJ の加工技術

### 2-3-1. MTJ の加工プロセス

本項では、MTJ を加工し、MRAM 素子を作製する方法について記述する。

MTJ の加工に際しては、ハードマスクプロセスが用いられる。Fig.2-3-1 に磁性パターン加工工程の模式図を示す[28]。

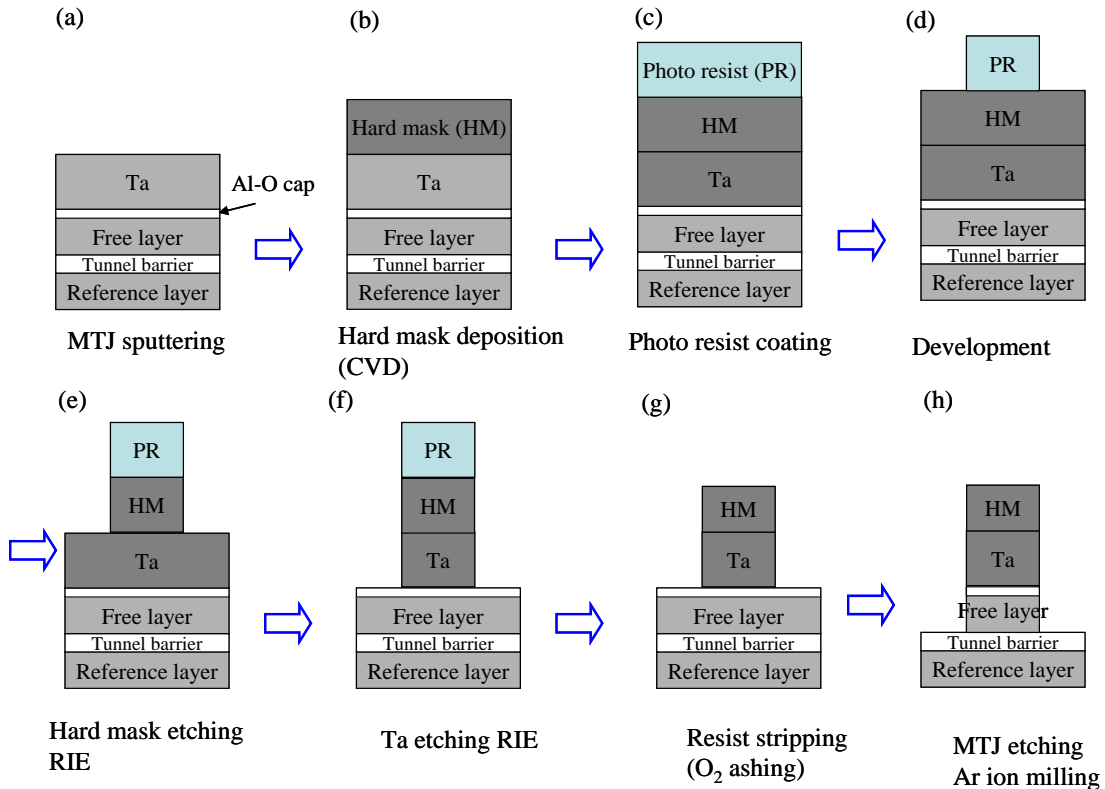


Fig.2-3-1 MTJ 加工工程の模式図 (a) MTJ の成膜、(b)ハードマスク成膜(CVD)、(c) フォトレジスト塗布、(d)露光と現像パターンの除去、(e)反応性イオンエッチングによるハードマスクの加工、(f)反応性イオンエッチングによる Ta の加工、(g)酸素アッシングによるフォトレジストパターンの除去、Ar イオンミリングによる MTJ の加工

#### ハードマスク作製

まず、MTJ の上に磁性膜とエッチングレート異なるハードマスク材料を成膜する。ハードマスク材料には反応性イオンエッチング(Reactive Ion Etching: RIE)法できれいにパターン化できる材料として Ta や SiO<sub>2</sub>、SiN といった材料が用いられる。微細パターンはフォトレジストの塗布、露光機による現像、レジストの剥離、エッチングの工程を経て形成される。

パターンの分解能は、露光機の波長で決まる。本研究で検討する MRAM の磁性パターンは幅 240～800nm、長さ 1～3 $\mu$ m の長円形のドットである。こうしたサイズのパターン形成

には、KrF を光源とする波長 248nm の deep-UV 領域が用いられる。上述の MRAM 加工工程にあるように、レジスト塗布後に素子形状をパターニングしたマスクを通じて KrF ステップで露光し、素子パターンや回路を転写する。その後、剥離剤で未感光部分のレジストを除去する。これをエッチングしてパターンを形成する。

ハードマスクは、RIE 法で加工される。RIE 法は、プラズマ中で膜材料とガスを化学反応させて蒸気圧の高い物質とし、生成物を気化除去することでエッチングする方法である。この方式では、マスクパターンに近い形状を形成することが可能であり導電性の生成物も生じにくい。また、物質種の違いによる反応性の差を利用してエッチングの制御性が良好という利点もある。SiO<sub>2</sub> や SiN、Ta、Al、Cu などのエッチング技術は半導体デバイスの分野で確立され、塩素系ガスを用いた方法がデバイス製造に用いられている。我々も、この技術を利用してハードマスクパターンの加工に用いた。RIE 法は 300mm 径に対応した装置も開発されており、将来技術としても確立したものになっている。ハードマスク形成後、O<sub>2</sub> アッシングによりレジストを除去し、Ar イオンミリングにより磁性層のエッチングをおこなうことでメモリセルとなる MTJ パターンが形成される。

エッチングプロセスでは MTJ の磁気特性が損なわれることが多いため、これを回避する方法の検討がなされる。Nagahara らはハードマスクに Ta 単層膜および Ta の上に SiN、SiO<sub>2</sub> の順で積層した複合膜を用いて加工方法を検討し、複合膜で MTJ の性能を損なわず、精度の高い磁性体パターンを実現している[28]。Ta 単層膜を用いた場合、F 系ガスを用いた RIE により Ta のエッチングをおこない、未露光部分を AIO キャップ層まで加工した後、O<sub>2</sub> アッシングでレジストを除去してマスクとする。一方、複合膜では、まず F 系ガスを用いて未露光部分の SiO<sub>2</sub> をエッチングし、次いで SiN を F 系ガス、Ta を Cl 系ガスによってエッチングした後、O<sub>2</sub> アッシングでレジストを除去してマスクを形成する。いずれの場合もハードマスクパターンを形成した後、Ar イオンミリングで磁性膜をエッチングしてパターンを形成するが、複合膜のプロセスでは AIO 膜の上に厚い SiN 膜が残るため O<sub>2</sub> アッシング処理でレジストを剥離する際のトンネルバリア層へのダメージが抑制されている。その結果、パターンサイズのばらつきを低減し、ウェハ面内の接合抵抗、MR 比分布も Ta 単層膜では 1.5% 以上であったばらつきが複合膜では 1% 以下となった。トンネルバリア特性も、Ta 単層膜ハードマスクでは磁化配置が平行状態（低抵抗）と反平行状態（高抵抗）で電圧依存性に変化が見られたのに対して複合膜ハードマスクでは両者の違いはなく、バリアへのダメージも低減できた。素子のバリア特性を劣化させることなく MTJ を加工し、ウェハ面内で均一とするには SiO<sub>2</sub>/SiN/Ta 複合ハードマスクを用いたプロセスが有効であったので、MRAM プロセスにはこれが採用されている。

#### 微細加工

ハードマスク形成の次に MTJ のエッチングがなされる。

10 層以上の化学的性質の異なる材料で構成される MTJ を加工するには Ar イオンミリン

グ法が有効である。Ar イオンミリング法は、Ar イオンを膜に照射して膜を物理的に叩き飛ばしてエッチングする方法である。材料を選ばずエッチングが可能であるため、遷移金属合金と絶縁膜の多層積層膜で構成される MTJ の加工に適している。原子を物理的にたたき出すだけであるので、酸化など反応の影響を受けやすい磁性膜の材料を変質することなく加工が可能であり、磁気特性に及ぼす影響が小さいのが利点である。磁気ヘッドの加工プロセスに適用されているなど、磁性体の加工には多くの実績がある。Ar イオンの入射方向を制御することによりエッチング速度や基板内均一性、加工端部にレジストや加工された金属成分などの伝導性付着物の量を変えることが可能であり[45]、エッチングの進行状況を質量分析計でモニタし、加工深さを確認しながらエッチング制御をおこなうことで、精度の良い加工が可能である。200mm 径内でのエッチング分布は 10%以下であり、大口径ウェハで均一な加工の可能な方法である。ただし、Ar イオンミリング法では加工端部にレジストや加工された金属成分など伝導性の付着物を形成しやすいという問題がある。そのため、エッチングの後には、付着物を除去するため、細く絞った CO<sub>2</sub> ガスを加工部分に吹き付け、付着物を吹き飛ばすマイクロドライアイス処理がなされる。

Ar イオンミリング法は、特定の物質でエッチング速度が大きく変化しないので膜厚方向での加工停止場所を制御しづらく、ナノメータオーダの微細パターンを加工するのが困難である。また、現在半導体デバイスでは口径 300mm の基板が用いられているが、200mm と同じ精度で加工できるイオンミリング装置の製造は困難であり、300mm 径のウェハ加工に対応した均一性の高い加工装置が実現されていないというハードウェア開発上の問題がある。MRAM 実用化には大きな障壁となる。こうした理由から、300mm 径のウェハ加工に多くの実績がある RIE を用いた磁性膜加工の検討が進められている。しかし、主成分が 3d 遷移金属である磁性金属には高蒸気圧の反応生成物が少なく、反応性イオンによるエッチングが困難である。これまでに、Cl 系、カルボニル系、アルコール系などのガスを用いた加工が試みられているが、MTJ の磁化反転特性や MR 比や接合抵抗等に対する影響があり、Ar イオンミリングに匹敵するデバイス特性の方法は確立されていない[46-50]。RIE による磁性体の微細加工研究はプラズマ計測、反応の制御などから磁性体パターンの磁気特性におよぶ大きな研究分野となり興味深いが、本研究では磁性膜と加工技術を利用したデバイス特性を中心に報告するので、これ以上の詳細には触れない。

#### base 形成

MTJ は、基板に形成した配線の電極と接続させるため、base とよばれる数 $\mu\text{m}$ の矩形パターンに加工される。基板に形成される電極端子部分は CMP により平滑化されているが、絶縁膜中に形成されているため、ナノメータオーダの凹凸は残存し、また、スパッタ法で作製した磁性膜も絶縁体上と金属上とは必ずしも成長が同じにならない。このため、MTJ の磁気特性が絶縁体基板上と端子部分とでは必ずしも同一にならない。磁気特性が不均一な部分は、磁化反転に際してのポテンシャル障壁となりえて、たとえば一斉磁化反転を阻害

する。このため、書き込みばらつきの原因となる。メガビット（100 万個）単位の素子を均一動作させるためには、情報を記録する磁性パターンを電極端子上とは別の部分に形成することが必要となる。このため、MRAM ではあらかじめ端子とつながる base を形成し、その中の端子と接しない部分にメモリセルを形成している。MTJ のひとつひとつは電氣的に孤立している必要があるため、base は下地層まで含めた MTJ 全体をエッチングする。

base 形成に次いで、データを記録するパターンが形成される。均一な磁化反転を起こすために、自由層のみを幅 240nm~320nm でアスペクト比 1:3 の楕円形状に加工する。自由層は 3-5nm の permalloy 膜であり、加工には高い精度が必要になる。特に、参照層が露出すると加工断面に形成される磁極がバイアス磁界となり、磁化反転に影響を与えてしまうため、膜厚 1nm 程度の AlO 絶縁層の上で加工を停止する必要がある。このため、質量分析計で高感度に深さ方向の元素をモニタし、精密な時間管理の下、磁性パターンの加工がなされる。こうして高精度に形成された磁性パターンは、楕円の長軸方向に磁気異方性がついた単一磁区となり、磁化反転動作を均一にすることができる。

#### 保護膜、絶縁膜の作製

MRAM の個々の素子は電氣的に独立したものでなければならない。そこで磁性素子の間には絶縁体が形成され、その間に配線を形成することで選択的に素子動作がなされる。また、エッチングパターンの側壁は、Fe,Co,Ni といった活性な金属が露出しており、酸素や水分などと容易に反応して磁性を消失する。サブミクロンサイズの磁性パターンでは端部の磁化消失が反転磁界や MR 比に大きな影響を与え、MRAM の素子動作を損なう。これを化学的にカバーするため、エッチングによる加工に引き続いて保護膜が形成される。

半導体デバイスに用いられる代表的な絶縁膜が SiO<sub>2</sub> あるいは SiN であり、MRAM でもこれらが保護膜として用いる。SiN は還元性があり、加工した磁性膜の端面を保護するために用いられる。一方、SiO<sub>2</sub> 膜は絶縁性に優れており厚い膜の形成が容易であることから素子間に形成される絶縁膜として用いられることが多い。これらの膜は、塩素系ガスを用いた RIE によりきれいなパターンを形成する技術が確立されていることから、磁性膜を加工するためのマスク（ハードマスク）としても用いられる。

SiO<sub>2</sub> と SiN の作製にはプラズマ CVD 装置が用いられる。保護膜として用いる SiN 膜の作製にあたって半導体デバイスプロセスでは、欠陥が少なく絶縁性の高い膜を得るために基板温度を 350℃以上として、原料ガスの分解を促進している。しかし、MTJ は 350℃以上に加熱されると層間で拡散が起こり磁気特性や接合抵抗が劣化する。磁気特性を保つためにはそれよりも低い温度で良質な膜を作製しなければならない。また、SiN 自身を形成するときの原料ガス、あるいは絶縁膜として用いる SiO<sub>2</sub> の原料ガスによる加工断面の反応も抑制する必要がある。こうした問題を解決して磁気特性の良好な MTJ 微細パターンを得るため、Suemitsu らは MTJ の加工断面ブロック性の良質な保護膜材料の検討をおこなった[51]。従

来の半導体プロセスで用いられてきた平行平板型の CVD 装置と新しく開発された ICP（誘導結合プラズマ：Inductively Coupled Plasma）を有する高密度プラズマ CVD 装置を用いて SiN を成膜し、保護膜としての特性を評価している。

SiN は特に磁性膜の加工端部を保護する目的で形成しており、磁性膜の磁気特性を損なうことのない 200℃で水分ブロック性に優れた良質な膜が必要である。10-数 100Pa といった高ガス圧環境でプラズマが基板まで広がり酸素を含んだ分子が膜中に取り込まれやすい成膜環境にあるが平行平板型プラズマ CVD 装置と、0.1～数 Pa 以下の低圧で誘導コイル近傍にプラズマを集中させた高密度プラズマを基板と分離して形成し、基板に到達するガスを十分に分解させて成膜することで膜がプラズマ曝されない構造を有する CVD 装置（Maple：三菱重工業製）での膜質を比較し、平行平板型プラズマ CVD を用いて基板温度 200℃で形成した SiN 膜には水分が多く含まれるのに対して、高密度プラズマ CVD では 200℃で成膜しても水分含有量の少ない純粋な SiN 単層膜が形成されることを明らかにしている。また、これらの SiN 膜を CoFe 膜上に作製し、更に水分を多く含む SiO<sub>2</sub> 膜を形成して 350℃、30min の熱処理をおこない水分ブロック性を評価した結果、平行平板プラズマ CVD では、SiN の膜厚増加とともに CoFe の磁化が増加するのに対して、高密度プラズマ CVD 法では、膜厚に寄らず一定の磁化となることを示した。高密度プラズマ CVD の SiN を堆積した場合には、CoFe の磁化が大気暴露した状態よりも大きくなることから、表面酸化が抑制され、純度の高い CoFe となることを示し、MTJ の保護膜に高密度プラズマ CVD 装置を用い原料ガスを SiH<sub>4</sub>+NH<sub>3</sub> として作製した SiN 膜を用い、MRAM 素子パターンを形成することで、良好な角形性を有したヒステリシスを持ち MR 比の高い R-H 曲線を得ている。

### 2-3-2. 配線プロセス

MRAM に用いる CMOS トランジスタ基板にはトランジスタに信号を送り、読み出し書き込みを制御する配線があらかじめ形成されている。配線抵抗は低いことが望ましいことから、半導体デバイスと同様、Al あるいは Cu の低抵抗金属材料が用いられる。いずれも数 100nm 程度の厚膜にする必要があり、Al はスパッタ法、Cu は無電解めっき法が用いられる。こうした基板の上に形成する MRAM でも、半導体デバイスに対するプロセスの整合性を持たせるため、書き込み配線の形成には同じプロセスが用いられる。

MRAM 用の配線は MTJ の下側に形成される bit line と、これに直交し MTJ の上に形成される word line の 2 種類がある。CMOS トランジスタ基板には表面には配線とつながるような電極端子を形成する。この電極表面の上にスパッタ法により密着性向上のための Ta あるいは TiN などの下地層を作製する。この上に Al 膜あるいは Cu 膜を作製し、レジスト塗布、露光、現像、レジスト剥離の後、Cl 系ガスを用いた RIE により Al をエッチングし、配線パターンとする。次いで、この上に SiO<sub>2</sub> 絶縁層を形成し、CMP 法に SiO<sub>2</sub> 表面を平滑化した後、via と呼ばれる穴を開け、MTJ とつなぐ電極端子を埋め込む。

bit line を形成した基板の上に MTJ を成膜して、2-3-2 で述べた MTJ 加工プロセスによっ

て素子とする。MTJ 上部の  $\text{SiO}_2$  絶縁膜を CMP 法で平滑化した後、RIE によって配線と接続するための via を形成する。via はスパッタ法あるいはめっき法で電極を埋め込んで端子を形成する。この上に Al 膜あるいは Cu 膜を成膜し、微細加工により word line を作製する。

以上の方法で直交する配線を作製し、MRAM の基本構造が完成する。

### 2-3-3. MRAM 素子と基本特性

上述のプロセスを経て作製した典型的な MRAM 断面写真を Fig.2-3-4 に示す。

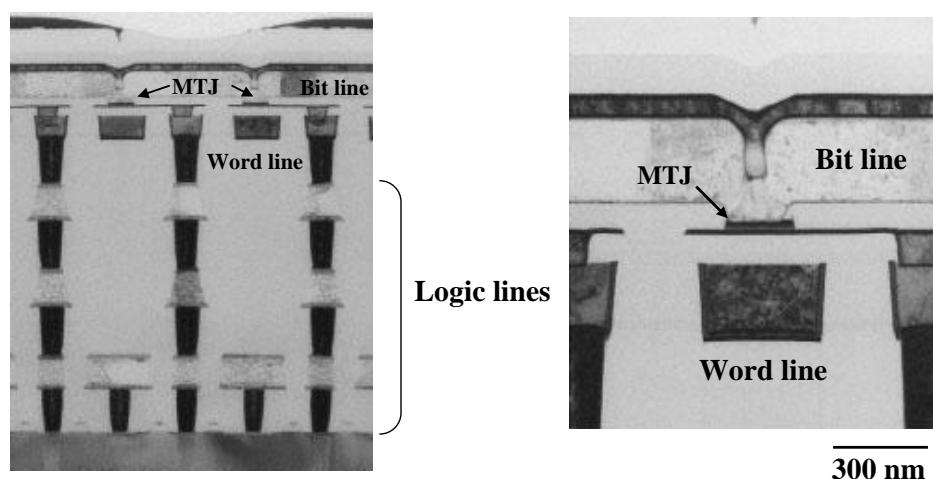


Fig.2-3-4 MRAM 素子の断面構造

CMOS トランジスタ上の 3 段階の配線上に bit line、MTJ パターン、word line が形成されている。

ここには Ta/AlO/NiFe/MgO/CoFeB/Ru/CoFe/PtMn/Ta/基板なる構成の MTJ が形成されている。作製した素子の磁化反転特性を次に示す[51]。Fig.2-3-5 は、幅 240nm、長さ 720nm の楕円形状素子約 50 個について測定した磁化反転特性である。ここには 325°C、350°C で 0.5hr 熱処理した後の変化も示している。

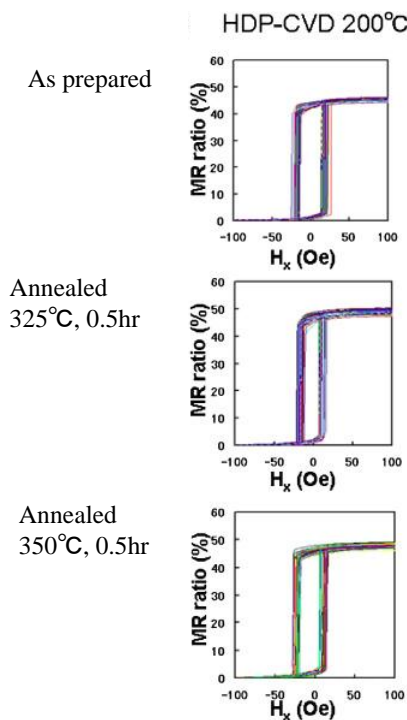


Fig.2-3-5 熱処理条件を変えて測定した単体MRAM素子の磁化反転過程

熱処理の有無によらずMR比が約42%で反転磁界約25Oeである。オフセット磁場は約-4Oeであり、反転磁場のばらつきは約2Oeと小さい。

こうしたメモリを 1000 個並べた 1k-bit 素子の動作特性を評価したところ、平均値として -1.7mA で高抵抗状態から低抵抗状態に、+1.7mA で低抵抗状態から高抵抗状態に変化した。また、平均的な低抵抗状態は 4.5k $\Omega$ 、高抵抗状態は 6.5 k $\Omega$ であり、MR 比は44%と見積もられた[56]。以上の結果は、ハードマスクと Ar イオンミリングを用いたプロセスで MTJ の磁気特性を損ねることなく、サイズのそろった MTJ を加工できたこと、また、高密度プラズマを用いた保護膜作製により加工断面が十分に保護されて加工による接合抵抗、磁気特性の劣化がない素子が形成できたことを示しており、MRAM 動作を実現する基本的な加工方法を構築できたことを示している。次に、こうした技術を背景に MRAM の性能向上検討をおこなった結果について記述する。

#### 2-4. MRAM の書き込み性能向上とデバイス化

MRAM を実用化するためにはメガビット単位の素子を同等の特性で動作させる必要がある。そのためには各セルに生じる磁氣的なばらつき以上の書き込みマージンを有し、トランジスタの電圧分布をカバーできる程度に動作電流を低減させることが必要となる。

書き込みマージンの拡大には形状制御型、toggle 型の検討がなされている。一方、磁場書き込み方式では、Al や Cu といった単純金属に通じた電流による発生するローレンツ磁場を利用するため電流磁場効率が低く、大きな書き込み電流（10mA 以上）が必要となる。実用的なトランジスタで実現される数 mA の書き込み電流となるよう、配線の電流磁場変換効率を向上させる必要がある。この目的のため、単純金属の配線を磁性体でくるんだ clad 配線が開発されている。本節では、clad 配線による低電流化を目指した研究、特に構造解析、磁気物性の観点から配線の電流磁場変換効率を向上させた結果について述べる。

##### 2-4-1. clad 配線技術による書き込み電流の低減

磁場書き込み方式 MRAM には、形状制御型、Toggle-MRAM いずれの書き込み方式を用いた場合も素子サイズ低減とともに書き込み磁場が増大するという問題がある。これを克服するには効率よく電流を磁場に変換する方式の開発が必要である。

MRAM の配線には半導体デバイス同様、伝導度の高い Al あるいは Cu といった単純金属が用いられる。こうした金属導線に電流を通じた場合、周囲にはローレンツ磁場が発生する。この磁場強度が電流の強さに比例し、距離の 2 乗に反比例することは電磁気学の教えるところである。Fig.2-4-1(a)に示したように、発生した磁場は電流経路に直交な方向に同心円状に発生する。MRAM 用の書き込み配線は、各メモリセル上を交差するように配置されているが、同心円状の磁場は選択されたセル以外の領域も及んでいる。この磁場はデバイス動作に寄与せず非効率であり、ほかのセルへの誤書き込みを誘起する可能性がある。このため、メモリセル上に磁場を効率よく集中できる方法が必要となる。磁場を集中させるためには、配線に磁気回路を導入することが有効である。具体的には、配線に電流を通じたときに発生する磁場を磁性体の内部で環流させ、特定の領域のみに磁場を漏らす構造を作れば、磁場を集中的に発生させることができる。この様子を模式的に示したのが Fig.2-4-1(b)である。

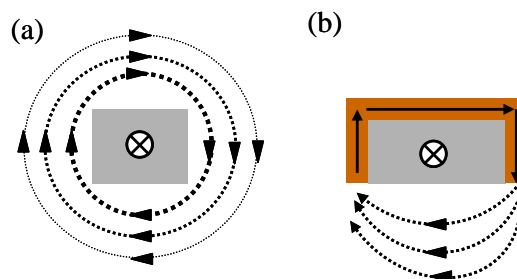


Fig.2-4-1 MRAM 書き込み配線から発生する磁場の模式図 (a) 単純な非磁性細線の場合、(b) 3 方向を磁性体で囲んだ配線の場合



典型的には Al や Cu の配線の三方を磁性体でくるんだ構造である。電流印加にともなって発生した磁場は、磁性体に作用して磁化の方向を揃える。磁化が環流状の配置であるとき、磁性体の端面から磁場が発生する。この端面側にメモリセルを配置すればセルに磁場が集中し、また磁力線は磁性体中に制限されることから空間に発散することを抑制できる。MTJ が数 10Oe 程度の磁場で磁化反転を起こす場合、Al 単独の配線には 10mA 以上の電流を通じる必要がある。これに対して、Al 配線の 3 方を磁性体で囲った構造では、電流で誘起された磁場が磁性体内部に集中し、Al 単独に比べて倍程度の磁場を出すことが可能となる。このため記録電流は数 mA 程度に抑制される。電流の高効率な磁場への変換手法であることからメガビットクラスの素子動作には必須の要素と考えられる[52-54]。矩形状配線の 3 方向を磁性体で囲む構造は Yoke 構造あるいは clad 配線と呼ばれる。本論文では、以後 clad 配線と呼ぶことにする。

我々は、この clad 配線を用いて MRAM の動作電流低減を検討した。clad 配線に用いる磁性体の形成方法や MTJ 素子への距離の最適化、磁性膜の作製条件と配線効率などの検討などをおこない、同時に clad 配線配線をサブミクロンの幅を持つ微小磁性体とみて、その透磁率やヒステリシス損といった基本的な磁気特性の評価をおこなった[55-57]。以下では、磁性体の評価方法を中心に検討を進めた結果を記述する。

#### 2-4-2. clad 配線の作製方法

clad 配線に用いられる磁性体材料には、強い磁場が発生可能であり、磁場に対する応答性のよいものであることが要求される。発生する磁場強度は飽和磁束 ( $B_s$ )、磁場に対する応答性は軟磁気特性で決まる。clad 配線に必要な特性を示すには高  $B_s$  で優れた軟磁気特性を示す磁性体が必要であり、この特性を満たす材料として優れているのが permalloy である。Permalloy は  $B_s$  が約 1.0 T と比較的大きく、保磁力は数 Oe 以下と小さい。このため、強い磁場を電流応答性よく発生させることができる。良好な磁気特性を持つ膜をスパッタ法で容易に作製できることもあって clad 配線用磁性体には permalloy が用いられる。

clad 配線は、MTJ の上下に形成される。MTJ の下に形成される配線 (word line) の作製方法配下の通りである。

- ① CMOS トランジスタの形成されたロジック配線付き基板の表面に絶縁体層  $\text{SiO}_2$  を作製する。
- ②  $\text{SiO}_2$  上にフォトレジストを塗布し、フォトリソグラフィ描画とエッチングにより Line パターンを形成する。
- ③ バイアススパッタ法で下地 Ta 膜、Permalloy、キャップ層 Ta 膜の順に積層する。
- ④ スパッタ法で Ti/TiN シード層を成膜し、めっき法で溝に Cu 膜を埋め込む。
- ⑤ 表面に形成された Cu や permalloy を CMP (Chemical Mechanical Polishing) で除去し、表面を平滑にする。

これにより溝に埋め込まれた word line が作製できる。この Word line 上に  $\text{SiO}_2$  絶縁膜を作製して再び CMP で平滑化した後、MTJ を成膜し、微細加工して保護膜、絶縁膜を作製し、MTJ 素子を形成する。

MTJ 素子の上に更に配線 (bit line) が形成される。bit line は次の工程で作製する。

- ① MTJ 素子上の絶縁膜を CMP で平滑化し、配線用 Cu あるいは Al を成膜する。
- ② Ta/Permalloy/Ta からなる磁性膜を成膜する。
- ③ 磁性膜上に  $\text{SiO}_2$  を作製した後、レジスト塗布、フォトリソグラフィによりマスクを形成し、エッチングにより細線を形成する。
- ④ マスクを形成してバイアスパッタにより側壁と底面に Ta/Permalloy/Ta 膜を作製する。
- ⑤ マスク部分と底面の Permalloy を除去し、配線の 3 方に磁性膜のついた clad 配線を得る。

こうして作製される clad 配線の書き込み特性は、配線の三方に形成されている磁性膜の特性で決まる。側壁や溝の奥に形成された磁性膜は、平面上の膜と異なる構造や磁気特性を示す可能性があることから、本節ではこの磁性膜の特性を評価し、良好な clad 配線になる条件を見いだす検討をした。

#### 2-4-3 clad 配線の磁気特性評価と解析

clad 配線は MTJ の上下に形成するが、磁性膜を側壁と底面に形成する必要のある word line (MTJ 下側) の作製が困難である。そこで、ここでは word line に着目して clad 配線用磁性膜の作製条件と磁気特性との関係を調べた。

まず、clad 配線の磁気特性を評価について述べる。clad 配線は、幅 500nm、深さは 300nm、長さは数ミクロンの金属細線に膜厚 20-50nm の permalloy が 3 方向に形成したものである。いま、膜厚 50nm の磁性体が、幅 500nm、深さ 300nm、長さ 10 $\mu\text{m}$  細線に形成されていると考えると、permalloy の磁化は 800emu/cc であるから配線一本あたりの磁化は  $4.4 \times 10^{-10}(\text{emu}) (=800(\text{emu/cc}) \times (300 \times 2 + 500)(\text{nm}) \times 50(\text{nm}) \times 10(\mu\text{m}))$  である。VSM の検出感度  $10^{-7}\text{emu}$  はもちろん、SQUID の検出感度  $10^{-9}\text{emu}$  よりも小さく、磁気測定の検出下限以下の磁化しか得られず、そのままでは測定できない。こうした場合、多数本の配線を形成し、その磁気特性の平均値を調べる方法が有効である。細線の平均的な特性を知ること、現実的な特性との対応関係を知ることができるので、電気特性との関連で配線を評価する観点からも有効である。そこで、ここでは模式的な clad 配線パターンを  $\text{SiO}_2$  基板に作製し、そこに作製した磁性膜と構造の関係を調べた。

Fig.2-4-3 に word line に相当する clad 配線の作製方法を示す。

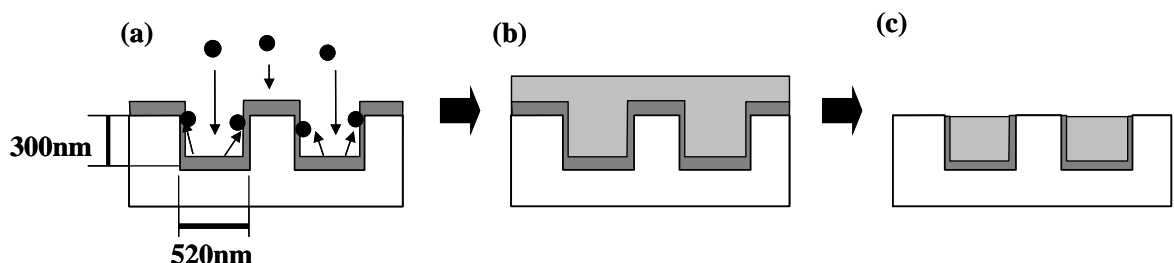


Fig.2-4-3 word line の作製方法 (a) 溝形状基板へのバイアスパッタ法による成膜、(b)めっき法による Cu の埋め込み、(c) CMP による表面 Cu の除去と平滑化

まず、配線を模した Line/Space(L/S)比 0.52/0.28(単位は  $\mu\text{m}$ )、溝深さ 300nm の Line and space パターンを 10mm 角ピッチで 8 インチ  $\text{SiO}_2$  基板に作製した。この基板に(a) バイアスパッタ法で下地 Ta 膜、permalloy 膜、キャップ層 Ta、(b) 配線用 Cu を連続成膜した後、(c) CMP (Chemical Mechanical Polishing) で表面に形成された Cu、permalloy を除去することにより模式的 clad 配線を形成した。磁性膜の作製には PCM スパッタ装置 (ANELVA 製) を用いた。膜構成は Ta(20)/permalloy(30) /Ta(20)とした。permalloy 成膜時の投入パワーは 1.6kW とし、基板へのバイアスパワーを 0W、150W とした。

下地層となる Ta は、以下の 2 通りの成膜条件で作製した。

条件 A: 投入パワー2.5kW、バイアスパワー300W

条件 B: 投入パワー2.5kW、バイアスパワー0W で数秒成膜

→ 投入パワー1.2kW、バイアスパワー300W で5秒

→ 投入パワー1.2kW、バイアスパワー400W

A は単一の投入パワー、バイアスパワーをで成膜する方法であり側壁へのつきまわりが良くない条件である。一方、B は成膜時の投入パワーとバイアスパワーを調整することで膜の側壁へのつきまわりを向上させた条件での成膜である。今回作製した試料の成膜条件を table2-4-1 にまとめる。

Table 2-4-1 試料と磁性膜成膜条件

試料	Permalloy バイアスパワー (W)	Ta 条件
1	0	A
2	150	A
3	150	B

まず、clad 配線作製条件と構造の関係を調べる目的で断面 TEM 観察、ナノプローブによる構造解析をおこなった。特に、側壁と底面の組織並びに微小領域の結晶構造、結晶配向評価、組成分析をおこない、磁化状態との関係を調べた。

磁化測定には振動型磁力計 (VSM: 玉川製作所製) を用いた。磁場の印加方法は Fig.2-4-4 に示すように、基板に対して垂直方向 (側壁に対して平行方向)、膜面に対して平行方向かつ L/S パターン方向に対して平行 (底面の容易方向)、直交 (底面の困難方向) 方向の合計 3 方向からとした。このとき、L/S に平行な方向は、底面の容易軸方向に向かって底面と側壁の磁化過程、直交方向は、底面と側壁の困難軸の磁化過程、また基板垂直方向は側壁の動作方向磁化過程と底面の垂直方向への磁化過程を調べる目的で測定したものである。

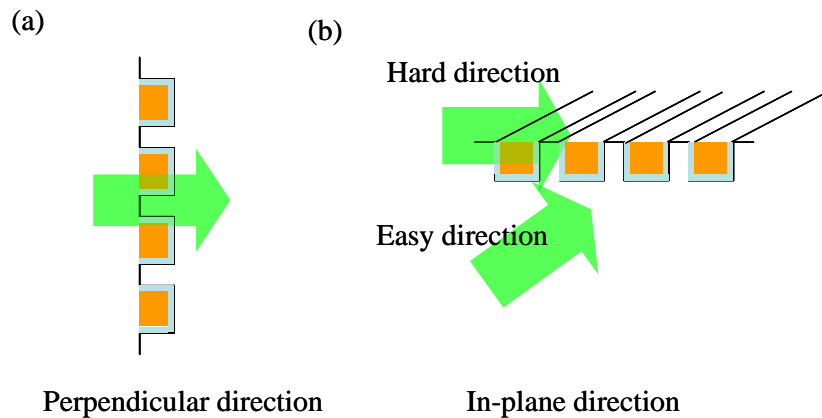


Fig.2-4-4 磁化測定時の磁場印加方向

このとき、膜面に対して垂直方向の磁化過程が clad 配線特性には重要である。記録動作時には側壁の Permalloy の磁化が電流磁場によって動かされ、磁束を発生させるからである。磁場に対して急峻に立ち上がること、すなわち磁化率の大きいときに電流-磁場変換の効率が高くなり、また正負に磁場を印加したときにできるヒステリシスが小さいほうが磁化の動きに対するエネルギーの損が少なくなるため、良好な書き込み動作を示すようになると考えられる。

一方、膜面に平行な方向の磁気特性は、① 困難軸磁化過程：配線材料の形状磁気異方性を見積もるため、② 容易軸磁化過程：実動作で外部から印加される磁場に対する磁化過程を評価するために必要となる。MRAM のように配線が直交し、お互いの配線からの漏洩磁束がそれぞれの磁化に影響を与える構造の場合、容易軸方向から発生した磁場は配線の底面に印加される。そこで、この方向からの磁場が配線の磁化過程に及ぼす影響を知りために、こうした方向からの測定が重要となる。

#### 2-4-4. clad 配線膜の組織と構造

clad 配線の断面構造および側壁、底面の結晶状態を TEM 観察およびナノプローブ回折、EDX による組成分析で調べた。Fig.2-4-5 は Permalloy 成膜時の基板に印加するバイアスパワーを変えて作製した試料の TEM 観察像と電子回折パターンである。

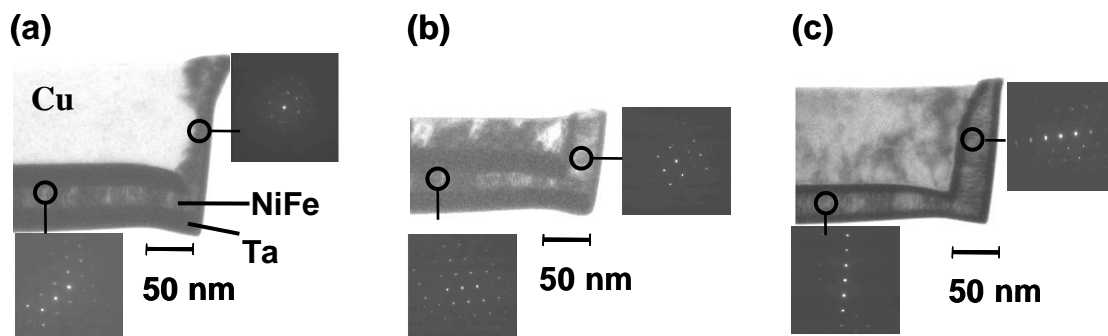


Fig.2-4-5 基板に印加するバイアスパワーを変えて下地層、permalloy 層を変えて作製した word

線断面の TEM 観察像と電子回折パターンである。(a) 試料 1: permalloy (投入パワー1.6kW、バイアスパワー0W)、Ta 下地 (投入パワー2.5kW、バイアスパワー300W)、(b) 試料 2: permalloy (投入パワー1.6kW、バイアスパワー150W)、Ta 下地 (投入パワー2.5kW、バイアスパワー300W)、(c) 試料 3: permalloy (投入パワー1.6kW、バイアスパワー150W)、Ta 下地 (投入パワー2.5kW、バイアスパワー0W で数秒成膜→ 投入パワー1.2kW、バイアスパワー300W で5秒→ 投入パワー1.2kW、バイアスパワー400W)

Fig.2-4-5 (a)に示したように Permalloy 成膜時のバイアスが0W のとき、側壁部分の形状は乱れており、波打つ形状になっている。下地、キャップ層として用いている Ta と permalloy との境界も不明確である。側壁の回折パターンには fcc(111)面が形成されることを示した 6 回対称のスポットは見られるが、結晶性が悪いため回折強度が弱い。これに対して底面は基板に垂直方向に permalloy の fcc(111)に優先配向が見られている。底面は結晶性が良く、fcc(111)に強配向するのに対して、側壁は膜が薄く、同時に結晶性、配向性ともに悪い permalloy が形成されていることを示している。一方、permally の成膜時バイアスを 150W とすると、側壁の permalloy 結晶は明確になり、Ta との境界もクリアになる。側壁と底面とがほぼ同じ厚さで柱状結晶が形成されている。側壁は、底面とも面に垂直方向に結晶が伸び、回折スポットはこれを反映して、底面からは膜面垂直に、側壁からは壁に垂直に fcc(111)が優先配向したことを示したものになっている。Fig.2-4-5(c)は Ta の作製条件を変えて作製した clad 配線の断面 TEM 像と電子回折パターンを示す。Ta の膜厚はわずかに異なるが、permally は側壁、底面に同じ厚さで形成されており、組織に大きな違いは見られない。

回折スポットを詳細に比較した結果を Fig.2-4-6 に示す。

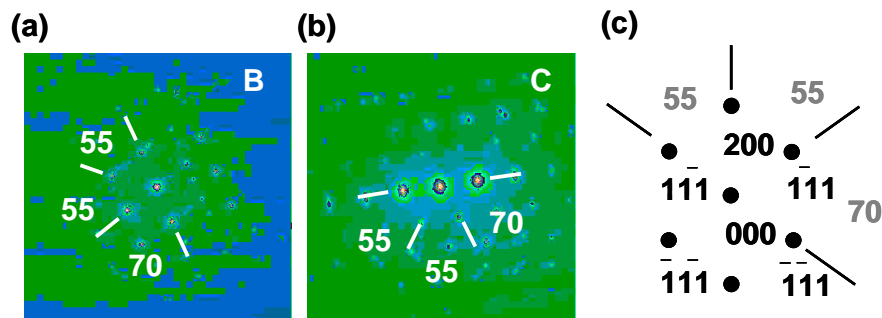


Fig.2-4-6 clad 配線断面図の電子回折パターン:(a)試料 2、(b)試料 3、(c)の電子回折スポットの指数付け

つきまわりを改善した C の条件では、fcc(111)が側壁から溝方向に優先配向しているのに対して、つきまわりの悪い条件では配向が弱く側壁・底面ともに fcc(111)面が等方的に形成されている。permally の結晶性は Ta 膜作製条件に依存しないが、結晶配向性が変化したことを現している。Ta のつきまわりを向上させる目的で条件を変えたのだが、たとえば表面状態などが変化し permally の配向にも影響を与えたと考えられる。

次に、側壁、底面の permalloy 膜組成を分析し、磁気特性との関係を調べた。ここでは permalloy の成分である Ni、Fe に加えて配線を構成する Ta と Cu についてもあわせて分析している。結果を Table 2-4-2 に示す。

Table 2-4-2 側壁と底面の組成分析結果

バイアス	側壁				底面			
Permalloy/Ta	Ni(at%)	Fe(at%)	Ta(at%)	Cu(at%)	Ni(at%)	Fe(at%)	Ta (at%)	Cu(at%)
0/300	54	13	23	10	74	20	3	3
150/300	73	21	2	4	76	18	3	3
150/0	75	19	3	3	73	21	3	3

permalloy をバイアスパワー0W で成膜したときは側壁で Ta が多く検出される。permalloy と Ta との像の違いが不明確であることを考慮すると、側壁についた膜が薄く同時に Ta と permalloy とが相互拡散したために、ナノプローブの分解能以下で Permalloy と Ta とが分離しなくなったためと考えられる。一方、バイアスを 150W とした場合、また Ta のバイアスが低い条件では、Ta と permalloy とは明確に分離できる。

permalloy としたの組成を調べるため Ni と Fe の比率だけに直した結果が Table 2-4-3 である。

Table 2-4-3 Ni、Fe 組成

バイアス	側 壁		底 面	
Permalloy/Ta	Ni(at%)	Fe(at%)	Ni(at%)	Fe(at%)
0/300	81	19	79	21
150/300	78	22	81	19
150/0	80	20	78	22

Permalloy べた膜について ICP 発光分光分析で求めた組成は、バイアス 0W が 79.7 at%Ni、150W が 77.0 at%Ni であった。ナノプローブで求めた組成は、ICP 発光分光分析と比較して Ni リッチな組成になっている。ナノプローブによる分析精度では絶対値について数%以下の違いを議論することは難しいので、以下では相対的な違いについて議論する。いずれの成膜条件でも底面は側壁に比べて 2～3at%、Fe リッチである。バイアススパッタにより Ni のほうが優先的にたたき出され、Fe が底面に残ったと考えられる。

#### 2-4-5. 磁気特性

次に、clad 配線パターンの磁化過程について述べる。ここでは、底面の溝幅 0.52μm、上面の幅 0.28μm、深さ 300nm の配線パターン permalloy 膜厚 30nm で、permalloy バイアスパワー150W、Ta をつきまわりの良好となる条件 B で作製した配線について測定した結果を例にとりて、磁化容易軸、

困難軸方向から磁場を印加して測定した磁化曲線を記述する。

Fig.2-4-12 は、膜面垂直方向に磁場を $\pm 15\text{kOe}$  印加して測定した磁化曲線である。

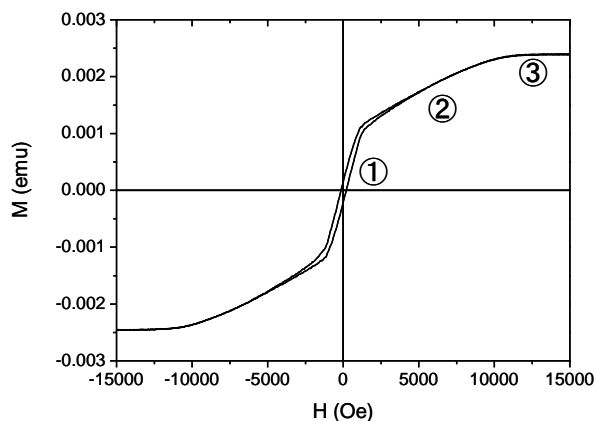


Fig.2-4-12 clad 配線の膜面垂直方向に磁場印加して測定した磁化曲線

側壁方向の磁化過程と底面の膜面垂直方向の磁化過程が重畳されて示されている。①0～5kOe での急峻に立ち上がりヒステリシスをもつループ、② 5～12kOe での磁化が漸増してヒステリシスのない曲線、③ 12kOe 以上で一定値となる 3 つの過程からなる磁化曲線を示している。各領域の磁化挙動の模式図を Fig.2-4-13 に示す。

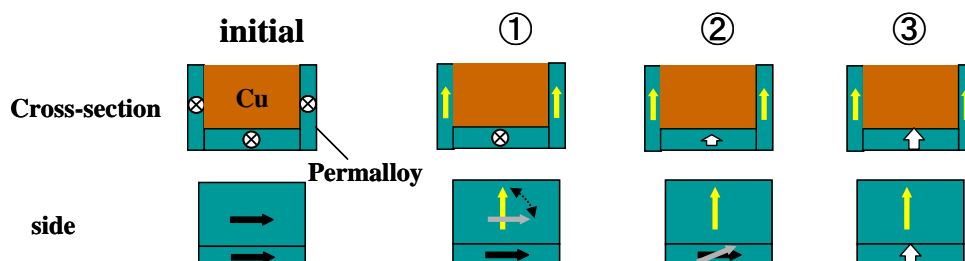


Fig.2-4-13 clad 配線の膜面垂直方向に磁場印加したときの磁化過程。①、②、③は、Fig.2-3-12 図中の磁場に対応した状態

①は磁化が比較的弱い磁場に対して線形に増加することから、磁場方向に対して平行に平板状となっている側壁 permalloy の磁化過程、②は 10kOe 以上の強い磁場を印加しなければ磁化が飽和しないことから、膜面に垂直な磁場をうけ、強い反磁界の影響下にある底面の磁化過程、③は側壁、底面ともに磁化の飽和した領域を示していると考えられる。以下、膜面垂直方向の測定では、側壁磁場に着目した磁化過程を主に見ることにする。

Fig.2-4-14 に今回作製した 3 種類の clad 配線パターンについて、側壁磁化の磁化過程に着目した磁化曲線を示す。

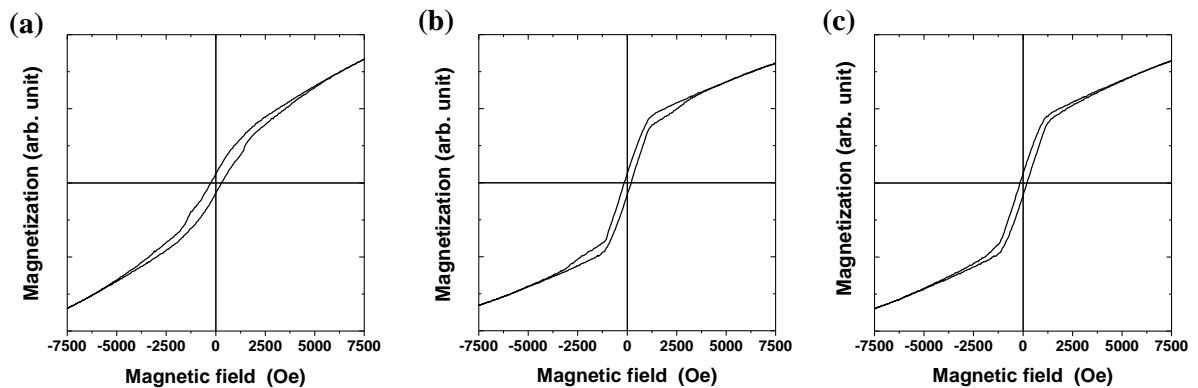


Fig.2-4-14 clad配線の膜面垂直方向に磁場印加して測定した磁化曲線 (a) 試料1、(b)試料2、(c)試料3

Ta 成膜時の基板バイアスパワーを 300W とし、permalloy 成膜時のバイアスパワーを 0、150W として成膜した clad 配線の磁気特性を Fig.2-4-14 (a)、(b)、Ta 成膜時の基板バイアスパワーを付きまわりの良くなる条件 B で作製し、permalloy 成膜時のバイアスパワーを 300W としたときの磁化曲線を(c)に示す。permalloy 成膜時のバイアスパワーが 0W のとき、磁化の磁場に対する応答(磁化率)は緩慢でヒステリシスは約 4000Oe まで閉じない。また、①の側壁磁化の増加から②の底面の磁化過程への移行が不明確である。これに対して、バイアスパワーを 150W 印加したとき、磁場に対して磁化は急峻に立ち上がり、①の側壁磁化過程から②の底面磁化過程が明確に分離している。Ta 下地膜を側壁つきまわりが向上する条件 B で作製すると、側壁磁化は磁場に対して急峻に立ち上がり、側壁磁化が飽和し、底面磁化が回転し始める磁場範囲でのヒステリシスが小さくなっていることがわかる。

以上の磁気特性を構造解析の結果と合わせて考察する。薄膜の permalloy の磁気特性は結晶方位に依存し、fcc(111)に強配向した場合に軟磁気特性が良好になることが知られている[58,59]。permalloy をバイアスパワー 0W で作製したときは、結晶性および結晶配向性が悪く、また断面組織も乱れており、permalloy と Ta との相互拡散も予想される。形状や構造が不均一であるため、磁化過程も不均一となり、軟磁気特性が劣化して磁化率が低い。これに対して、バイアスパワーを印加することで結晶および結晶配向性が向上し、膜も均一に形成されるため透磁率が高くなる。Ta の作製条件を変えると、permalloy の結晶性の差は小さいものの配向が変化する。つきまわりを改善した条件で側壁面に平行に fcc(111)が優先配向するようになる。底面、側壁ともに膜の堆積する方向に fcc(111)が優先成長していることから磁化率が向上するとともにヒステリシスが低減し、clad 配線特性に望ましい磁気特性となる。

#### 2-4-6. デバイス動作検証

上記条件から、Ta をつきまわりの良い A の条件、NiFe をバイアスパワー 150W として clad 配線を



作製し、permalloy のない配線との間で書き込み特性を比較した。ここでは、4Mbit の toggle-MRAM のテストパターンを形成し、toggle 動作で書き込みの基本となるフロップ磁界について比較をおこなった。ここでは、フロップ磁界が 650e の自由層を持つ MTJ を  $0.32\mu\text{m} \times 0.8\mu\text{m}$  の楕円形状に加工したメモリセルを用いている。Fig.2-4-15 は、bit 線、word 線に電流を通じたとき、toggle により磁化反転が生じる領域を 2 次元マッピングした結果である。

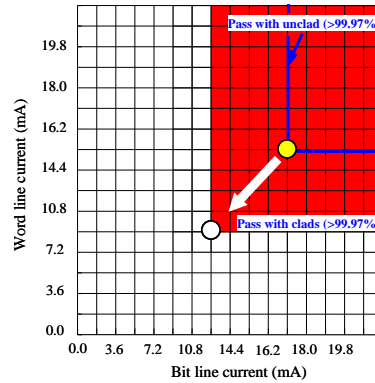


Fig.2-4-15 Toggle-MRAM テスト素子の bit 線、word 線に電流を通じたとき磁化反転領域

配線からの電流が図中丸印で示したフロップ電流以上になると、toggle 膜の磁化が配線磁場の方向に平行なシザーズ構造となり、磁場によって回転を起こすことができる。赤で示した領域は permalloy をつけた clad 配線で磁化反転を起こす領域であり、青線より高い領域が permalloy のない単純な配線での動作領域である。ここで磁化反転(書き込み)のできる最も小さな bit 線電流  $I_{BL}$ 、word 線電流  $I_{WL}$  の組み合わせた Flop current で書き込み特性を評価する。permalloy のない配線では  $I_{BL}$ 、 $I_{WL}$  はそれぞれ 18.8mA、14.0mA であり、これを clad 配線にすることで 12.5mA、9.5mA に低下している。同様の評価を素子 150 個に対しておこない、( $I_{BL}$ 、 $I_{WL}$ ) のマッピングをとったものが Fig.2-4-16 である。

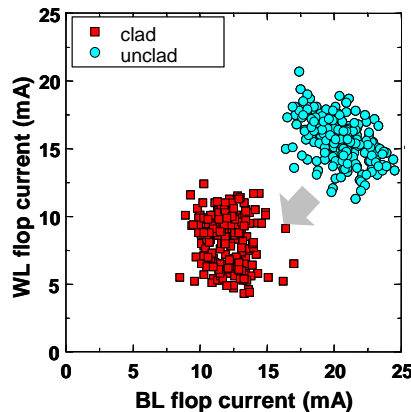


Fig.2-4-16 Toggle-MRAM テストパターン 150 素子の bit 線、word 線に電流を通じたとき磁化反転電流値、青丸印は clad なし、赤四角は最適作製条件で作製した clad 配線での反転分布

permalloy のない配線で  $I_{BL}$ 、 $I_{WL}$  の平均はそれぞれ 20.4mA、15.9mA、 $1\sigma$ のばらつきは 9.2%、10.3%である。clad 配線とすることにより、 $I_{BL}$ 、 $I_{WL}$  の平均はそれぞれ 12.0mA、8.2mA、 $1\sigma$ のばらつきは 11.2%、22.7%になる。clad 配線では  $I_{BL}$  がもとの 62%、 $I_{WL}$  が 63%程度になっていることがわかる。clad 配線により書き込み電流の低減を実現することができた。しかし、書き込みばらつきは増加し、特に word 線の書き込みばらつきは 10.3%→22.7%と倍増している。こうしたばらつきは、誤書き込みを誘起する原因となるため低減が必要となる。

ばらつきは clad 配線の形成で増加していることから、磁性膜起源であると考えられる。そこで、clad 配線の磁気特性を調べた。ここでは、作製条件検討で用いた模式的な clad 配線の評価する。配線を作製したままの状態配線と垂直方向から磁場を印加して測定した磁化曲線を Fig.2-4-17 に示す。

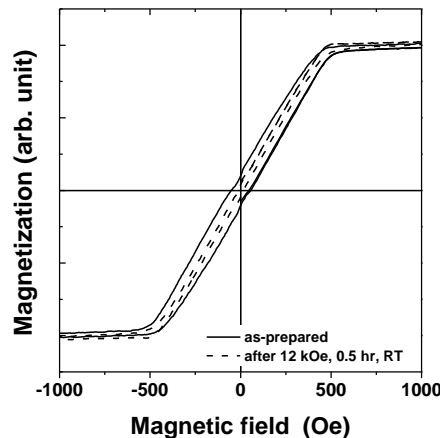


Fig.2-4-17 膜面垂直方向から磁場印加して測定した clad 配線パターンの磁化曲線  
実線は形成したまま、点線は細線方向に 1.2T の磁場を与えた後の磁化曲線

磁場印加とともに直線的に増加し約 500Oe で飽和する典型的な困難軸の曲線である。曲線はヒステリシスを持ち、ゼロ磁場でも残留磁化がある。困難軸方向でこうしたヒステリシスが見られるのは、磁壁が形成され、これが磁場方向に対して不可逆に移動すること、磁場に対して磁化が  $90^\circ$  方向からずれた成分を持つことなどが原因と考えられる。特に底面部分に磁壁が形成されていると、配線からの磁場により側壁の磁化が回転する方向にばらつきを生じ、配線端部に発生する磁極がばらついて磁束強度が MTJ に対して一様で無くなる可能性を持つ。磁束強度のばらつきは書き込みばらつきを誘引すると考えられる。

このことは磁区観察からも裏付けられる。Fig.2-4-18 に as-prepare 状態の MFM 像を示す。

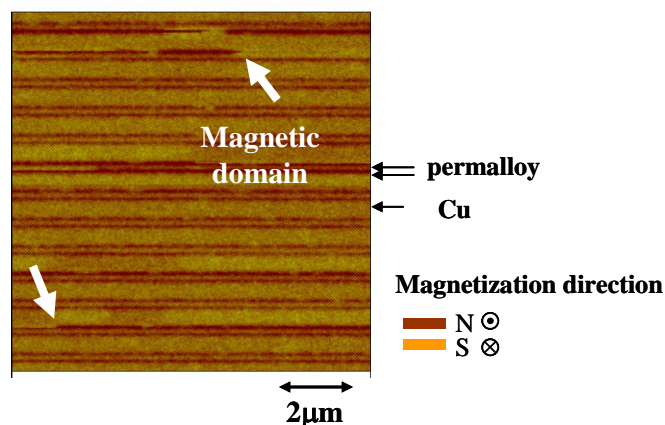


Fig.2-4-18 配線パターン as-prepare 状態の MFM 像

探針先端を S 極に着磁し、明るい像が引力すなわち N 極、暗い像が斥力すなわち S 極となる設定である。磁性膜のついた細線上は主に暗い像で構成されており N 極が磁極として現れているが、所々に明るい S 極が一定幅で形成された部分がある。細線の途中で磁化の極性が異なり、多磁区構造になっていることがわかる(図中に矢印で示す)。磁区の現れる部分の磁化は反対方向を向いており、発現する磁束の極性も逆である。この磁区は探針を繰り返し掃引することにより移動する。すなわち MFM 観察中に探針からの磁束で移動してしまうことから、数 100e の磁場でも動きうる不安定なものである。磁性膜なしでの配線によっても数 10 $\mu$ m 離れた保磁力 600e の toggle-MRAM 素子を反転させることができるので、permalloy clad 層にはそれよりも強い磁場が作用している。磁壁は容易に移動すると考えられる。したがって、多磁区状態の clad 配線では、動きやすく極性の異なる磁束が分布し、MTJ に作用することになる。実効的に素子に作用する磁場の方向、極性に分布が生じることから、書き込み効率は一様でない。このため書き込み電流にばらつきが誘起されたと考えられる。

磁区は、配線形成時および配線形成後のプロセスにより導入されたと考えられる。配線を形成する際にはバイアスパッタ法により permalloy を成膜する。成膜時に基板は無磁場環境に置かれるため、磁化方向は細線方向の形状磁気異方性で誘起される一軸異方性と静磁エネルギーの兼ね合いで決まる。特に溝形状にあるパターンでは角部分などに磁束の漏洩する部分ができってしまうため、その静磁エネルギーによる損を低減するため多磁区化して磁化配置が安定化すると考えられる。また、Fig.2-4-19 に示した MRAM 素子の断面図とその加工工程における熱処理からわかるように、MRAM 形成時には CVD による SiO<sub>2</sub> など保護膜作製に際して 300°C 程度の温度環境に曝される。高温では、磁気異方性が低下し、室温に戻る際にそれが回復する過程で静磁エネルギーを低減させるために磁区を形成し、多磁区状態が安定化すると考えられる。

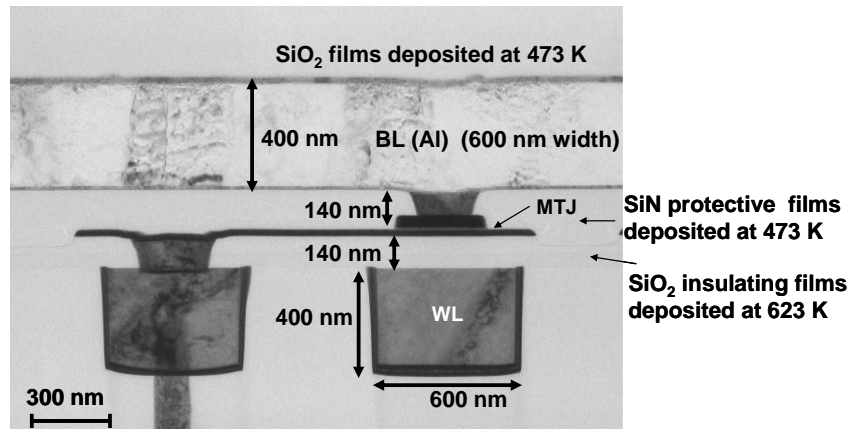


Fig.2-4-19 MRAM 素子断面図と各層形成時の熱処理温度

こうした多磁区状態の配線からの磁束は極性或方向が不均一であり、書き込みばらつきが増加すると考えられる。ばらつきを低減するには、配線に対して一様な磁場応答を実現できる状態とする必要がある。一様な応答を実現するには、配線中の磁化方向をそろえること、すなわち単磁区化することが有効である。このような観点から、配線を単磁区化する最も単純な方法は保磁力あるいは異方性磁場よりも強い磁界を与えることである。そこで、配線の長軸方向に着磁をおこない単磁区化を試みた。Fig.2-4-20 に配線長軸方向に 12kOe 印加したときの MFM 像を示す。

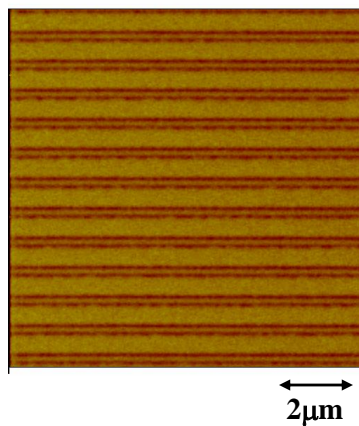


Fig.2-4-20 配線長軸方向に 12kOe の磁場印加した後の配線パターンの MFM 像

配線部分は一様に暗いコントラストになっており、N 極の磁極を発していること、磁区が消失したことがわかる。

磁場印加により配線を単磁区化できることが確認できたので、実際の素子に対して着磁をおこない、書き込み特性を評価した。bit 線、word 線に磁場を印加したとき、toggle により磁化反転が生じる領域を 2 次元マッピングし、そこから書き込みのできる最も小さな bit 線電流  $I_{BL}$ 、word 線電流  $I_{WL}$  の組み合わせを素子 150 個に対して求めた結果を Fig.2-4-21 に示す。

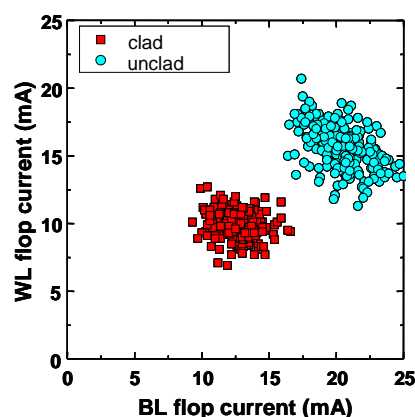


Fig.2-4-21 配線方向に 12kOe 磁場印加を与えた後に測定した Toggle-MRAM テストパターン 150 素子の bit 線、word 線に電流を通じたとき磁化反転電流値、青丸印は clad なし、赤四角は最適作製条件で作製した clad 配線での反転分布

書き込み電流の平均はそれぞれ 12.7mA、9.9mA、 $1\sigma$ のばらつきは 10.1%、9.9%である。着磁をおこなうことにより、 $I_{BL}$ 、 $I_{WL}$  はほとんど変わらず、ばらつきを単純な配線と同程度にまで低減できたことがわかる。これは、配線中の磁区形成により発生する磁場が分布し、その結果ばらつきが発生した予測を裏付けている。Fig.2-4-22 に模式的に示す。

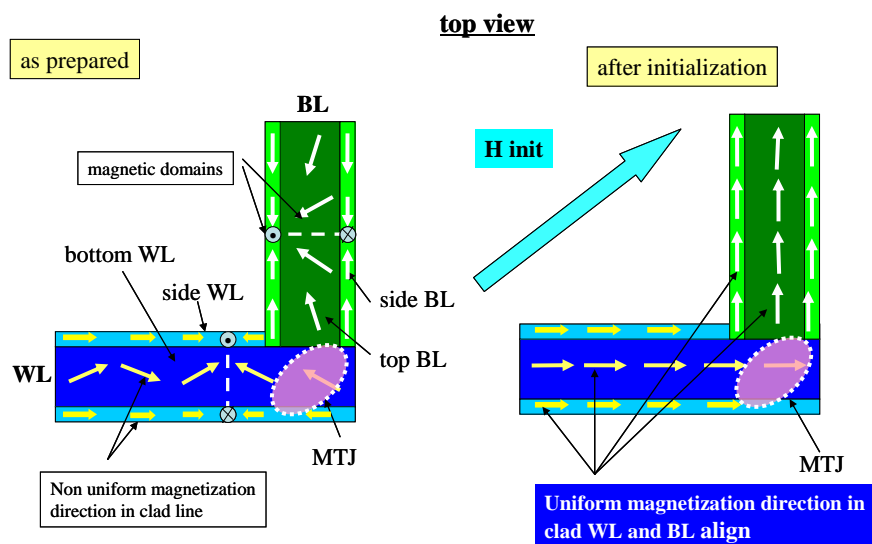


Fig.2-4-22 配線への磁場印加で書き込みばらつきが低減するメカニズム

着磁により配線中の磁化が一様になると、電流磁場に対する応答も一様となる。このため、磁場は一様になり、MTJ の磁化反転ばらつきも抑制される。このため、素子形成後に着磁をおこなうこと

は MRAM 動作性能を向上させるのに有効であると考えられる。

最後に、低電流でばらつきを抑制した書き込み方式で 4Mbit-MRAM のデバイス動作を検証した結果を示す。書き込み読み出し回路を組み込んだ MRAM 素子を用い、ここに外部から信号を与えることでデバイス動作を確認した。Fig.2-4-23 にこの素子で検証した書き込み特性マップを示す。

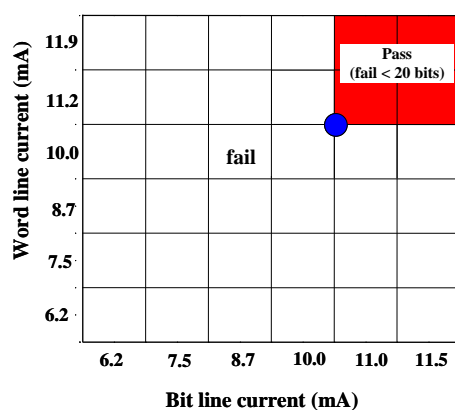


Fig.2-3-23 ばらつきを抑制した配線を用いた 4Mbit-MRAM のデバイス動作を検証した結果

横軸、縦軸をそれぞれ  $I_{BL}$ 、 $I_{WL}$  とし、Toggle 動作を実現した領域を pass、動作しない領域を fail としている。pass する最低限の  $I_{BL}$ 、 $I_{WL}$  の平均それぞれは 9.56mA、10.1mA であった。また、書き込みばらつきも  $I_{BL}$ 、 $I_{WL}$  はそれぞれ 0.61mA(6.3%)、0.63mA(6.3%)であった。これは、前述の単体素子で得られたものと同等の性能であり、4Mbit 個の素子に対して単純な金属配線を用いた場合と比較して 60%以上書き込み電流が低減し、書き込みばらつきも抑制された MRAM を実現できたことを示す。

## 2-5. 磁場書き込み型 MRAM のデバイス応用と課題

### 2-5-1. デバイス応用

Toggle 方式を用いて誤書き込みを低減し、高い MR 比、効率的な磁場発生といった要素を組み合わせて 16Mbit MRAM が開発された。Fig.2-5-1 にはその一例として NEC によって開発された MRAM のチップ写真を示す[64]。

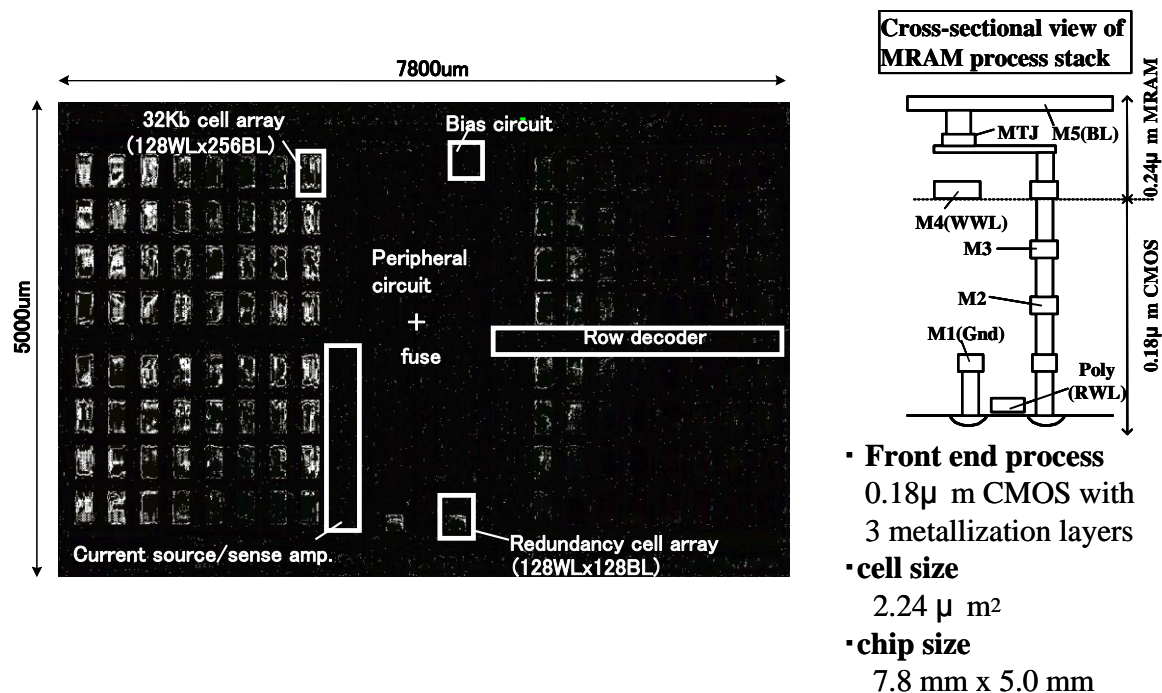


Fig.2-5-1 Toggle 方式による 16Mbit-MRAM チップの概観図とデバイスのサイズや断面構造の模式図

この素子は、4k bit の array が集積された構造になっている。磁性パターンは楕円形状であり幅は 240nm、長さは 720nm である。組み込まれたトランジスタの動作速度は 32nsec で 100MHz 相当の動作をする。MTJ の抵抗は 20k $\Omega$ で MR 比は 40%、500mV のバイアス印加時に 25%以上である。

MRAM のデバイス性能を示す目的で、システム LSI を指向したデバイスが開発された。NEC では MRAM の不揮発性、高速性を利用した用途としてドライブレコーダ用のデモ装置を作製した。ドライブレコーダは、自動車事故時の状況をモニタすることを目的として装備されている装置である。定常的に CCD カメラからの画像情報を一時記憶用の DRAM に取り込み、事故などの衝撃を受けると一定時間前のデータが保存用の FLASH メモリに保存される。ところが、この方式には事故の瞬間の情報がデータ転送と重なるため欠落するという欠点がある。一方、MRAM は一定時間範囲のデータを取り込みつつ保存が可能であり転送の必要がない。このため、最も重要な事故瞬間の情報も保持できるという特徴がある。不揮発性メモリの長所を生かしたシステムである。このほかにも、



起動プログラムを MRAM に組み込み、瞬時に立ち上がるパソコン、高速にやり取りする携帯電話のメモリ、監視システムなどさまざまな機器を制御するシステム LSI に組み込んだ用途が提案されている。また、メモリの一定領域にプログラムを格納して ROM として用い、それ以外を RAM としてデータ領域にする、ROM/RAM 混載のメモリとすることで拡張性、柔軟性のある制御デバイスとするなど、新しいメモリへの用途も期待されている。更に、データ保持のための電源供給が不要であることから低消費電力メモリになることが期待されている。

## 2-5-2. 磁場書き込み型 MRAM の課題

ところが、4-16Mbit-MRAM は、これまでに開発されてきた各種メモリと比較した場合、メモリとしての特徴が少なく用途の拡大が困難である。従来メモリと開発された MRAM を、動作速度と容量の関係で整理したのが Fig.2-5-2 である[65]。

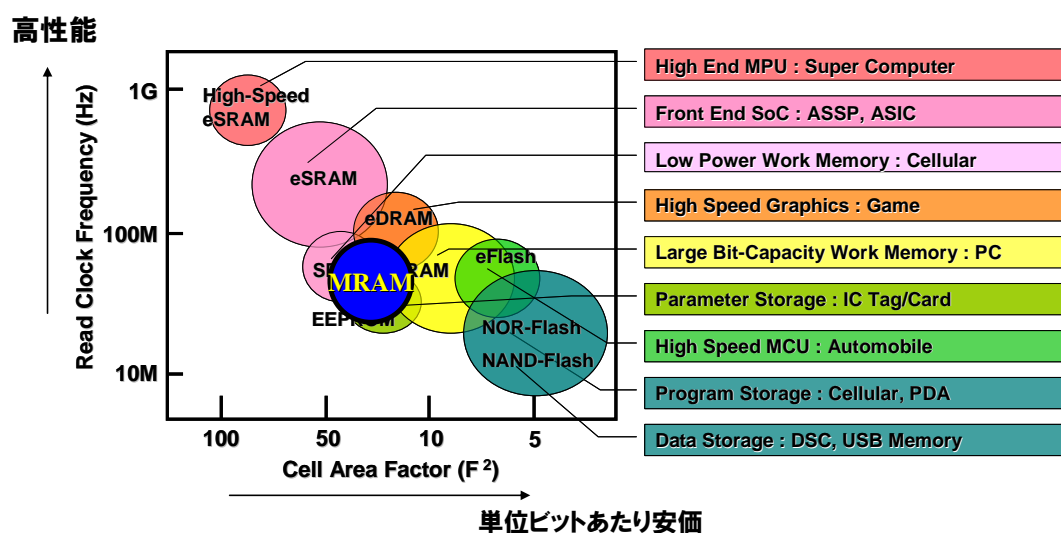


Fig.2-5-2 各種半導体メモリの容量と動作速度の関係およびその用途

従来のメモリには動作速度と容量との間にトレードオフの関係がある。高速動作を要求される SRAM では、1GHz 動作するものも実現しているが、1セルあたりが占有する面積が  $50F^2$  ( $F$  はメモリを構成する配線の幅を表し、セルサイズの目安となる)と大きく容量が小さい。DRAM は SRAM より動作速度は遅いが、セル面積が  $6F^2$  と小さいため容量が大きくできる。更に、FLASH では容量が大きく 1Gbit に達するものも実現しているが、動作速度は数 MHz と低速である。こうした各種メモリと比較した場合、4-16Mbit で 100MHz 程度の動作を持つ MRAM は動作速度、容量ともに中程度であり、競合するメモリが多数存在している。不揮発性という特徴はあるものの、既存のデバイスを凌駕する性能が実現されていないため、これらを置き換えることは難しいと考えられる。更に機能を高め、MRAM の不揮発性を生かす性能を付与することが必要となる。理想的には DRAM や FLASH と同等あるいはそれ以上の容量を持ち、SRAM に匹敵する動作速度が実現されれば不揮発性とあわせて優れたメモリとして多くの用途が期待される。



MRAM において大容量化、動作速度向上を阻害する最大の因子は、メモリセルサイズ、特に磁性パターンサイズの低減にともなう書き込み電流の増大である。一軸磁気異方性を有する磁性パターンではサイズが減少すると 2 つの磁極間距離が近くなる。磁極は、外部に磁束を漏洩させると同時に、磁性体内部に反磁界を誘起する。磁極間距離が近づくとともに、磁性体に作用する反磁界が相対的に強くなる。このため、外部に漏洩する磁束は低減するが、磁性体の持つ磁化も減少することになる。磁化が低減すると外部磁場の磁化に作用するトルクが減少するため、磁化反転が起こりにくくなる。磁化反転には強い磁場が必要となり、書き込み電流の増大を招く。強い書き込み電流を得るには駆動用の CMOS トランジスタを大きくする必要があり、磁性パターンのサイズは微細化してもトランジスタが大きくなり、メモリセルとしては縮小できない。メモリデバイスにおいては、高密度・大容量化のためにメモリセルサイズが低減すると、それに応じて動作電流も低減するスケールリングを満たすことが要求される。DRAM などの半導体デバイスにはこの特性があるため、動作特性を損なうことなく大容量化が進展している。MRAM においてもスケールリングが成立する動作方式を実現することが必要になる。しかし、「磁場書き込み方式」では、磁性パターンの縮小にともなう反転磁界の増大に対しては電流低減ができない。そこで配線からの電流磁場で書き込む方式に変わる方式が必要である。

次章では、こうした磁場書き込み方式の課題を克服する手法として電流による磁化操作を用いた書き込み方式の MRAM について述べる。

## 参考文献

- [1] E. C. Stoner and E. P. Wohlfarth, *IEEE Trans. Magn.*, **27**, 3475 (1991)
- [2] N. Shimomoura, H. Yoda, S. Ikegawa, T. Kai, M. Amano, H. Aikawa, T. Ueda, M. Nakayama, Y. Asao, K. Hosotani, Y. Shimizu, and K. Tsuchida, *IEEE Trans. Magn.*, **42**, 2757 (2006).
- [3] L. Savtchenko, A. Korkin, B. Engel, N. D. Rizzo, and J. A. Janesky, U.S. Patent No.6545906 B1 (2003).
- [4] S. S. P. Parkin, R. More, and K. P. Roche, *Phys. Rev. Lett.*, **64**, 2304 (1990).
- [5] S. S. P. Parkin, *Phys. Rev. Lett.*, **67**, 3598 (1991).
- [6] D.C. Worledge, *Appl. Phys. Lett.*, **84**, 4559 (2004)
- [7] B. N. Engel, J. Åkerman, B. Butcher, R.W. Dave, M. DeHerrera, M. Durlam, G. Grynkewich, J. Janesky, S. Pietaambaram, N. D. Rizzo, J. M. Slaughter, K. Smith, J. J. Sun, and S. Tehrani, *IEEE Trans. Magn.*, **41**, 132 (2005).
- [8] T. Yamamoto, H. Kano, Y. Higo, K. Ohba, T. Mizuguchi, M. Hosomi, K. Bessho, M. Hashimoto, H. Ohmori, T. Sone, K. Endo, S. Kubo, H. Narisawa, W. Otsuka, N. Okazaki, M. Motoyoshi, H. Nagano, and T. Sagara, *J. Appl. Phys.*, **97**, 10P503 (2005).
- [9] Y. Fukumoto, T. Suzuki, K. Mori, H. Honjo, C. Igarashi, N. Ohshima, S. Miura, N. Ishiwata, and S. Tahara, *J. Appl. Phys.*, **99**, 08N905 (2006).
- [10] Y. Fukumoto, T. Suzuki, and S. Tahara, *Appl. Phys. Lett.*, **89**, 061909 (2006).
- [11] T. Suzuki, Y. Fukumoto, and N. Ishiwata, *J. Appl. Phys.*, **101**, 023906 (2007)
- [12] Y. Fukumoto, R. Nebashi, T. Mukai, K. Tsuji, and T. Suzuki, *J. Appl. Phys.*, **103**, 013902 (2008).
- [13] S. Fukami, H. Honjo, T. Suzuki, and N. Ishiwata, *IEEE Trans. Magn.*, **43**, 3512 (2007).
- [14] 近角聡信：「強磁性体の物理（下）」裳華房(1984年) 第8章 p.358
- [15] M.N.Baibich, J. Broto, A. Fert, F. Nguyen Van Dau, F. Petroff, P. Etienne, G. Creuzet, A. Friedrich, and J. Chazelas, *Phys. Rev. Lett.*, **61**, 2472 (1988).
- [16] 鹿野博司、別所和宏、肥後豊、大場和博、水口徹也、細見政功：CoFeBを使用した功MR比を示す強磁性トンネル接合材料、日本応用磁気学会第126回研究会資料、p.3,
- [17] D. Wang, C. Nordman, J.M. Daughton, Q. Zhenhong and J. Fink, *IEEE Trans. Magn.*, **40**, 2269 (2004).
- [18] D. Djayaprawire, K. Tsunekawa, M.Nagai, H. MAehara. S. Yuasa. and N.Watanabe, *Appl. Phys. Lett.*, **86**, 092502 (2005).
- [19] M.B. Stearns, *J. Magn. Magn. Mater.*, **5**, 167 (1977).
- [20] J. C. Slonczewski, *Phys. Rev. B*, **39**, 6995 (1989).
- [21] M. Julliere, *Phys. Lett.* **54A**, 225 (1975).
- [22] W.H. Butler, X-G.Zang, T.C. Schulthess and J.M. MacLaren, *Phys. Rev. B* **63**, 054416 (2001).
- [23] J. Mathon and A. Umerski, *Phys. Rev. B* **63**, 220403 (2001)

- [23] S. Yuasa, A. Fukushima, T. Nagahama, K. Ando, and Y. Suzuki, *Jpn. J. Appl. Phys.*, **43-4B** L588 (2004).
- [24] S. W. Yuan, H. N. Bartram, J. F. Smyth, and S. Schultz, *IEEE Trans. Magn.*, **28**, 3171 (1992).
- [25] M. Sato and K. Kobayashi, *J. Appl. Phys.*, **36**, L200 (1997).
- [26] Y. Lu, R. A. Altman, A. Marley, S. A. Rishton, P. L. Trouilloud, G. Xiao, W. J. Gallagher and S. S. P. Parkin, *Appl. Phys. Lett.*, **70**, 2610 (1997).
- [27] W. J. Gallagher, S. S. P. Parkin, Y. Lu, X. Y. Bian, A. Marley, K. P. Roche, R. A. Altman, S. A. Rishton, C. Jahnes, T. M. Shaw, and G. Xiao, *J. Appl. Phys.*, **81**, 3741 (1997)
- [28] K. Nagahara, T. Mukai, H. Hada, N. Ishiwata, N. Kasai, Y. Asao, and H. Yoda, *Jpn. J. Appl. Phys.*, **46**, 4121 (2007).
- [29] たとえば金原黎 「薄膜の基本技術」第3版、東京大学出版会(2008年)
- [30] F. Lichtenberger, *Ann. Physik* **10**, 45 (1932).
- [31] C. D. Kim, M. Matsui, and S. Chikazumi, *J. Phys. Soc. Jpn.*, **44**, 1152 (1978).
- [32] 近角聡信：「強磁性体の物理（下）」裳華房(1984年) 第5章 p.108
- [33] Y. Fukumoto, H. Numata, K. Suemitsu, K. Nagahara, N. Ohshima, M. Amano, Y. Asao, H. Hada, H. Yoda, and S. Tahara, *Jpn. J. Appl. Phys.*, **45**, 3829 (2006).
- [34] B.D. Schrag, A. Anguelouch, S. Ingvarsson, G. Xiao, Y. Lu, P. L. Trouilloud, A. Gupta, R. A. Wanner, and W. J. Gallagher, P. M. Rice, and S.S. P. Parkin, *Appl. Phys. Lett.*, **77**, 2373 (2000).
- [35] J. L. Leal and M.H. Kryder, *J. Appl. Phys.*, **83**, 3720 (1998).
- [36] H. A. M. van der Berg, W. Clemens, G. Gieres, G. Rupp, W. Schelter, and M. Vieth, *IEEE Trans. Magn.*, **32**, 4624 (1996).
- [37] T. Miyazaki and N. Tezuka, *J. Magn. Magn. Mater.*, **139**, L231 (1995).
- [38] J. S. Moodera, L. R. Kinder, T. M. Wong, and R. Meservey, *Phys. Rev. Lett.*, **74**, 3273 (1995).
- [39] K. Ohashi, K. Hayashi, K. Nagahara, K. Ishihara, E. Fukami, J. Fujikata, S. Mori, M. Nakada, T. Mitsuzuka, K. Matsuda, H. Mori, A. Kamijo, and H. Tsuge, *IEEE Trans. Magn.*, **36**, 2549 (2000).
- [40] K. Ishihara, M. Nakada, E. Fukami, K. Nagahara, H. Honjo, and K. Ohashi, *IEEE Trans. Magn.*, **37**, 1687 (2001).
- [41] J.G. Simmons, *J. Appl. Phys.*, **34**, 1793 (1963).
- [42] K. Kondou, N. Ohshima, D. Chiba, S. Kasai, K. Kobayashi, and T. Ono, *J. Phys. Cond. Mater.*, **24**, 024217 (2012).
- [43] S. Kasai, K. Nakano, K. Kondou, N. Ohshima, K. Kobayashi, and T. Ono, *Appl. Phys. Express*, **1**, 091302 (2008).
- [44] K. Nakano, D.Chiba, N. Ohshima, S. Kasai, T. Sato, Y. Nakatani, K. Sekiguchi, K. Kobayashi, and T. Ono, *Appl. Phys. Lett.*, **99**, 262505 (2011).
- [45] K. Sugiura, S. Takahashi, M. Amano, T. Kajiyama, M. Iwayama, Y. Asao, N. Shimomura, T. Kishi, S. Ikegawa, H. Yoda, and A. Nitayama, *Jpn. J. Appl. Phys.*, **48**, 08HD02 (2009)

- [46] K. Nagahara, T. Mukai, N. Ishihara, H. Hada, and S. Tahara, *Jpn. J. Appl. Phys.*, **42**, L499 (2003).
- [47] T. Mukai, N. Ohshima, H. Hada, and S. Samukawa, *J. Vac. Sc. Technol.* **A25**, 432 (2007).
- [48] K. B. Jung, H. Cho, Y. B. Hahn, E. S. Lambers, S. Onishi, D. Johnson, A. T. Hurst, Jr., J. R. Childress, Y. Park, and J. Pearton, *J. Appl. Phys.*, **85**, 4788 (1999)
- [49] T. Osada, M. Doi, K. Sakamoto, H. Maehara, and Y. Kodaira, *Proc. 26<sup>th</sup> Int. Symp. Dry Process (DPS2004)* 2004, p.22
- [50] K. Kinoshita, H. Utsumi, K. Suemitsu, H. Hada, and T. Sugibayashi, *Jpn. J. Appl. Phys.*, **49**, 08JB02 (2010).
- [51] K. Suemitsu, Y. Kawano, H. Utsumi, H. Honjo, R. Nebashi, S. Saito, N. Ohshima, T. Sugibayashi, H. Hada, T. Nohisa, T. Shimizu, M. Inoue, and N. Kasai, *Jpn. J. Appl. Phys.*, **47**, 2714 (2008).
- [52] M. Durlam, P. Naji, A. Omair, M. DeHerrera, J. Calder, J. M. Slaughter, B. Engel, N. Rizzo, G. Grynkewich, B. Butcher, C. Tracy, K. Smith, K. Kyler, J. Ren, J. Molla, B. Feil, R. Williams, and S. Terani, *Symp. VLSI Technology, Dig. Tech. Pap.*, 2002, p.158
- [53] Y. Asao, T. Kajiyama, Y. Fukuzumi, M. Amano, H. Aikawa, T. Ueda, T. Kishi, S. Ikegawa, K. Tsuchida, Y. Iwata, A. Nitayama, K. Shimura, Y. Kato, S. Miura, N. Ishiwata, H. Hada, S. Tahara, and H. Yoda, *IEDM Tech. Dig.* 2004, p.571.
- [54] H. Yoda, T. Kai, T. Inaba, Y. Iwata, N. Shimomura, S. Ikegawa, K. Tsuchida, Y. Asao, T. Kishi, T. Ueda, S. Takahashi, M. Nagamine, T. Kajiyama, M. Yoshikawa, M. Amano, T. Nagase, K. Hosotani, M. Nakayama, Y. Shimizu, H. Aikawa, K. Nishiyama, E. Kitagawa, R. Takizawa, Y. Ueda, M. Iwayama, and K. Itagaki, *IEEE Trans. Magn.*, **42**, 2724 (2006).
- [55] K. Shimura, N. Ohshima, S. Miura, R. Nebashi, T. Suzuki, H. Hada, S. Tahara, H. Aikawa, T. Ueda, T. Kajiyama, and H. Yoda, *IEEE Trans. Magn.*, **42**, 2736 (2006).
- [56] S. Miura, K. Shimura, N. Ohshima, R. Nebashi, T. Suzuki, H. Hada, S. Tahara, H. Aikawa, T. Ueda, T. Kajiyama, and Y. Asao, *J. Magn. Magn. Mater.*, **310**, e933 (2007).
- [57] N. Ohshima, K. Shimura, S. Miura, T. Suzuki, R. Nebashi, and H. Hada, *Jpn. J. Appl. Phys.*, **47**, 3456 (2008).
- [58] A. Hosono and Y. Shimada, *J. Appl. Phys.*, **67**, 6981 (1990).
- [59] A. Hosono and Y. Shimada, *J. Appl. Phys.*, **70**, 4426 (1991).
- [60] T. Sugibayashi, N. Sakimura, T. Honda, K. Nagahara, K. Tsuji, H. Numata, S. Miura, K. Shimura, Y. Kato, S. Saito, Y. Fukumoto, H. Honjo, T. Suzuki, K. Suemitsu, T. Mukai, R. Nebashi, S. Fukami, N. Ohshima, H. Hada, N. Ishiwata, N. Kasai, and S. Tahara, *IEEE J. Solid-State Circuits*, **42**, 2378 (2007).
- [61] たとえば石綿延行、深見俊輔、鈴木哲広、大嶋則和、永原聖万、三浦貞彦、杉林直彦、まぐね vol.5 p.178 (2010).

### 第3章 磁壁電流駆動現象のメモリ応用

#### 3-1. はじめに

前章で述べたように、MRAM は、その動作原理となる磁化反転がナノ秒以下で生じる高速現象であることから SRAM と同等の数 100MHz~GHz オーダの動作速度となり、不揮発であることから低消費電力なメモリとなる可能性を有している。また、MRAM は CMOS トランジスタで制御回路を組んだシステムの上に後工程プロセスで作製できるため様々なデバイスと混載が可能となる。高速動作が要求される混載メモリに適した素子と考えられる [1,2]。しかし、磁場書き込み方式では半導体で要求されるスケール性が成り立たず、また特にトグル方式では高速動作が困難であり、メモリとしてのポテンシャルを生かし切るものではなかった。そこで我々は、MRAM をスケール性と高速性を両立させシステム LSI 用混載メモリに適したものとする研究開発を進めた。

##### 3-1-1. 磁壁移動メモリの背景 高速動作回路 2Tr-1MTJ 方式

高速 MRAM の実現には、高速動作をする磁性メモリセルと動作させるための回路設計が必要である。前章で記したように形状制御のアステロイド方式あるいはトグル方式といった従来の MRAM は Fig.3-1-1 に示した一つのトランジスタで一つの MTJ を駆動する 1Tr-1MTJ と呼ばれる方式をとっている。

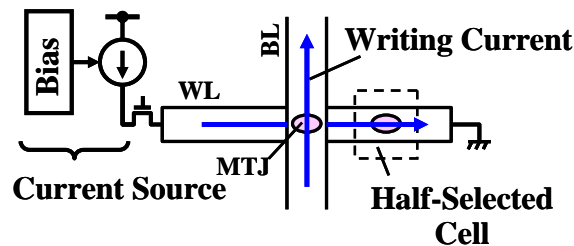


Fig.3-1-1 1Tr-1MTJ 方式の回路模式図

この方式は、メモリセルを高密度に配置するためには有利である。しかし、書き込み時に通じる電流で発生した磁場により目的とするセルで磁化反転が起こり、誤書き込みが生じる場合がある。これは書き込みディスターストと呼ばれ、MRAM 開発および高性能化における大きな障壁である [3-6]。書き込みディスターストを抑制するためには、目的とするセルに十分な強度の磁場が印加可能で、それ以外のセルには磁場の影響が小さくなる条件でメモリ動作をさせることが必要である。磁場発生量の制御には精密な電流値の制御が必要であり、専用の回路を設けなければならないうえ、動作に時間がかかる。そこで、Sakimura らは高速動作実現するために二つのトランジスタで一つの情報記録層を動作させる方式を MRAM に適用することを考えた [7]。模式図を Fig.3-1-2 に示す。

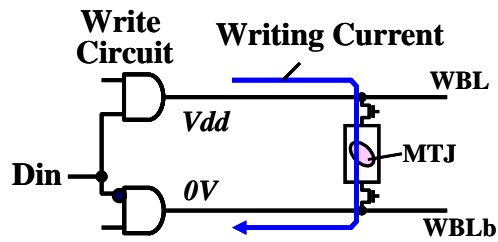
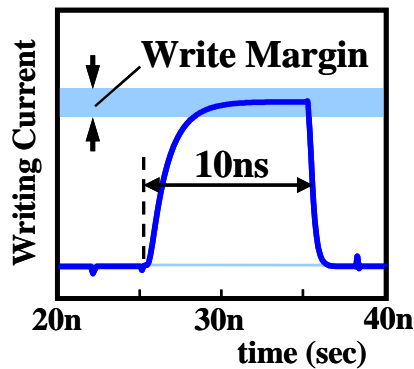


Fig.3-1-2 2Tr-1MTJ 方式の回路模式図

この構造は、半導体メモリでは 2Tr-1R 方式と呼ばれている。MRAM ではデータを記録する部分が MTJ であることから、2Tr-1MTJ 方式と呼ぶ。

2Tr-1MTJ 方式は、メモリセルそれぞれ独立した配線上に形成された構成である。隣接するビットとは配線が別個であり電流磁場による影響は十分な距離を保てば無関係となる。従ってそれぞれのビットで独立に書き込み電流を与えることができるため、精密な電流制御が不要になる。このことにより回路が単純になるとともに高速な動作が実現され、1Tr-1MTJ では約 10nsec の動作時間であったものが、2Tr-1MTJ では 0.5nsec に短縮することが可能となり、1GHz 以上の高速動作が実現可能となる(Fig.3-1-3)。

1Tr-1MTJ-MRAM(Conventional)



2Tr-1MTJ-MRAM

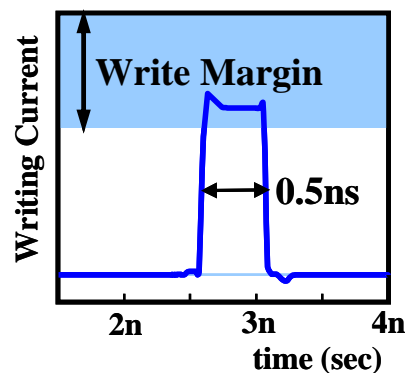


Fig.3-1-3 1Tr-1MTJ および 2Tr-MTJ 方式の書き込み電流プロファイル[7]

これは、現在の高速メモリである SRAM と同等の性能が期待される速度である[7]。また、メモリの容量を反映したフットプリントサイズ（メモリセルのサイズ）は、配線幅を  $F$  とすると  $12\text{-}20F^2$  程度と見込まれる。これは、標準的な混載メモリ用 SRAM のサイズ  $50F^2$  と比較して小さく、MRAM が SRAM よりも大きな容量を実現できることを示唆している。すなわち現行の SRAM と比較して不揮発というメリットに加え、それと同等以上の速度、容量が実現される可能性を持つ方式となる。

なお、1Tr-1MTJ 方式は 2Tr-1MTJ のように高い動作速度は期待できないが大容量化に適し

ており、その特性を生かす素子の研究開発が進められている。特に、第 1 章で述べたようにスピン注入磁化反転現象を利用した大容量素子の開発がなされており、FLASH や DRAM の置き換えを可能にする MRAM の実用化が進められている[8]。

2Mt-1MTJ 方式の有効性は、中間配線型 MRAM という方式で実証されている[9]。Fig.3-1-4 にその概念図を示す。

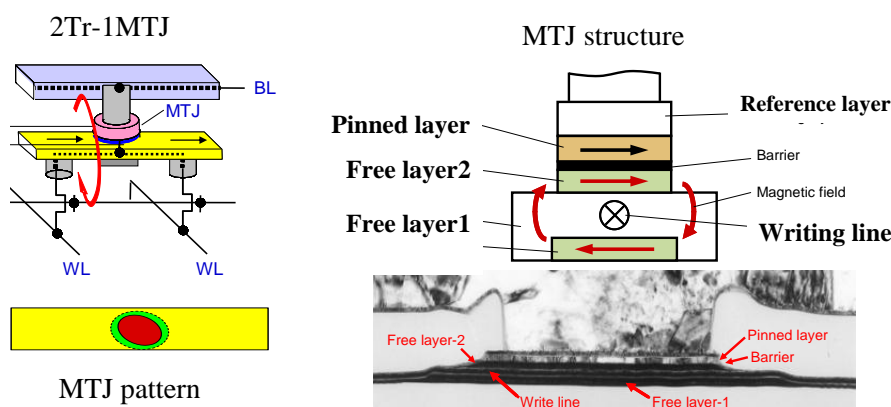


Fig.3-1-4 2Tr-1MTJ 方式を適用した中間配線型 MRAM の模式図と素子断面像

一軸磁気異方性を有する楕円形状 MTJ を記憶体とし、2つの CMOS トランジスタに直結した Cu の配線上に直接配置した 2Tr-1MTJ 型の構成である。具体的には、CMOS トランジスタに直結した 2 端子の Cu 配線上に MTJ を成膜し、配線に対して  $45\text{-}60^\circ$  の方向に長軸を有する楕円状に加工する。これにより、磁化が回転する自由層には長軸方向に一軸磁気異方性をつけられる。CMOS トランジスタに接続された細線両端から右から左、左から右に電流を通じると配線に磁場が発生する。斜め方向の一軸磁気異方性を持つ磁化に対してトルクが働き、磁化反転が起こる。この素子では、MTJ と配線の距離が密着する構造であるため、素子と磁場の距離を短く、弱い電流で強い磁場を作用させることができる。また、書き込み配線が 1 本であるため磁場の制御も単純である。Honjo らはこの構造のデバイスを用い、1mA 以下の電流で記録動作を可能となることを示し[9]、Sakimura らはこのセルに対してメモリ動作を検討し SRAM と同等の 250MHz の動作速度を実現している[7]。また、Nebashi らは回路方式の改善により 500MHz 動作を実証し、3 端子構成を用いた MRAM が SRAM を置き換えるポテンシャルを持った高速動作性能をもった素子となることを明らかにしている[10]。

### 3-1-2. MRAM の動作電流低減

高速動作と並んでメモリ性の向上に重要なのが動作電力の低減である。上述のように磁場書き込み方式を 2Tr-1MTJ 方式に適用した中間配線型 MRAM では 1mA 以下の電流で動作することが明らかになった。ただし、この方式では素子サイズ低減とともに磁化を反転さ

せる磁場が大きくなる。すなわち、一軸磁気異方性を有する単磁区粒子の磁化反転を考える。結晶磁気異方性を  $K_u$ 、飽和磁化を  $M_s$ 、磁性パターンの長さ  $l$ 、幅  $w$ 、膜厚  $t$ 、反磁界係数  $C(k)$ 、 $k$  は磁性ドットのアスペクト比 ( $l/w$ =長さ/線幅) としたとき、反転磁界  $H_{sw}$  は

$$H_{sw} = \frac{2K_u}{M_s} + 2\pi C(k) \frac{M_s t}{w} \quad (3-1)$$

で与えられる[11]。右辺第 1 項は結晶磁気異方性を起源とする項である。フリー層には軟磁気特性に優れた材料が必要であり、**permalloy** に代表される結晶磁気異方性の小さな材料が用いられることから  $H_{sw}$  への寄与は小さい。一方、第 2 項は磁性パターンの形状磁気異方性による項であり、形状に依存した反磁界係数で決まるとともに素子幅に反比例して増加する。線幅がサブミクロンの微細素子ではその寄与が大きく、**MRAM** 用磁性パターンの反転磁界はこの形状磁気異方性の項で決まると考えて良い。この式に基づくと、微細素子では形状磁気異方性の寄与で反転磁界が強くなり、高い書き込み磁場、すなわち大きな書き込み電流が必要となる。**MRAM** は半導体メモリの技術を適用した磁気記録であるため、その動作は半導体メモリの制限を受けており、サイズの低減とともに書き込み、データ保持特性が向上するスケーリングを満たす必要がある。しかし、大容量化には配線から強い磁場を発生させることが必要となり、強い電流を与えるためにはデバイスを駆動する **CMOS** トランジスタのサイズを大きくしなければならない。このため、セルの密度を高めることができなくなる。磁場書き込み方式で大容量化をすることは困難と考えられている。

スケーリングを満たす方式として考えられているのが電流による磁化操作である。

電流による磁化操作方式は、1978 年に **Berger** によって提案され、実験的に示された磁壁電流駆動に端を発している[12-15]。当時は、加工・計測技術が未熟であり、現代の目では電流による磁壁移動が検出できたかどうかは不確定である。その後、1996 年に **Slonczewski** や **Berger** によって 2 層の磁性層が非磁性層を介して形成された磁性積層膜に対してスピン偏極電流により磁化が回転する、いわゆるスピン注入現象が理論的に予言され[16,17]、微細加工技術の進展によって 2000 年に実験的に検証された[18,19]。

スピン注入磁化反転現象では臨界電流密度  $J_c$  は次式で与えられる。

$$J_c = 2\pi\alpha e M_s V (H_{ex} + H_k + H_d) / h \eta \quad (3-2)$$

ただし、

$$\eta = 2[-4 + (1+P)^3(3 + \hat{p} \cdot \hat{m}) / 4P^{3/2}]^{-1} \quad (3-3)$$

ここに、 $\alpha$  はダンピングファクタ、 $e$  は電荷、 $M_s$  は飽和磁化、 $V$  は磁性体の体積、 $H_{ex}$  は外部磁場、 $H_k$  は異方性磁界、 $H_d$  は反磁界、 $h$  はプランク定数、 $\eta$  は磁化反転の効率である。

(3-2) から、臨界電流密度は磁性体の飽和磁化とその体積の積、反磁界、ダンピングファクタ等で決まり、磁性体を微細化するとともに反転電流が低減することを示している。電流による磁化回転は一定の電流密度以上で生じることから、素子を微細化すると少ない電流で臨界電流密度に達し低電流で磁化反転が生じるようになる。これはスケーリングを満



たす特性である。特に細線幅 200nm 以下になると磁場書き込み方式と STT 方式とで必要とされる電流値が逆転し STT 方式が有利となることが知られており、大容量 MRAM への適用が有利となることから、STT(Spin Transfer Torque)-MRAM として開発が進められている[20-23]。

磁壁電流駆動現象は、電流による磁化操作という点でスピン注入現象と同じである。前述の Berger らの研究の後、Tatara、Kohno らによって 1 次元磁性細線を仮定した理論が構築され[24]、2005 年には Yamaguchi らによって NiFe 細線[25]、次いで Yamanouchi らによって磁性半導体 GaMnAs パターン[26]の磁壁移動が実験的に示された。磁壁電流駆動では臨界電流密度以上で磁壁が動き始め、また磁壁移動速度は電流密度に比例することが示されていることから、微小にするほど低消費電力、高速な書き込み動作が実現されると考えられ、スケールアップを満たす方式として期待される。こうした観点から電流による磁化操作のデバイス応用が検討され、磁壁電流駆動メモリ[27]や Magnetic Race Track Memory (MRTM) [28]などのデバイスが提案されている。ここでは MRTM について略述する[28]。

MRTM はハードディスクドライブを超える大容量を小型で可動部のない素子で実現するために IBM から提案された方式のファイルデバイスである。

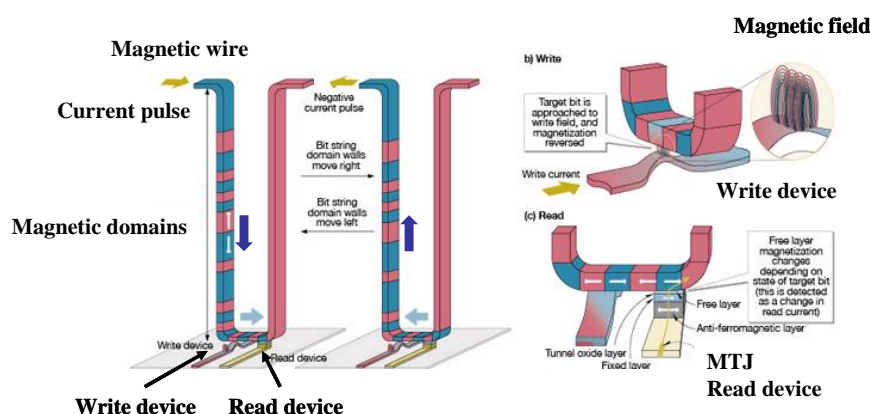


Fig.3-1-5 Magnetic Race Track Memory (MRTM)の概念図[27]

Fig.3-1-5 に示すようにデータを蓄え移動させる磁性細線と、書き込み読み出しをおこなう磁気ヘッド部分で構成される。まず、磁気ヘッドの書き込み機能により細線の一部を磁化反転させて磁壁を導入しデータを書き込む。これを電流で移動させ磁性細線に形成した多数のトラップサイトに保持する。磁壁をスピン電流で移動させ、再生磁気ヘッドと同様に磁気トンネル接合素子を用いて読み出す。いわゆるシフトレジスタ方式のメモリである。磁気記録で実現されている素子を使い、ナノメータ幅の細線を 3 次元的に形成することで、原理的には大容量なデータを保持することが可能と考えられている。これまでに NiFe を用いた磁壁導入、磁壁速度の測定、電流駆動による磁壁構造の変化挙動など基礎物理の観点から詳細な研究が進められ、同時に細線中への多数磁壁の導入方式やその電流駆動などメモリ動作を目的とした検討もなされている[29-31]。大容量なデータを格納できる点で魅力

的な方法である。が、データの入出力に時間がかかること、細線中に多くの磁壁を間違いなく形成し、移動させることは容易でないと考えられる。

磁壁移動型メモリは **MRTM** とは独立に提案され、開発が進められているデバイスである。**MRTM** が大容量であることを目的としているのに対し、磁壁移動型メモリは **2Tr-1MTJ** 方式に適した磁壁電流駆動現象をメモリに応用し、高速、不揮発でスケーリング性をもつメモリとすることを目指したものである。詳細について 3-3 で記述する。

### 3-2. 磁壁電流駆動の基礎

本節では、磁壁移動型メモリ動作の基本となる磁壁電流駆動現象について詳述する。

まず、磁区および磁壁の定義を与え、磁壁移動型メモリで取り扱うサブミクロン磁性パターンの形成する磁区構造について述べる。次いで、磁壁電流駆動の理論について述べる。

#### 3-2-1. 強磁性体の磁気構造と磁壁

##### 磁区構造と磁壁の定義

いま、磁場のない状態に強磁性体が置かれていると考える。有限サイズの磁性体中の磁化は、その結晶構造で決まる磁気異方性エネルギー（結晶磁気異方性エネルギー） $E_a$  にしたがって一方向を向くはずである。磁化が一方向にそろった状態にあるとき、磁性体端部には磁極が形成され、外部に磁束が漏洩する(Fig.3-2-1(a))。外部に磁束の漏洩した状態は磁化の大きさと磁性体の形状で決まる静磁エネルギー ( $E_{shape}$ ) を持ち、高いエネルギー状態にある。磁性体はエネルギー的により安定となるよう、磁束が漏洩しない磁化配置に変化する。一般的には、同一方向を向いた磁化の領域が複数の異なる方向に分割され、それぞれの領域から磁束が出ないように、磁化方向が端部で閉じた配置となる。たとえば、矩形の磁性体では、Fig.3-2-1(b)のような形状に分割される。

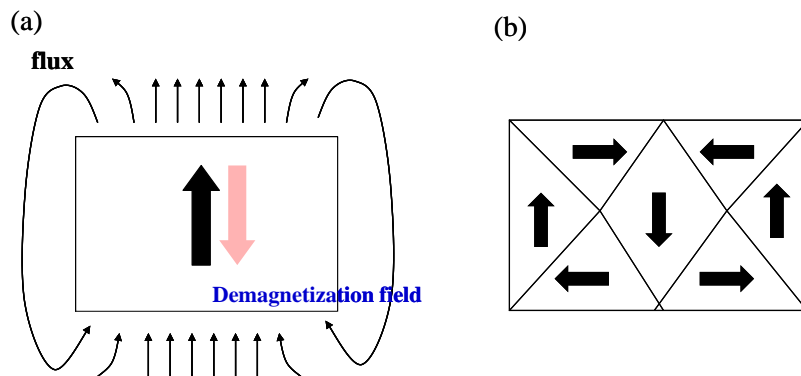


Fig.3-2-1 磁区形成の概念図 (a) 単磁区磁性パターンの磁気構造と磁束、(b) 磁区構造の典型的な例

分割された磁化領域を磁区といい、隣接する磁区との境目を磁壁という。磁化方向が連続的に変化する磁壁では、隣接する磁化の間の角度が変化するが、そこには磁化を一方向にそろえようとする力がはたらくため、隣接磁化の相対角度に比例した交換エネルギー $E_{ex}$ が作用する。磁化配置は、磁区に分割することによるエネルギー低下と磁化がねじれた状態になることにもなうエネルギーの増加が折り合う構造となる。これに加え、強磁性体には磁化が一方向に配列するとその方向に結晶が伸びたり縮んだりする磁歪とその逆の効果として結晶の伸び縮みにともなう磁化方向の変化が起こるため、磁性体に応力が作用すると磁気異方性が影響を受ける。これは誘導磁気異方性エネルギー $E_{induce}$ として磁気エネルギー

ギーに作用する。また、外部から磁場が与えられたときには磁気分極にともなうエネルギー  $E_{Zeeman}$  が付与されるので、一般的には

$$E_{total} = E_{shape} + E_a + E_{ex} + E_{induce} + E_{Zeeman} \quad (3-4)$$

で与えられるエネルギーの総和である全磁気エネルギーを極小にするよう磁気構造は決定される。このような微視的な観点から磁気構造を取り扱う研究をマイクロマグネティクスという[32-34]。

いま Fig.3-2-2 に示すような半径  $r$ 、厚さ  $d$  の円板状強磁性体を考えて、このことを具体的に検討する。

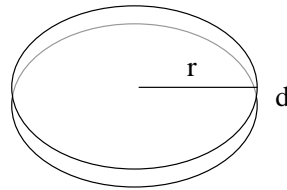


Fig.3-2-2 磁区構造を議論するための円板状磁性パターン

円板が結晶磁気異方性などのため面内の一方向に自発磁化  $M_s$  が向いていたと仮定すると、磁化の両端に N 極、S 極が発現する。この N 極、S 極を磁極として磁性体内部には磁化方向と逆向きに反磁界  $H_d$  が生じる (Fig.3-2-3)。

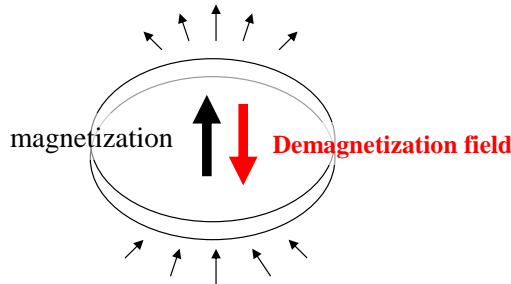


Fig.3-2-3 単磁区構造の円板状磁性パターン

反磁界は磁極の強さに比例し、磁性体の形状に依存して、次式で表される。

$$H_d = \frac{NM_s}{\mu_0} \quad (3-5)$$

ここに  $\mu_0$  は真空の透磁率であり、 $N$  は反磁界係数と呼ばれる磁性体の形状で決まる無次元の比例定数である。磁極が分布している場合の静磁エネルギー  $E_{shape}$  は、

$$E_{shape} = \frac{1}{2} \iiint \mathbf{M} \cdot \mathbf{H} ds \quad (3-6)$$

で与えられることから、磁化が一方向を向いている場合、形状磁気異方性に起源を持つ静磁エネルギーが

$$E_{shape} = \frac{1}{2\mu_0} NMs^2v \quad (3-7)$$

だけ増加することになる。ここに  $v$  は円板の体積であり  $v=\pi r^2d$  である。この静磁エネルギー増加を避けるために、磁性体内部で磁化方向がいくつかの領域に分割する。最も単純には Fig.3-2-4(a)で示すような同心円状にスピンの配列した構造、あるいは、Fig.3-2-4(b)に示すような円板を分割した構造になることで  $E_{shape}$  は低減する。

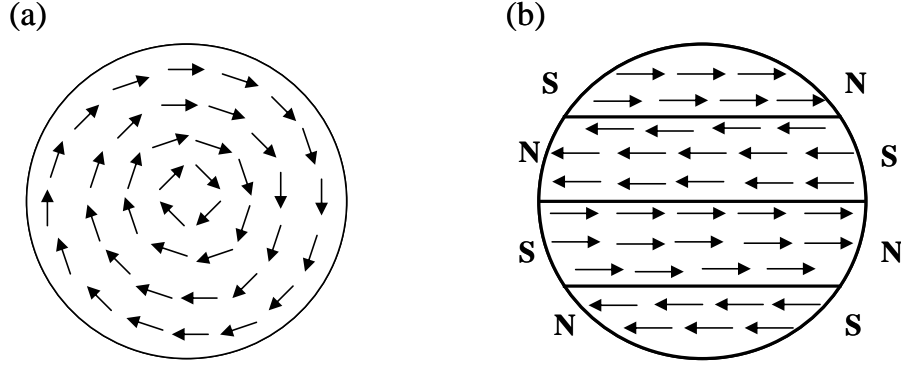


Fig.3-2-4 円板状磁性パターンの代表的な磁区構造  
(a) 還流磁区パターン、(b) 180° 磁壁が4つ入った多磁区構造

ところが、こうした磁化配置はいずれも隣接するスピンの平行ではなく角度を持った配置となる。強磁性体の隣接スピン間には交換相互作用が働き、スピン  $S_i$  と  $S_j$  との間に角度がある場合には、

$$\omega_{ij} = -2JS_i \cdot S_j \quad (3-8)$$

なる交換エネルギーを持つ。ここに  $J$  は交換積分であり、スピン間の結合の強さと向きを表した量である。強磁性体の場合  $J>0$  であり、キュリー温度と比例関係にある。 $S_i$  と  $S_j$  の大きさが等しく、両者の角度  $\varphi$  が小さい場合を考えると、

$$E_{ex} = -2JS^2 \cos \varphi \cong JS\varphi^2 + const \propto \varphi^2 \quad (3-9)$$

であり、交換エネルギーは隣接する角度の二乗に比例して増加すること、すなわち磁化のねじれに対して角度の二乗に比例してエネルギーが増加することを示している。

これを定量的に扱うため立方晶系の格子を考える。スピン  $S_i$  を基準にとり、これに平行な単位ベクトルを  $\alpha$  とする。隣接するスピン  $S_j$  の座標を  $r_j(x_j, y_j, z_j)$ 、平行な単位ベクトルを  $\alpha'$  とする。 $\alpha$  の場所に依存した変化は小さいとすると

$$\alpha' = \alpha + \frac{\partial \alpha}{\partial x} x_j + \frac{\partial \alpha}{\partial y} y_j + \frac{\partial \alpha}{\partial z} z_j + \frac{1}{2} \left( \frac{\partial^2 \alpha}{\partial x^2} x_j^2 + \frac{\partial^2 \alpha}{\partial y^2} y_j^2 + \frac{\partial^2 \alpha}{\partial z^2} z_j^2 \right) + \dots \quad (3-10)$$

と表すことができる。 $\alpha$  と  $\alpha'$  のなす角度を  $\varphi$  とすれば、 $\cos \varphi = \alpha \cdot \alpha'$  であるから、この式を用いて交換エネルギーを表すことができる。立方晶の場合、全交換エネルギーはスピン  $S_i$  の

まわりの  $z$  個の隣接格子点に対して総和をとったものである。立方晶では  $\mathbf{S}_i$  から  $r$  の位置に隣接格子点があれば、必ず  $-r$  の位置にも隣接格子点がある。したがって、上式の一次微分の項は相殺し打ち消され、交換エネルギーは

$$\sum_{j=1}^z \omega_{ij} = -JS^2 \sum_{j=1}^z \left( \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial x_j^2} x_j^2 + \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial y_j^2} y_j^2 + \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial z_j^2} z_j^2 \right) \quad (3-11)$$

となる。更に立方晶では

$$\sum_{j=1}^z x_j^2 = \sum_{j=1}^z y_j^2 = \sum_{j=1}^z z_j^2 \quad (3-12)$$

であり、立方晶系の単位胞の辺の長さ（格子定数）を  $a$  とすれば、この値は  $2a^2$  である。いま単位胞に属する原子の数を  $n$  として単位体積あたりの交換エネルギーを求めると、

$$E_{ex} = -\frac{nJS^2}{a} \left( \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial x^2} + \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial y^2} + \boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial z^2} \right) \quad (3-13)$$

となる。 $(\boldsymbol{\alpha} \cdot \boldsymbol{\alpha}) = 1$  の両辺を  $x$  で 2 回微分すると

$$\boldsymbol{\alpha} \cdot \frac{\partial^2 \boldsymbol{\alpha}}{\partial x^2} = -\left( \frac{\partial \boldsymbol{\alpha}}{\partial x} \right)^2 \quad (3-14)$$

となることを利用すると、

$$E_{ex} = \frac{nJS^2}{a} \left[ \left( \frac{\partial \boldsymbol{\alpha}}{\partial x} \right)^2 + \left( \frac{\partial \boldsymbol{\alpha}}{\partial y} \right)^2 + \left( \frac{\partial \boldsymbol{\alpha}}{\partial z} \right)^2 \right] = A \left[ \left( \frac{\partial \boldsymbol{\alpha}}{\partial x} \right)^2 + \left( \frac{\partial \boldsymbol{\alpha}}{\partial y} \right)^2 + \left( \frac{\partial \boldsymbol{\alpha}}{\partial z} \right)^2 \right] \quad (3-15)$$

と表される。ここでは比例定数を  $A$  とおいて、

$$A = \frac{nJS^2}{a} \quad (3-16)$$

とした。 $A$  は交換スティッフネス定数と呼ばれる交換結合の強さを表す量であり、スピン磁気モーメントやキュリー温度に比例し、格子定数に反比例する量である。

交換エネルギーとそれによって決まる磁気構造の関係を考察する目的で円板状磁性体の磁気構造をとりあげる。円板構造の計算を容易にするため、(3-15)式を円柱座標表示で表す。円板の中心を原点として円柱座標  $(r, \theta, z)$  として(3-15)式を書き直すと

$$E_{ex} = A \left[ \left( \frac{\partial \boldsymbol{\alpha}}{\partial r} \right)^2 + \frac{1}{r} \left( \frac{\partial \boldsymbol{\alpha}}{\partial \theta} \right)^2 + \left( \frac{\partial \boldsymbol{\alpha}}{\partial z} \right)^2 \right] \quad (3-17)$$

となる。円板では、 $\partial \boldsymbol{\alpha} / \partial r = 0, \partial \boldsymbol{\alpha} / \partial z = 0$  であるので、 $x, y$  軸方向の単位ベクトルを  $\mathbf{i}, \mathbf{j}$  とすれば

$$\boldsymbol{\alpha} = \mathbf{i} \cdot \sin \theta - \mathbf{j} \cdot \cos \theta \quad (3-18)$$

$$\frac{\partial \boldsymbol{\alpha}}{\partial \theta} = -\mathbf{i} \cdot \cos \theta + \mathbf{j} \cdot \sin \theta \quad (3-19)$$

したがって

$$\left( \frac{\partial \boldsymbol{\alpha}}{\partial \theta} \right)^2 = \cos^2 \theta + \sin^2 \theta = 1 \quad (3-20)$$

であるから、

$$E_{ex} = \frac{A}{r^2} \quad (3-21)$$

半径  $r$ 、厚さ  $d$  の円板は、この領域で積分して、

$$E_{ex} = 2\pi d \int_0^r r E_{ex} dr = 2\pi A d \ln r = \frac{2Av}{r^2} \ln r \quad (3-22)$$

となる。ここで  $v = \pi r^2 d$  である。単位体積あたりの交換エネルギーは、円板の半径  $r$  が低減するにつれて急増する。 $r=0$  に近い中心付近でのエネルギーが大きいためである。結晶磁気異方性が小さい場合、磁化は磁極を出さないように同心円状の配置となる。この場合、交換エネルギーによるエネルギーの損以上に磁極を出さない磁化配置がエネルギー的に安定になるためと考えられる。

一方、結晶由来の磁気異方性が強い場合スピンは容易軸に平行となる場合に安定化されるため、結晶の方位がスピン配置に影響を与える。特に立方晶の場合は、4 回対称な結晶面を持つため、これに平行に配列した成分が現れ、Fig.3-2-5 に示したような 4 方向に分割した磁区構造となる。

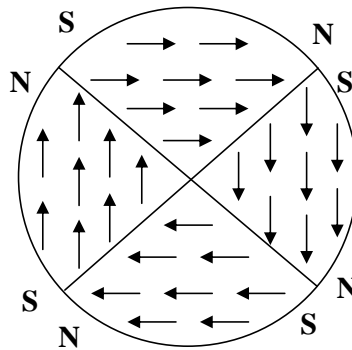


Fig.3-2-5 90° 磁区で形成された円板状磁性パターンの磁区構造

この場合は、磁区の境界に磁極を形成し静磁エネルギーを蓄えることになる。しかし、結晶磁気異方性が強い場合交換エネルギーによるエネルギーの増加が大きくなり、これを抑制するように磁極の発生した状態が安定化される。磁区に分割された状態で、磁区同士の界面にはスピンのねじれた部分が形成される。スピンはある方向から別の方向に徐々に回転していき、磁壁と呼ばれる遷移領域を形成する。上述のように隣接するスピンの角度を持って配列するとき交換エネルギーは増大するので、これを抑制するように磁壁内のスピン配置が決定される。今、二つの磁区内部の磁化方向が反平行となっている場合に形成される磁壁（180° 磁壁）を考える。磁壁内ではスピンの X 原子層内で一定の角度で徐々に反転していくとすると、回転角は  $\pi/X$  である。単純立方構造の磁性体を考え、その格子定数が  $a$  であるとする、原子間の単位体積あたり  $1/a^2$  個の原子がある。この磁壁の単位面積あたりに蓄えられている交換エネルギーは、

$$E_{ex} = \frac{X}{a^2} \omega_{ij} = \frac{JS^2\pi^2}{a^2 X} \quad (3-23)$$

となる。スピンの遷移領域の幅  $X$  を磁壁幅と定義すると、磁壁幅が広いほど交換エネルギーは小さくなることがわかる。

一方、一定の結晶磁気異方性がある物質では、スピンの容易磁化方向からはずれると、異方性エネルギーが増加する。スピンの容易磁化方向から最も大きくはずれている場合には、単位体積あたり磁気異方性定数  $K$  だけ異方性エネルギーが高くなる。180° 磁壁を考えた場合、単位面積あたりに  $X/a^2$  個の原子を含んでいるので、体積は  $X/a^2$  個  $\times a^3 = Xa$  となる。単位表面積あたりの異方性エネルギー  $E_a$  は、

$$E_a = KXa \quad (3-24)$$

となる。異方性エネルギーはスピンの磁壁幅が狭いほど低くなる。

磁壁幅  $X$  は交換エネルギーと異方性エネルギーのバランスによって決定される。スピン配置由来の全磁気エネルギー  $E$  は、

$$E = E_{ex} + E_a = \frac{JS^2\pi^2}{a^2 X} + KXa \quad (3-25)$$

であることから、これを極小にする条件

$$\frac{\partial E}{\partial X} = -\frac{JS^2\pi^2}{a^2 X^2} + Ka = 0 \quad (3-26)$$

で  $X$  は決まり、

$$X = \pi \sqrt{\frac{JS^2}{Ka^2}} \quad (3-27)$$

と表される。したがって磁壁の厚さ  $\Delta = Xa$  は

$$\Delta = Xa = \pi \sqrt{\frac{JS^2}{Ka}} \quad (3-28)$$

となる。これを全エネルギーの式に代入すると、

$$E = \pi \sqrt{\frac{JS^2 K}{a}} + \pi \sqrt{\frac{JS^2 K}{a}} = 2\pi \sqrt{\frac{JS^2 K}{a}} \quad (3-29)$$

となり、 $E_{ex}$  と  $E_a$  は等しくなる。エネルギーの等分配則が成り立っていることがわかる。

以上は簡単のためにスピンの相対角度が一定になるという仮定を置いて検討を進めた。実際は、磁壁内各部分における全エネルギーを極小にするスピン配置となるため隣接スピンの相対角度は一定にならない。そこで、Fig.3-2-6 のように一般化した磁壁のスピン配置を考えて磁気エネルギーを考察する。



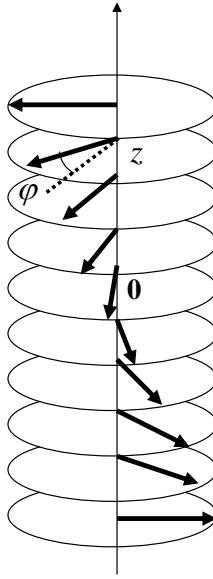


Fig.3-2-6 一般化した磁壁のスピン配置

いま、磁壁の法線方向を  $z$  軸とし、磁壁の中央を  $z$  座標の原点とする。原点 ( $z=0$ ) のスピンを基準にとって  $\varphi$  とする。隣接スピンのなす角度は  $(\partial\varphi/\partial z)a$  であるから、その交換エネルギーは  $JS^2a^2(\partial\varphi/\partial z)^2$  となる。磁壁単位面積あたりの交換エネルギーは、

$$E_{ex} = \frac{JS^2}{a} \int_{-\infty}^{\infty} \left( \frac{\partial\varphi}{\partial z} \right)^2 dz \quad (3-30)$$

となる。一方、異方性エネルギーは  $\varphi$  の関数として  $g(\varphi)$  とすれば、磁壁にたくわえられる異方性エネルギーは磁壁の単位面積あたり

$$E_a = \int_{-\infty}^{\infty} g(\varphi) dz \quad (3-31)$$

となり、全エネルギーは

$$E = E_{ex} + E_a = \int_{-\infty}^{\infty} \left( g(\varphi) + A \left( \frac{\partial\varphi}{\partial z} \right)^2 \right) dz \quad (3-32)$$

で与えられる。

この全エネルギーを極小とするようなスピン配列  $g(z)$  を考える。これは  $\varphi \sim \varphi + \delta\varphi$  と分布を変化させたときの変分が 0 になる条件

$$\delta E = \int_{-\infty}^{\infty} \left[ \frac{\partial g(\varphi)}{\partial \varphi} \delta\varphi + 2A \left( \frac{\partial\varphi}{\partial z} \right) \left( \frac{\partial\delta\varphi}{\partial z} \right) \right] dz = 0 \quad (3-33)$$

により求められる。これを変形して、

$$\delta E = \int_{-\infty}^{\infty} \left[ \frac{\partial g(\varphi)}{\partial \varphi} - 2A \left( \frac{\partial^2 \varphi}{\partial z^2} \right) \right] \delta \varphi dz = 0 \quad (3-34)$$

となる。 $\delta \varphi$ のいかなる変化に対しても上式が成り立つためには、 $\delta \varphi$ の係数が0、すなわち

$$\frac{\partial g(\varphi)}{\partial \varphi} - 2A \left( \frac{\partial^2 \varphi}{\partial z^2} \right) = 0 \quad (3-35)$$

でなければならない。各項に $(\partial \varphi / \partial z)$ をかけて、 $z$ を $-\infty$ から $z$ まで積分すると、

$$g(\varphi) = A \left( \frac{\partial \varphi}{\partial z} \right)^2 \quad (3-36)$$

となる。ここで磁化が容易軸方向にあるときの異方性エネルギーを原点にとり、 $z \rightarrow -\infty$ で $g(\varphi) \rightarrow 0$ とした。この式から、

$$dz = \sqrt{A} \frac{d\varphi}{\sqrt{g(\varphi)}} \quad (3-37)$$

となり

$$z = \sqrt{A} \int_0^\varphi \frac{d\varphi}{\sqrt{g(\varphi)}} \quad (3-38)$$

が得られる。 $g(\varphi)$ の関数形を決めれば積分により $z$ の関数形が決定される。全エネルギーの式(3-32)に磁気異方性エネルギーを反映した式(3-38)を代入すれば、

$$E = 2\sqrt{A} \int_{-\pi/2}^{\pi/2} \sqrt{g(\varphi)} d\varphi \quad (3-39)$$

となる。

MRAM などの実用に用いられる磁性材料には一軸磁気異方性を有するものが多い。そこで、一軸磁気異方性エネルギーの関数形を $g(\varphi)$ に適用する。このとき、

$$g(\varphi) = K_u \cos^2 \varphi \quad (3-40)$$

と表されるので、

$$z = \sqrt{\frac{A}{K_u}} \int_0^\varphi \frac{d\varphi}{\cos \varphi} = \sqrt{\frac{A}{K_u}} \ln \tan\left(\frac{\varphi}{2} + \frac{\pi}{4}\right) \quad (3-41)$$

となる。これを図示すると Fig.3-2-7 のようになる。

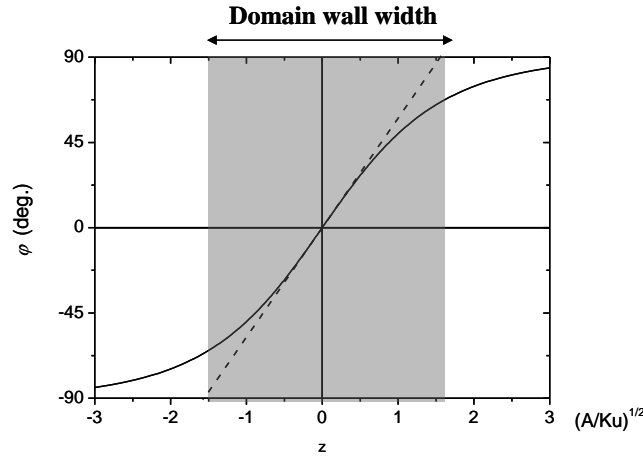


Fig.3-2-7 一軸磁気異方性を有する磁性体中の  $180^\circ$  磁壁のスピンの位置と角度の関係

異方性エネルギーが最大となる  $z=0$  を中心として  $\varphi$  の変化が最も急峻となり、 $z$  が  $0$  から離れ容易軸に近づくとなだらかになっていく。この場合、磁化回転の終点が明確でないため磁壁幅の定義は困難である。そこで、スピンの回転が  $z=0$  の勾配で決まると考えて Fig.3-2-8 の曲線を外挿した  $z$  の幅を磁壁幅と定義する。 $z=0$  における勾配は

$$\left( \frac{\partial z}{\partial \varphi} \right)_{z=0} = \sqrt{\frac{A}{K_u}} \quad (3-42)$$

であるから、磁壁幅を  $\Delta$  とすると、

$$\Delta = \pi \left( \frac{\partial z}{\partial \varphi} \right)_{z=0} = \pi \sqrt{\frac{A}{K_u}} \quad (3-43)$$

となる。また、一軸磁気異方性の系で、全エネルギーは

$$E = 2\sqrt{AK_u} \int_{-\pi/2}^{\pi/2} \cos \varphi d\varphi = 4\sqrt{AK_u} \quad (3-44)$$

となる。ここで求めた磁壁幅  $\Delta$  や全エネルギー  $E$  は、 $X$  原子層間で均等にスピンの回転するモデルに基づいた結果と良く一致しており、こうした見積もりが妥当であることを示している。

以上の検討から、一軸磁気異方性エネルギー定数  $K_u$  が増加すると磁壁幅  $\Delta$  は減少し、磁気エネルギーは増大することがわかる。

ここまでは、磁壁内のスピン分布を静磁エネルギーが極小となるように、スピンの磁壁に対する法線成分が連続であると仮定して議論を進めてきた。このような分布を持つ磁壁を Bloch 磁壁と呼ぶ[35]。ところが、Bloch 磁壁を仮定すると、薄膜磁性体では磁壁が表面

に露出する部分で磁極が現れるため、静磁エネルギーが増大する。このような場合、スピンは磁壁の法線成分に対する連続性を破り、薄膜表面に平行な面内で回転する方が有利であることが Néel により提唱された[36]。このような形の磁壁を Néel 磁壁と呼ぶ。Fig.3-2-8 に Bloch 磁壁と Néel 磁壁の模式図を示す。

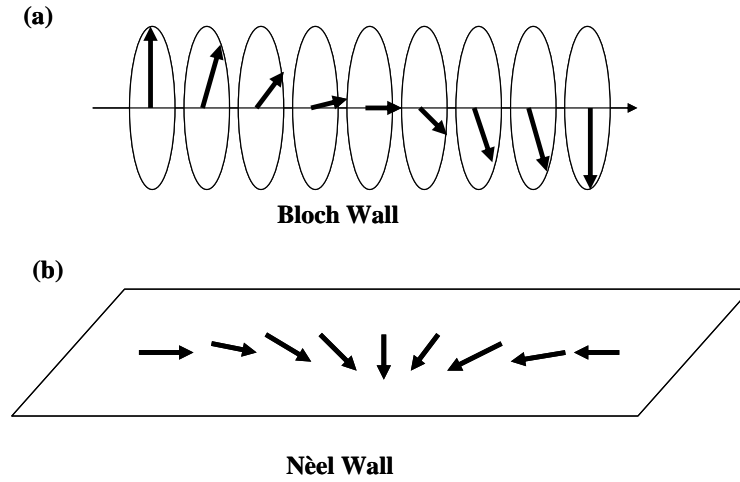


Fig.3-2-8 磁壁内のスピン構造 (a) Bloch 磁壁、(b) Néel 磁壁

今、一軸磁気異方性の場合について Néel 磁壁のスピン分布を考えて表面エネルギーを求める。スピンはすべて面内にあるとすると Néel 磁壁に貯えられる交換エネルギーは、

$$E_{ex} = \frac{JS^2}{a} \int_{-\infty}^{\infty} \left( \frac{\partial \theta}{\partial z} \right)^2 dz \quad (3-45)$$

となる。また、異方性エネルギーは

$$E_a = \int_{-\infty}^{\infty} g(\theta) dz = K_u \int_{-\infty}^{\infty} \cos^2 \theta dz \quad (3-46)$$

更に、薄膜の磁性体で Néel 磁壁の場合、反磁界による静磁エネルギー

$$E_{stat} = \frac{M^2}{2\mu_0} \int_{-\infty}^{\infty} \cos^2 \theta dz \quad (3-47)$$

が貯えられている。全磁気エネルギーEは

$$\begin{aligned} E &= E_{ex} + E_a + E_{stat} = \int_{-\infty}^{\infty} \left[ \frac{JS^2}{a} \left( \frac{\partial \theta}{\partial z} \right)^2 + K_u \cos^2 \theta + \frac{M^2}{2\mu_0} \cos^2 \theta \right] dz \\ &= \int_{-\infty}^{\infty} \left[ \frac{JS^2}{a} \left( \frac{\partial \theta}{\partial z} \right)^2 + \left( K_u + \frac{M^2}{2\mu_0} \right) \cos^2 \theta \right] dz \end{aligned} \quad (3-48)$$

この式は、Bloch 磁壁を仮定して求めた式(3-32)で  $K_u$  を  $K_u + M^2/2\mu_0$  とした場合に等しい。し

たがって、Néel 磁壁のエネルギーは、

$$E = 4 \sqrt{A(K_u + \frac{M^2}{2\mu_0})} \quad (3-49)$$

となる。Néel 磁壁は Bloch 磁壁と比較して、反磁界の寄与分だけエネルギーの高いことがわかる。磁性薄膜の場合、ブロッホ磁壁では薄膜表面に磁極が現れ静磁エネルギーが加わる。このため膜が薄くなるほど磁気エネルギーが増加する。一方、Néel 磁壁は膜厚の減少とともに反磁界係数が低減するため、磁気エネルギーが減少する。したがって膜厚の大きな範囲では Bloch 磁壁が、小さな範囲では Néel 磁壁が安定化される。両者が均衡する領域では Bloch 磁壁と Néel 磁壁が交互に現れる構造となる。

本研究では、微小磁性体中に形成される磁壁の電流駆動を利用したデバイスを設計する。そこで、次に微小磁性体の磁化配置について考える[37]。

磁性体は、式(3-4)で示した静磁エネルギー、異方性エネルギー、交換エネルギー、誘導磁気異方性エネルギーの総和からなる全磁気エネルギーを極小にするような磁化配置、磁壁構造となる。これらを決定するのは各原子に局在したスピンとスピンの感じる磁場の作用であり、スピンが動力学的に変化して最終安定状態に落ち着く。磁化の動きは、スピン運動方程式で記述される。そこで、次にスピンの運動方程式を定式化する。

今、磁化の磁場中における一斉運動を考える。静磁界  $\mathbf{H}$  中で磁気モーメント  $\mathbf{M}$  にはトルク  $\mathbf{T} = \mathbf{M} \times \mathbf{H}$  が作用する。このトルクにより角運動量が増加するため、 $\mathbf{M}$  の運動は、

$$\frac{d\mathbf{M}}{dt} = -\gamma(\mathbf{M} \times \mathbf{H}) \quad (3-50)$$

と表される。 $\gamma$  はジャイロ磁気定数であり、

$$\gamma = g \frac{e\mu_0}{2m} \quad (3-51)$$

で与えられる。ここに、 $g$  は  $g$  係数と呼ばれ、電子スピンのみが磁化に寄与する場合には  $g=2$  である。また、 $e$  は電荷、 $\mu_0$  は真空の透磁率、 $m$  は電子の質量である。

式を各成分について書けば、

$$\begin{aligned} \frac{dM_x}{dt} &= -\gamma(M_y H_z - M_z H_y) \\ \frac{dM_y}{dt} &= -\gamma(M_z H_x - M_x H_z) \\ \frac{dM_z}{dt} &= -\gamma(M_x H_y - M_y H_x) \end{aligned} \quad (3-52)$$

である。 $z$  軸方向に磁場を印加する場合には  $H_x=H_y=0$  となるので、

$$\begin{aligned}
\frac{dM_x}{dt} &= -\gamma M_y H \\
\frac{dM_y}{dt} &= \gamma M_x H \\
\frac{dM_z}{dt} &= 0
\end{aligned} \tag{3-53}$$

これより、

$$\begin{aligned}
M_x &= M \sin \theta_0 \cdot e^{i\omega_0 t} \\
M_y &= M \sin \theta_0 \cdot e^{i\omega_0 t + \pi/2} \\
M_z &= M \cos \theta_0
\end{aligned} \tag{3-54}$$

が得られる。ここに

$$\omega_0 = \gamma H \tag{3-55}$$

である。これは、Fig.3-2-9 に示すように磁化  $M$  が  $z$  軸と  $\theta_0$  の角を保って一定の角速度  $\omega_0$  で歳差運動している状態を表す。

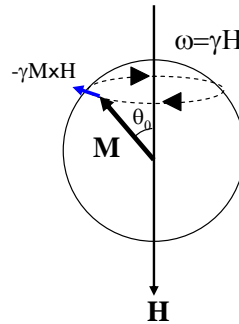


Fig.3-2-9 磁場( $H$ )を印加したときの磁化( $M$ )の歳差運動

このような場合、 $M$  は  $H$  の方向に反転させることができない。そこで、現象論的な取り扱いとして、磁化反転に減衰項を付け加える。これにより歳差運動しているスピンの、その歳差運動を妨げるような方向にモーメントを受けて緩和が起こり、磁界の方向に運動を起こすような取り扱いができる。すなわち、

$$\frac{d\mathbf{M}}{dt} = -\gamma(\mathbf{M} \times \mathbf{H}) - \frac{4\pi\mu_0\lambda}{M^2}(\mathbf{M} \times (\mathbf{M} \times \mathbf{H})) \tag{3-56}$$

の右辺第 2 項のようなスピンの減衰項を取り入れた運動方程式により磁化反転が記述される。この方程式は Landau-Lifshitzs (LL) 方程式と呼ばれる[38,39]。具体的には、右辺第一項は  $H$  によって  $-(\mathbf{M} \times \mathbf{H})$  の方向、すなわち  $M$  と  $H$  の張る面に対して垂直な方向に磁化が回転運動することを表している。第二項は、この  $(\mathbf{M} \times \mathbf{H})$  方向の歳差運動に対して制動が作用した場合の制動による力のモーメントの方向  $-\mathbf{M} \times (\mathbf{M} \times \mathbf{H})$  に運動を誘起すること

を示している。 $\lambda$ は、制動の程度を表す定数で緩和振動数と呼ばれ、Hz の単位を持っている。

厳密に言えば、制動作用は磁化の時間変化  $d\mathbf{M}/dt$  に対して作用し、変化を阻止する力である。この項と外部磁場の合力が  $\mathbf{M}$  に作用するとして定式化するのが妥当と考えられる。

正確な運動方程式は、

$$\frac{d\mathbf{M}}{dt} = -\gamma \left( \mathbf{M} \times \left( \mathbf{H} - \frac{\alpha}{\gamma M} \frac{d\mathbf{M}}{dt} \right) \right) \quad (3-57)$$

で与えられる。ここに、

$$\alpha = \frac{4\pi\mu_0\lambda}{\gamma M} \quad (3-58)$$

である。この方程式は Gilbert によって提案され、Landau-Lifshitzs-Gilbert(LLG)方程式と呼ばれる[40,41]。LL 方程式はこの方程式から $\alpha^2$ またはその高次の項を省略することによって導くことができる。LLG 方程式の各成分について書き出すと、

$$\begin{aligned} \frac{dM_x}{dt} &= \omega_0 M_y + \alpha \frac{M_y}{M} \frac{dM_z}{dt} - \alpha \frac{M_z}{M} \frac{dM_y}{dt} \\ \frac{dM_y}{dt} &= -\omega_0 M_x + \alpha \frac{M_z}{M} \frac{dM_x}{dt} - \alpha \frac{M_x}{M} \frac{dM_z}{dt} \\ \frac{dM_z}{dt} &= \alpha \frac{M_x}{M} \frac{dM_y}{dt} - \alpha \frac{M_y}{M} \frac{dM_x}{dt} \end{aligned} \quad (3-59)$$

この式から、

$$\begin{aligned} \frac{dM_x}{dt} &= \frac{\omega_0}{1+\alpha^2} M_y + \frac{\omega_0 \alpha}{1+\alpha^2} \frac{M_x M_z}{M} \\ \frac{dM_y}{dt} &= -\frac{\omega_0}{1+\alpha^2} M_x + \frac{\omega_0 \alpha}{1+\alpha^2} \frac{M_y M_z}{M} \\ \frac{dM_z}{dt} &= -\frac{\omega_0}{1+\alpha^2} M_x + \frac{\omega_0 \alpha}{1+\alpha^2} \frac{M_z^2}{M} \end{aligned} \quad (3-60)$$

が得られる。LL 方程式から上記関係を導出すると、 $1/(1+\alpha^2)$ を1とした式が得られる。この近似は制動の弱い $\alpha^2 \ll 1$ の場合に成り立ち、制動の強い場合には適用できないことがわかる。

式(3-60)から、

$$\begin{aligned} M_x &= M \sin \theta_0 \cdot e^{i\omega_0 t} \\ M_y &= M \sin \theta_0 \cdot e^{i\omega_0 t + \pi/2} \\ M_z &= M \cos \theta_0 \end{aligned} \quad (3-61)$$

が得られる。これは、LL 方程式の解と同じ形式である。しかし、 $\theta$ が時間変化し、 $t=0$ で $\theta=\theta_0$ とすれば、その時間変化は

$$\tan \frac{\theta}{2} = \tan \frac{\theta_0}{2} e^{-t/\tau} \quad (3-62)$$

で与えられる。ここで、

$$\omega = \frac{\omega_0}{1 + \alpha^2} = \frac{\omega_0}{1 + (1/\omega_0 \tau_0)^2} \quad (3-63)$$

$$\tau = \tau_0(1 + \alpha^2) = \tau_0 \left( 1 + \left( \frac{1}{\omega_0 \tau_0} \right)^2 \right) \quad (3-64)$$

となる。ここで、 $\tau_0$ は

$$\tau_0 = \frac{1}{\alpha \omega_0} = \frac{M}{4\pi\lambda\mu_0 H} \quad (3-65)$$

である。 $\alpha^2 \ll 1$ すなわち $|\tau_0| \gg |1/\omega_0|$ の場合には  $\mathbf{M}$  が何回も歳差運動しながら徐々に磁場方向に近づいていくため、安定な状態になるには時間がかかる。一方、 $\alpha^2 > 1$ すなわち $|\tau_0| < |1/\omega_0|$ のときには磁化は歳差運動せず、磁場方向に直接回転する。制動が十分に効いている場合に相当する状態であるが、緩和時間が長くなるため磁化方向に向かう時間は長くなる。磁化反転には最適な緩和時間があり、

$$\tau_0 = \frac{1}{\omega_0} \quad (3-67)$$

$$\lambda = \frac{\gamma M}{4\pi\mu_0}$$

となる場合に最小値

$$\tau_{\min} = \frac{2}{\omega_0} = \frac{2}{\gamma H} \quad (3-68)$$

となる。

磁気構造の決定や磁化ダイナミクスの解析にはこの LLG 方程式に基づいたマイクロマグネティックシミュレーションが用いられる。本研究においても、様々な磁性パターンの磁区構造をマイクロマグネティックシミュレーションによって解析し、実験との比較をおこなっている。実際の計算には NIST で開発されたフリーソフトウェアである OOMMF (Object Oriented MicroMagnetic Framework) を用いている[43]。

#### 微小磁性パターンの磁壁構造

ここでは、本研究の中心的な課題であるナノメータオーダー厚さの薄膜をサブミクロンサイズのパターンに加工した微小磁性体で形成される磁区パターンについて記述する。

ナノメータオーダーの磁性薄膜は近似的に 2 次元構造とみなすことができる。たとえば、



結晶磁気異方性の小さいパーマロイ組成の NiFe 合金薄膜では面内磁化膜になる。一方、膜面垂直方向に強い結晶磁気異方性を有する Co/Pt 積層膜などでは垂直磁化膜が形成される。

NiFe 膜に代表される面内磁化膜が磁区を形成する際には磁束が外に漏れないように面内に磁化が回転し、Fig.3-2-8 に示した Néel 磁壁を形成する。Néel 磁壁の幅は 100-200nm である。また、面内磁化膜を円板状パターンにした場合、還流構造の磁化が安定化される。この場合、還流構造の中心では磁化が膜面垂直方向に現れた渦状(vortex)構造となる。vortex 構造は、膜厚数 10nm 程度の、膜面方向の磁気異方性が安定化される場合に形成されるほか、磁性細線などの磁化遷移領域にも形成される。また、パターンサイズがナノメートルオーダーとなり Néel 磁壁の幅と同程度になると、磁区に分割するエネルギーよりも磁化が回転するための交換エネルギーが勝るため、磁区を形成せず単磁区構造となる。

一方、磁性体の結晶磁気異方性エネルギーにより膜面垂直方向に磁気異方性を有する場合、磁化は膜面垂直方向を軸とし、面内方向に磁化回転しながら反転を起こす Bloch 磁壁を形成する。Bloch 磁壁の幅は 10-20nm 以下と狭く、急峻な磁化反転が起こっていることが特徴である。

### 3-2-2. 磁壁磁場駆動

磁性体中に形成された磁壁は磁場によって移動を起こし、一定以上の強い磁場が印加されると単磁区化する。磁壁移動メカニズムは、直感的には次のように考えることができる [44]。

面内磁化を有する磁性細線をとりあげる。面内磁化磁性体中に形成される磁壁の代表的なものは transverse 磁壁と vortex 磁壁がある。上述のように、磁化の向きが突き合わされた方向に配置されるのが Fig.3-2-10(a)に示した transverse 磁壁であり、磁化が面内で回転しながら反転するものが Fig.3-2-10(b)に示した vortex 磁壁である。

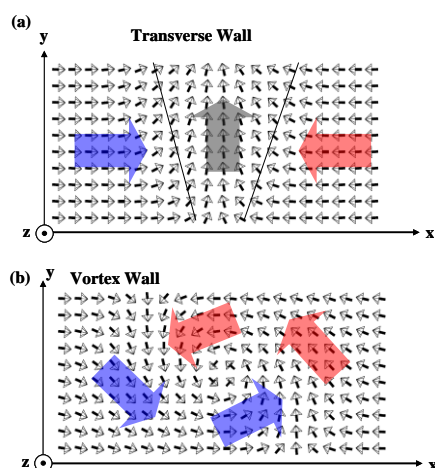


Fig.3-2-10 Néel 磁壁のスピン配置 (a) Transverse 磁壁 (b) Vortex 磁壁

いま磁壁中央部分のスピンの変化に着目する。**transverse** 磁壁において Fig.3-2-10(a)の座標軸で+x 方向に磁場を印加すると、磁場によるトルクのためスピンは z 方向に歳差運動を起こし、回転を始める。スピンの回転にともなう磁化方向に緩和が生じ、この過程でエネルギーの損失が起こる。この作用でスピンは+x 方向にもわずかに回転が起こる。また、スピンの z 方向への回転にともなう細線膜厚方向に磁極が形成される。形成された磁極は-z 方向の反磁界をつくり、この反磁界によって今度はスピンの+x 方向に回転を起こす。この回転によって損失が生じスピンは-z 方向に回転を起こす。緩和にともなう損失で生じた+x 方向のスピンの回転にともなう磁壁は+x 方向に移動する。したがって、外部磁場は磁壁を直接移動させているわけではなく、スピンを z 方向に回転させる作用をもち、この回転にともなう形成される反磁界によって磁壁が移動を起こすと考えられる。磁場印加直後はスピンの回転角が時間とともに増加する。それにともない反磁界と磁壁移動量は時間とともに増加する。外部磁場によるトルクと反磁界による損失トルクは互いに逆向きであるため、両者が釣り合ったところでスピンの z 方向の回転が停止する。この場合、磁壁はその形状を維持したまま定常移動する。磁性体の作る反磁界は形状と磁化の大きさで決まる上限があることから、反磁界による損失トルクよりも大きなトルクを生む磁場が印加されたときスピンは z 方向に回転を続け、この回転に対応して磁壁構造が周期的に変化する。

次に **vortex** 磁壁においても同様な磁場印加した場合の変化を考える。すなわち、+x 方向に外部磁場を印加すると、磁場によってスピンは-y 方向に回転を始め、その損失トルクによってわずかに+x 方向に回転する。外部磁場により渦の中心部分は-y 方向に移動するが、渦中心部分を細線の中心に押し戻す復元力が作用すると考えられる。この復元力の働きが **transverse** 磁壁の場合と同様であると考え、復元力によるトルクはスピンを+x 方向に回転させ、復元力によるトルクはスピンを+y 方向に回転させる。+x 方向の回転により渦中心は+x 方向に移動し、磁壁も+x 方向に移動する。外部磁場によるトルクと復元力による損失トルクは逆向きであるため、両者が釣り合うまで渦中心は-y 方向に移動する。この間、磁壁の移動速度は時間とともに増加する。外部磁場によるトルクが復元力を超えた場合、渦中心は細線の外に飛び出し、磁壁は **transverse** 構造に変化する。あるいは渦中心の磁化が反転する場合もある。こうした磁壁構造の変化を誘起する現象は **Walker breakdown**、臨界磁場は **Walker** 磁場と呼ばれる。**Walker** 磁場は、磁場印加にともない磁壁構造が変化せず磁場に比例して磁壁移動する状態から磁壁構造を変えながら磁壁移動するため速度が低下する状態に変化する臨界的な磁場である。

理想的には磁壁移動は磁場に比例して生じ、微小な磁場に対しても磁壁移動することが可能なのである。しかし、現実の実験系では一定以上の磁場を印加しないと磁壁移動は起こらない。これは、細線に形成された凹凸や結晶粒径などによるピン止め効果（外的ピン止め効果）と考えられる。たとえば **permalloy** は数 10nm サイズの結晶粒で構成される多結晶体であるため、結晶粒による細線端の凹凸がピン止めサイトになると考えられる。

この磁壁移動過程を定量的に取り扱くと以下ようになる。磁壁の移動過程は、前述の

LLG 方程式にしたがって記述される。磁壁の移動速度を求める理論的な取り扱いは、Walker や Slonczewski によって構築されている。ここでは一次元の平面磁壁に対して Slonczewski の理論にしたがって考える[45-48]。Fig.3-2-11 のような座標系を考え、容易磁化方向を z 軸とする。

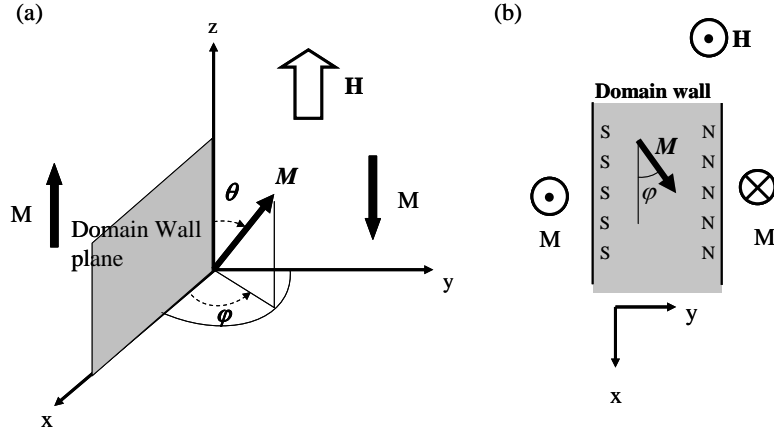


Fig.3-2-11 (a) 1次元平面磁壁の座標軸、(b) 磁化配置と軸の定義

いま、磁壁駆動磁界  $H$  を印加する。磁壁内の磁化  $M$  の方向を  $\theta, \phi$  で表す。磁化は磁場  $H$  によってトルクを受け、磁壁面から傾く。これによって磁壁内に磁極が生じる。この磁極が作る反磁界のまわりに磁化が歳差運動を起こして磁壁は  $y$  軸方向に移動する。磁化ベクトルの磁場中における運動を記述する LLG 方程式は、

$$\frac{d\mathbf{M}}{dt} = -|\gamma|\mathbf{M} \times \mathbf{H} + \frac{\alpha}{M_s}\mathbf{M} \times \frac{d\mathbf{M}}{dt} \quad (3-69)$$

と表される。ここで、 $\gamma$  はジャイロ磁気定数、 $\alpha$  は Gilbert damping factor である。 $\gamma$  は、

$$|\gamma| = -\frac{g\mu_B}{\hbar} \quad (3-70)$$

であり、 $g$  は前述の  $g$  係数、 $\mu_B$  は Bohr 磁子、 $\hbar = h/2\pi$  であることから、 $\gamma$  は温度しない量である。Fe や Ni のように磁気モーメントがスピンのみから生じる場合  $g=2$  となり、

$$|\gamma| = 1.76 \times 10^7 \quad 1/(s \cdot Oe) \quad \text{と求められる。}$$

LLG 方程式の右辺第一項のトルク項  $\mathbf{M} \times \mathbf{H}$  は自由エネルギー密度  $E$  を用い極座標系で

$$\mathbf{M} \times \mathbf{H} = -\phi \frac{\partial E}{\partial \theta} + \theta \frac{1}{\sin \theta} \frac{\partial E}{\partial \phi} \quad (3-71)$$

と表される。ここで、 $\phi$  と  $\theta$  はそれぞれの方向に対する単位ベクトルである。この式を LLG 方程式に代入すれば、

$$M(\boldsymbol{\varphi} \cdot \dot{\boldsymbol{\varphi}} \sin \theta + \boldsymbol{\theta} \cdot \dot{\boldsymbol{\theta}}) = -\gamma(-\boldsymbol{\varphi} \frac{\partial E}{\partial \varphi} + \boldsymbol{\theta} \frac{1}{\sin \theta} \frac{\partial E}{\partial \theta}) + \alpha M \mathbf{r} \times (\boldsymbol{\varphi} \cdot \dot{\boldsymbol{\varphi}} \sin \theta + \boldsymbol{\theta} \cdot \dot{\boldsymbol{\theta}}) \quad (3-72)$$

が得られる。ここで、 $\mathbf{r}$  は  $\mathbf{M}$  の単位ベクトルである。各成分について書き出すと、

$$\begin{aligned} \dot{\theta} &= -\frac{\gamma}{M \sin \theta} \frac{\delta E}{\delta \varphi} - \alpha \dot{\varphi} \sin \theta \\ \dot{\varphi} &= \frac{\gamma}{M \sin \theta} \frac{\delta E}{\delta \theta} + \alpha \frac{\dot{\theta}}{\sin \theta} \end{aligned} \quad (3-73)$$

である。ここでは、 $\partial E / \partial \varphi, \partial E / \partial \theta$  を変分導関数で置き換えている。

磁壁のエネルギー密度  $\sigma$  を考えると、

$$\sigma = \int_{-\infty}^{\infty} \left\{ A \left( \frac{d\theta}{dy} \right)^2 + K_u \sin^2 \theta + 2\pi M^2 \sin^2 \theta \sin^2 \varphi - MH \cos \theta \right\} dy \quad (3-74)$$

ここで  $A$  は交換スティッフネス定数、 $K_u$  は一軸磁気異方性定数である。

被積分項全体が、この場合の自由エネルギー密度  $E$  である。第一項は交換エネルギー、第二項は異方性エネルギー、第三項は磁化が磁壁面から傾くことによって生じる静磁エネルギー、第四項は外部磁場によるゼーマンエネルギーである。簡単のため傾斜角  $\varphi$  は磁壁内で一様であるとする。第四項の  $\sigma$  に対する寄与は、磁壁の存在する位置に依存すると考えられる。残りの第三項が移動している磁壁自身の表面エネルギーを決めていると考えられる。今、これを  $\sigma_w$  として更に磁壁の中央の座標を  $(\theta=\pi/2)$  の座標  $q$  で表せば、 $\sigma$  の変分  $\delta\sigma$  は

$$\delta\sigma = \delta\sigma_w - 2MH\delta q \quad (3-75)$$

と書ける。この場合の磁壁幅  $\Delta_w$  は

$$\sigma_w = 4\sqrt{AK_u} \left( 1 + \frac{2\pi M^2 \sin^2 \varphi}{K_u} \right)^{1/2} \quad (3-76)$$

$$\Delta_w = \sqrt{\frac{A}{K_u}} \left( 1 + \frac{2\pi M^2 \sin^2 \varphi}{K_u} \right)^{-1/2} \quad (3-77)$$

$$\ln(\tan \frac{\theta}{2}) = \frac{y-q}{\Delta_w} \quad (3-78)$$

と求められる。ここで磁壁中央  $(\theta=\pi/2)$  の磁化に着目すると、

$$\begin{aligned} \frac{\delta E}{\delta \theta} &= MH = -\frac{1}{2} \frac{\delta \sigma}{\delta q} \\ \frac{\delta E}{\delta \varphi} &= 2\pi M^2 \sin 2\varphi = -\frac{1}{2\Delta_w} \frac{\delta \sigma}{\delta \varphi} \\ d\theta &= -\frac{dq}{\Delta_w} \end{aligned} \quad (3-79)$$

であるから、この式を使って(3-73)を書き直すと

$$\begin{aligned}\dot{q} &= \frac{\gamma}{2M} \frac{\delta\sigma}{\delta\varphi} + \alpha\Delta_w \dot{\phi} \\ \dot{\phi} &= -\frac{\gamma}{2M} \frac{\delta\sigma}{\delta q} - \alpha\Delta_w^{-1} \dot{q}\end{aligned}\tag{3-80}$$

となる。ここで  $\dot{q}$  は磁壁中央の移動速度である。これらの式にしたがって外部磁場  $H$  に対する磁壁の定常速度  $v$  を求めると、

$$v = \frac{\gamma}{\alpha} \Delta_w H = 2\pi M \gamma \Delta_w \sin 2\varphi\tag{3-81}$$

を得る。更に磁壁パラメータの関係式を用い、 $M$  を飽和磁化  $M_s$  で書き換えれば、

$$v = \frac{\gamma}{\alpha} \sqrt{\frac{A}{K_u}} H \left\{ 1 + \frac{\pi M_s^2}{K_u} \left( 1 - \sqrt{1 - \left( \frac{H}{2\pi M_s \alpha} \right)^2} \right) \right\}^{1/2}\tag{3-82}$$

を得る。これは、磁壁の定常速度に関する Walker 解と呼ばれる。この解は  $H > 2\pi M_s \alpha$  では複素数になるため適用することができなくなる。この臨界磁場を Walker 磁場といい、次式で定義される。

$$H_w = 2\pi M_s \alpha\tag{3-83}$$

更に運動中の磁壁幅が大きく収縮しないとすると、磁壁幅の式から  $K_u \gg 2\pi M_s^2$  が成り立ち、磁壁移動速度  $v$  は

$$v = \frac{\gamma}{\alpha} \sqrt{\frac{A}{K_u}} H\tag{3-84}$$

となる。磁壁幅の式

$$\Delta = \sqrt{\frac{A}{K_u}}\tag{3-85}$$

を用いると、磁壁の移動度  $\mu$  は、

$$\mu = \frac{v}{H} = \frac{\gamma}{\alpha} \sqrt{\frac{A}{K_u}} = \frac{\gamma \Delta}{\alpha}\tag{3-86}$$

で表すことができる。これら式から、磁壁移動速度は磁場に比例し、磁壁移動度は磁壁幅とジャイロ磁気定数、ダンピングファクタで決定されることがわかる。

$H > H_w$  の場合、上式は適用できないが、磁化の挙動は次のように考えられる。すなわち、磁壁内部のスピンの磁壁の移動方向となる面に対して立ち上がり、その傾斜角( $\varphi$ )が連続的に変化を起こして歳差運動する。この場合、スピンは磁壁方向に対して垂直方向、平行方向と交互に変化することになる。これは、磁壁が Néel 磁壁から Bloch 磁壁へ、Bloch 磁壁から Néel 磁壁へと交互に変形を繰り返すことを表す。こうした歳差運動の周期  $T$  は、

$$T = \frac{2\pi(1+\alpha^2)}{\gamma\sqrt{H^2 - H_w^2}} \quad (3-87)$$

と表される。磁壁内部のスピン傾斜角が周期的に変化することによってスピンの受けるトルク  $\mathbf{M} \times \mathbf{H}$  (LLG 方程式のトルク項) も同様に周期的に変化する。このため、磁壁が進行方向に沿って振動しながら伝搬する。この磁壁の振動により正味の磁壁移動速度は磁場が増加するとともに減少する。磁場を更に強くすると、周期的に変動していたトルク項が平均化されるため磁壁移動速度は磁場とともに一次関数的な増加に近づいていく。このとき磁壁移動に対して制動のトルク  $\alpha\Delta\dot{\phi}$  のみが働き、磁壁の平均速度は

$$\langle v \rangle = \frac{\gamma\Delta}{\alpha} \left( H - \frac{\sqrt{H^2 - H_w^2}}{1 + \alpha^2} \right) \quad (3-88)$$

と与えられ、移動度は

$$\mu = \frac{\gamma\Delta}{\alpha + \alpha^{-1}} \quad (3-89)$$

と表される。 $\alpha \ll 1$  のとき、上式で表される高磁場下での移動度は  $H < H_w$  での移動度に比べて小さくなる。このように Walker 解以上の磁場を印加したときに磁壁移動挙動の変化することを Walker breakdown という。Walker breakdown による磁壁速度の減少は Ono らにより 1990 年に GMR 膜を用いた平均磁壁移動速度の観測した例をはじめ、多くの結果が報告されている[49]。たとえば Beach らは MOKE (Magneto Optical Kerr Effect) を用いて Walker 解前後の磁場を印加したときの磁壁移動速度の観測をおこない、やはり  $H > H_w$  ではそれ以下の磁場に比較して速度が低下することを示している[50]。

### 3-2-3. 磁壁電流駆動

次に磁壁電流駆動を考える。本研究における磁壁移動型メモリはこの現象に立脚したものである。

強磁性体に形成される磁壁に電流を通じると、スピン偏極した電流が原子に局在した磁気モーメントと相互作用を起こして磁化に回転力が作用する。その結果、磁化配置の磁壁が動く。これを磁壁電流駆動現象と呼ぶ。ここでは 1 次元磁性細線に電流を通じたときの磁壁移動現象について考察する。磁壁電流駆動の概念図を Fig.3-2-12 に示す。

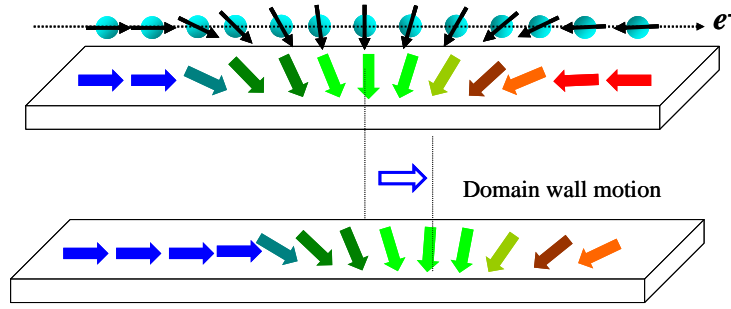


Fig.3-2-12 磁壁電流駆動の模式図

ここでは、細線中に単一磁壁が導入されていると考える。図中矢印で示された磁気モーメントは、右方向の領域と左方向の領域を有し、両方向の遷移過程で徐々に回転して反転する。既述の通り、磁化方向の遷移領域が磁壁である。この細線に右から左に電流を通じると、スピン偏極した伝導電子が左から右に流れる。伝導電子のスピンは磁壁を通過する前後で磁気モーメントと相互作用して角運動量に変化する。この細線系の中で角運動量は保存されるので、伝導電子のスピン角運動量が磁気モーメントに受け渡される。その結果、磁壁は電子の移動方向に回転し、磁壁が移動することになる。これをスピントランスファー効果による磁壁電流駆動と呼ぶ。

こうした現象を取り扱う磁壁電流駆動の理論は2004年にTatara、Kohnoにより最初に定式化がなされて以来[24]、盛んに研究がなされている[24, 51-56]。Tataraらは、系のHamiltonianに局在スピンと伝導電子の相互作用 $H_{ex}$ を加えて、磁壁の運動方程式を解いている。ここで、

$$H_{ex} = -\frac{\zeta}{S} \int d^3x \mathbf{S}(x) \cdot \boldsymbol{\sigma}(x) \quad (3-90)$$

であり、 $\mathbf{S}(x)$ 、 $\boldsymbol{\sigma}(x)$ は局在磁気モーメント、伝導電子スピンを表している。また、 $\zeta$ は局在磁気モーメントと伝導電子スピンの結合定数である。上式の交換相互作用は磁化に対して2種類の効果を生み出す。

第一は、伝導電子スピン $\boldsymbol{\sigma}$ が局在磁気モーメント $\mathbf{S}$ に対する磁場として作用し、局在磁気モーメントを回転させるトルク

$$\boldsymbol{\tau} = -\frac{\zeta}{S} \mathbf{S} \times \boldsymbol{\sigma} \quad (3-91)$$

の効果である。電流が通じていると磁化の空間変化による電子のスピンがねじれ、このトルクが生じることになる。したがって、このトルクはスピン偏極した伝導電子の流れ（スピン流）に比例して生じる力である。これはスピントルクの効果であり、磁壁がFermi波長に比べて十分に厚く、伝導電子スピンの方向が局在磁気モーメントの方向に追従しながら通過できる、すなわち断熱的に磁壁を通過できる場合に強く作用する効果である。

第二の効果は、 $\mathbf{S}$ に空間変化がある場合に生じるものである。 $H_{ex}$ を電子に対するポテンシャルと考えれば、電子には

$$F \cong \frac{\zeta}{S} \mathbf{S} \cdot \boldsymbol{\sigma} \quad (3-92)$$

という力がかかって電子が散乱されるので、その反作用が磁壁を動かすことになる。これは電子が磁壁に衝突したときの運動量移行にともなう磁壁移動に対応するので、運動量移行効果と呼ばれている。この力は、磁壁幅が Fermi 波長に対して十分に薄い場合に顕著である。

Tatara、Kohno にしたがって運動方程式を導く [24] と、磁壁に凸凹などの外的ピニングが無いときには、スピントランスファー効果を含めた磁壁の運動方程式は、

$$\begin{aligned} \dot{\varphi} + \alpha \frac{\dot{q}}{\Delta} &= f \\ \frac{\dot{q}}{\Delta} - \alpha \dot{\varphi} &= \frac{SK_{\perp}}{\hbar} \sin 2\varphi + \frac{T_{el}}{\hbar NS} \end{aligned} \quad (3-93)$$

で表される。 $f$  は運動量移行によって与えられる磁壁に働く力と外部磁場からの力の和である。 $K_{\perp}$  は困難軸異方性エネルギーと呼ばれるものであり、磁化の容易軸方向から垂直な方向に磁化を向けたときに発生するエネルギー量である。 $T_{el}$  はスピントルク効果による生じるトルクであり、 $N$  は磁壁内に存在するスピンの総数を表している。磁壁幅  $\Delta$  は数 10nm のオーダーであり、これは Ni, Fe, Co など強磁性体の場合数 nm 程度である Fermi 波長に比較して十分に大きいことから、運動量移行の効果に比べてスピントルクの寄与が大きいと考えられる。そこで、以後は運動量移行の効果を見捨てることにする。今、系を単純化するため外部磁場  $H=0$  とすると、(3-93) の右辺がゼロになる。すると、局在磁気モーメントと伝導電子スピンの相互作用から生まれるトルクからの力  $T_{el}$  によって磁壁に速度を与える。すなわち、 $T_{el}$  は磁壁を駆動させる力になっていることがわかる。このとき、 $T_{el}$  が右辺第一項よりも小さい場合には磁壁中磁気モーメントの立ち上がり角度  $\varphi$  を少し増加させるだけで磁壁移動には至らずに、力が格子などに散逸してしまう。したがって磁壁を電流駆動するにはある一定以上の電流が必要である。これを細線断面積あたりの電流として閾電流密度  $J_{th}$  を定義すると、

$$J_{th} \propto K_{\perp} \cdot \Delta \quad (3-94)$$

で与えられ、困難軸磁気異方性エネルギー  $K_{\perp}$  と磁壁幅  $\Delta$  に比例する量となる。直感的には、磁壁内部の一つの磁気モーメントを回転させるためのエネルギーが必要で、その領域が磁壁幅だけ広がっており、これを超えるエネルギーを与えたとき磁壁が移動を始めるということができる。

次に磁壁移動の物理的概念を定式化してダイナミクスとして解析する。磁壁の磁場駆動で述べたように磁化のダイナミクスは LLG 方程式によって記述される。磁壁電流駆動の解析は、LLG 方程式にスピン偏極した電子が磁気モーメントに作用してトルクを与える効果を取り込み、磁化ダイナミクスを求めることでなされる。電流によるスピントルクは、



$$\frac{d\mathbf{M}}{dt} = -(\mathbf{u} \cdot \nabla) \mathbf{M} \quad (3-95)$$

$$u = \frac{g\mu_B J P}{2eM_s} \quad (3-96)$$

と表される。ここで  $J$  は電流密度、 $P$  はスピン分極率である。 $u$  は[m/s]の単位をもち、速さの次元である。このため電流の速度と呼ばれている。今、1次元の細線に磁壁が存在する系を考え、電流の方向が細線の長軸すなわち  $x$  軸だけであるとすると、 $\mathbf{u}=(u,0,0)$ と表すことができる。この場合で  $x,y,z$  の各成分に分けて記述すると、

$$\begin{aligned} \frac{dM_x}{dt} &= -\left(u_x \frac{\partial M_x}{\partial x} + u_y \frac{\partial M_x}{\partial y} + u_z \frac{\partial M_x}{\partial z}\right) = -u \frac{\partial M_x}{\partial x} \\ \frac{dM_y}{dt} &= -\left(u_x \frac{\partial M_y}{\partial x} + u_y \frac{\partial M_y}{\partial y} + u_z \frac{\partial M_y}{\partial z}\right) = -u \frac{\partial M_y}{\partial x} \\ \frac{dM_z}{dt} &= -\left(u_x \frac{\partial M_z}{\partial x} + u_y \frac{\partial M_z}{\partial y} + u_z \frac{\partial M_z}{\partial z}\right) = -u \frac{\partial M_z}{\partial x} \end{aligned} \quad (3-97)$$

と表される。したがって、

$$\frac{d\mathbf{M}}{dt} = -u \frac{\partial \mathbf{M}}{\partial x} \quad (3-98)$$

となる。右辺の  $-\partial \mathbf{M} / \partial x$  は局在スピンの磁化の角運動量変化であり、伝導電子が磁壁を通り抜けた前後の電子の角運動量に由来するものである。角運動量保存則からマイナスの符号がついていると解釈できる。この式は、角運動量変化と電流の速度  $u$  の積であり、電流による磁気モーメントの変化を表したスピントルク項である。この式を LLG 方程式に付与すると、

$$\frac{d\mathbf{M}}{dt} = -\gamma |\mathbf{M} \times \mathbf{H} + \frac{\alpha}{M_s} \mathbf{M} \times \frac{d\mathbf{M}}{dt} - u \frac{\partial \mathbf{M}}{\partial x} \quad (3-99)$$

となる。これを  $\mathbf{M}$  に関して整理すると、

$$(1 + \alpha) \frac{d\mathbf{M}}{dt} = -\gamma |\mathbf{M} \times \mathbf{H} + \alpha \{ \mathbf{M} (\mathbf{M} \cdot \mathbf{H}) - H \} - u \frac{\partial \mathbf{M}}{\partial x} - u \alpha \mathbf{M} \times \frac{\partial \mathbf{M}}{\partial x} \quad (3-100)$$

となる。この式には、 $u$  を含み、スピントルクに関する項が2つ現れている。右辺第3項は電流によるスピントルク項であり、磁壁をその構造を保ったまま速度  $u$  で移動させる。第4項はスピントルクによる損失項であり、磁壁構造を変化させるものである。

この式に現れる各項の作用による磁気モーメントの変化を考える。以下では、磁壁中央部における磁気モーメントの運動に着目する。電子を  $+x$  方向（電流は  $-x$  方向）に流すと transverse 磁壁の場合、磁気モーメントは  $+x$  方向に回転し磁壁が移動する。この回転による損失トルクによって磁気モーメントは  $-z$  方向にも回転を起こす。 $z$  軸方向の回転によって細線表面に磁極が発生し、 $+z$  方向に反磁界が発生する。この磁気モーメントによって磁気モ

ーメントは+z 方向に回転する。電流によるトルクは反磁界によるトルクとすべて逆向きであり、これらのトルクが釣り合うと磁壁移動は停止する。細線では磁気モーメントの大きさと細線の厚さで反磁界の上限が決まるため、電流によるトルクが反磁界によるトルクの上限を上回るとき磁気モーメントが回転を続け、磁壁はその構造を周期的に変化させながら移動を続ける。vortex 磁壁の場合には、まず電流によって磁気モーメントは+x 方向に移動し、この回転による損失トルクによって+y 方向にもわずかに移動する。この+y 方向の移動による回転で渦中心が細線中央部から移動することになり、これに対して復元力が働く。渦の移動方向は磁場の場合と逆であるため、この復元力は-y 方向の磁場となる。この磁場によって磁気モーメントが-x 方向に回転し、これによって生じた損失トルクによって-y 方向にも回転を起こす。これらの回転の向きは電流による回転の向きとはすべて逆であるため、両者が釣り合うと磁壁移動は停止する。電流によるトルクが復元力によるトルクよりも大きい場合には磁気モーメントは移動を続け、渦の中心が細線の外に押し出されて transverse 磁壁が現れる。以後の動作は、transverse 磁壁で述べたものと同じになる。このようにスピントルクによる磁壁移動では磁壁移動を続けるためには磁壁構造が時間とともに変化をする必要がある。これは磁場駆動における Walker breakdown と同じである。すなわち、磁壁電流駆動が生じる場合、移動する磁壁はその構造を変えていると考えられる。こうした磁壁構造の制御が磁壁移動メモリの動作安定性を実現するために重要になる。

この 1 次元モデルと良好な対応を示しているのが、GaMnAs を用いた磁性半導体の磁壁移動である。この系の研究では、磁壁のクリープ現象など磁壁電流駆動特有の新たな振る舞いが見いだされた[26, 57-58]。一方、NiFe を用いた強磁性細線の研究では、磁壁が電流の逆方向、すなわち電子の方向に移動することが MFM 観察によって明らかにされ、スピントルクによる磁壁移動が確認された[25]。この実証実験とともに多くの研究がなされ、磁壁による電流駆動が確認された[29-31, 59-70]。また Hayashi, Togawa らによる詳細な研究から、磁壁移動速度は最大で 100m/sec 程度となること、電流駆動によって磁壁構造が変化することなどが示された[29-31, 68-70]。また、複数磁壁の位置制御なども実現され、MRTM の実現可能性が明らかにされた[27]。ただし、GaMnAs 系の結果とは異なり、1 次元モデルとの一致が悪かった。たとえば、磁壁が移動を始める閾値電流密度は  $10^{12} \text{A/m}^2$  台であるが、理論による予想は  $10^{14} \text{A/m}^2$  台と見積もられ[24]、実験的には 2 桁小さな値で磁壁が動いている[25, 29-31, 59-70]。こうした現象を説明するために多くの理論研究がなされ[51-56]、スピントルクによる磁化回転時に発生する実効的な磁場を考慮した成分 ( $\beta$  項) を取り入れた解析により実験との整合性を持たせることができた[52]。

現実の磁壁電流駆動では細線に電流を通じて発生するジュール熱の寄与などがあり、単純ではない[68-70]。必ずしも上記理論だけで説明できるものではないが、基本的な枠組みは理解されるとともに、3-94 式、3-96 式などから材料開発指針などを得ることができる。

### 3-3. 磁壁電流駆動メモリの基本概念[27]

#### 3-3-1. 2Tr-1MTJ 方式の磁壁移動メモリへの適用

磁壁電流駆動メモリは、微小磁性体中に形成した磁壁を電流で動かして磁化を反転させて 0,1 情報の状態を作り、これを磁気トンネル接合で読み出す方式をとる。

磁壁移動メモリ構造の概念図を Fig.3-3-1 に示す。

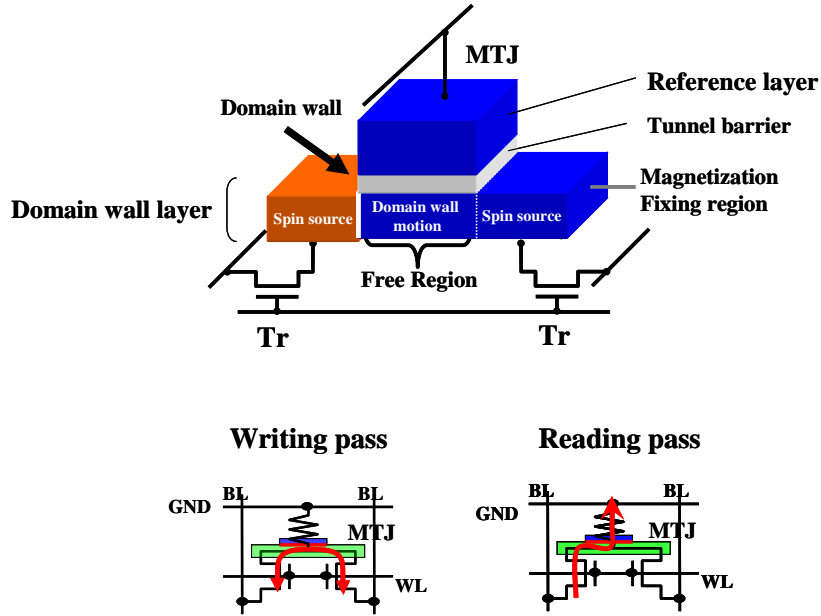


Fig.3-3-1 磁壁移動メモリセル構造の概念図

磁壁移動メモリのデータ記憶層は情報を記録する磁壁移動層、磁壁移動層の上に磁化方向を検出して情報を読み出す磁気トンネル接合 (MTJ) をサブミクロンサイズに加工した磁性パターンを基本構成とする。磁壁移動層の下部には 2 つの CMOS トランジスタが形成されており、記録再生のための電力を供給する。また、MTJ の上には ground の電位となる配線が形成され、情報の読み出しをおこなう。こうした機能を半導体素子のデバイス動作回路と組み合わせて駆動させ、メモリ動作をさせる。

メモリの動作過程の概念図を Fig.3-3-2 に示す。

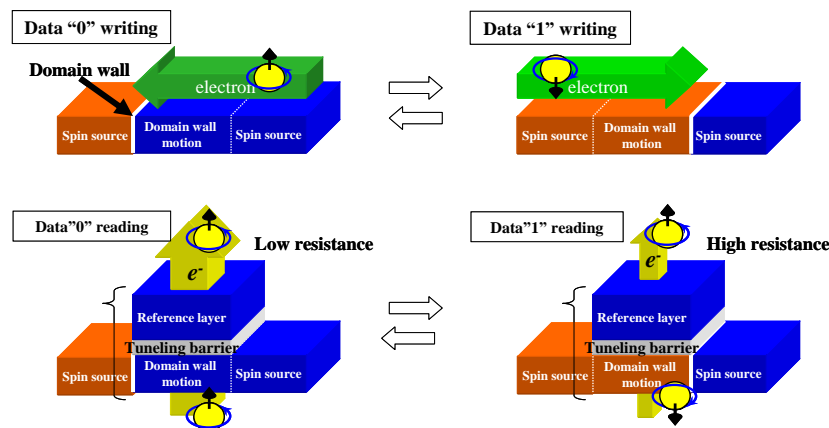


Fig.3-3-2 磁壁電流駆動メモリの動作概念図

磁壁移動メモリの動作原理は以下の通りである[27]。

まず、磁壁移動層となる磁性パターンに磁場印加で単一磁壁を導入する。これが初期状態である。この状態で、これに 2 つのトランジスタから電流を通じて磁壁を動かし、磁化反転させる。これが書き込み動作である(Fig.3-3-2 の上端)。読み出しは、MTJ の TMR 効果により、磁壁移動領域と固定層の磁化が平行配置のとき低抵抗、反平行配置のとき高抵抗となることを利用する (Fig.3-3-2 の下段)。片方のトランジスタからグラウンドとなる M4 配線の間には電圧を印加し、得られる抵抗値の違いを検出することで磁化方向が検出できる。書き込みに際しては相対的に強い電流印加が必要となるが、読み出しは微弱な電圧で実行でき、極薄絶縁体からなるトンネルバリア層への電気的な負荷が小さくて済む。このため、トンネルバリア層の繰り返し電流印加による劣化が抑制される。動作安定性に優れた方式と考えられる。

Fig.3-3-3 にこうした回路を実現するメモリの断面構造を、磁場書き込み方式 MRAM の 1Tr-1MTJ 方式との比較において示す。

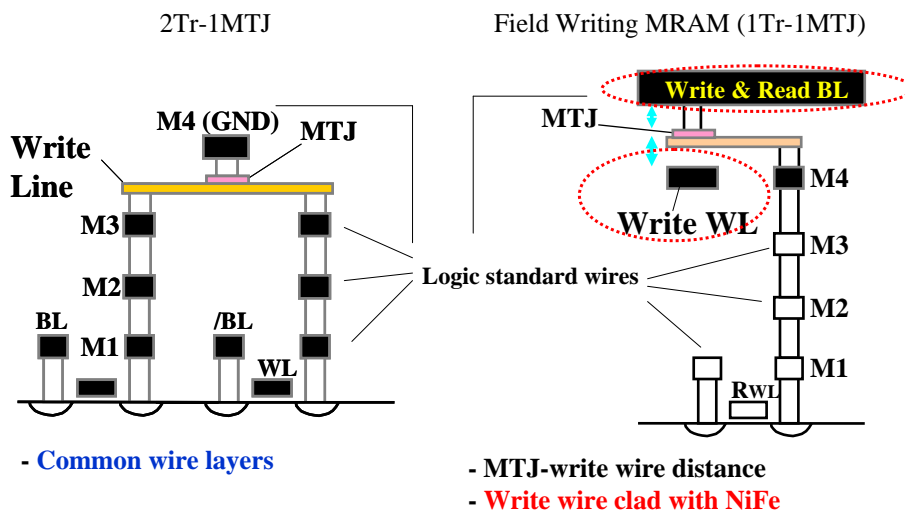


Fig.3-3-3 磁壁電流駆動 2Tr-1MTJ 方式と磁場書き込み 1Tr-1MTJ 方式の配線断面構造

2Tr-1MTJ 方式では、ロジック配線の直上に word 線と MTJ を形成し、その上に読み出し用の配線を作る。通常の半導体メモリの配線工程に磁性加工部分を追加するだけでメモリが形成できる。これに対して磁場書き込み方式では、トランジスタ駆動用の 3 層からなるロジック配線に加えて、磁場印加のための配線 (word 線) を形成し、その上に MTJ からなるメモリセル、更に磁場印加およびデータ読み出し用の配線 (bit 線) が必要である。書き込み配線からの電流磁場が十分な大きさとなり、素子間の絶縁を保つことができるような素子-配線間距離を設定する必要があるなど、デバイス設計や作製の工程が多い。2Tr-1MTJ 方式には配線構造を単純化し、加工の工程数を削減できるという利点のあることがわかる。

### 3-3-2. メモリセル用磁性パターン

サブミクロンサイズの磁性パターンに単一磁壁を形成し、電流によって可逆的に移動させる方式で動作させるためには、磁性パターンは 2 個の磁壁トラップサイトを持ち、容易に磁壁が導入されるセル構造、電流駆動ができる材料の選択が必要である。

まず、磁性細線に用いる材料検討をおこなう。最初に磁壁電流駆動現象の検証に用いられた磁性材料は、金属磁性体の NiFe[25]および磁性半導体の GaMnAs[26]である。GaMnAs は、臨界電流密度が  $10^9 \text{ A/m}^2$  と小さく、また、臨界電流密度と磁壁移動速度の関係など実験結果が 1 次元モデルとよく対応する系である。ただし、キュリー点が 150K と低いため、実用的な用途には適していない。実用デバイスへの適用は困難である。一方、NiFe (permalloy) 合金薄膜を細線化した磁性パターンについては室温で磁壁電流駆動が数多く研究されており、 $J_c \sim 10^{12} \text{ A/m}^2$  で動作し、磁壁移動速度は数 m/sec $\sim$ 100m/sec となることが報告されている[24,29,30]。Permalloy 薄膜は、優れた軟磁気特性を示す材料として知られており、磁気センサ、ハードディスクの読み出し用磁気ヘッドなど多くの磁気デバイスに用いられ実用化された実績の多いものである。室温でも磁壁電流駆動を起こすことから磁壁移動メモリへの適用が可能と考えられる。そこで、ここでは permalloy 薄膜を用いたデバイス動作検討をおこなうことにした。

次にメモリセル構造を考える。強磁性パターンの磁気構造は、強磁性体の結晶構造とその配向に起源を持つ結晶磁気異方性、パターンの形状による形状磁気異方性、磁歪を通じて応力で誘起される誘導磁気異方性による磁気異方性エネルギーが最小となるように決められる。permalloy は結晶磁気異方性エネルギー、誘導磁気異方エネルギーが小さく、磁気構造は形状磁気異方性エネルギーによる静磁エネルギーを最も小さくなるように決定される。したがってトラップサイトを 2 つ持ち、磁壁を導入しやすい形状に permalloy 薄膜を加工することにより磁壁移動メモリのセルが実現される。

まず、単一磁区を形成する条件について考える。磁壁移動材料を permalloy とすると、この磁壁幅は 100-200nm と見積もられる。磁壁幅よりも小さいパターンでは、磁壁を形成することによる交換エネルギーの増加分が静磁エネルギーより大きくなるため、磁壁が導入されない。これ以上にサイズが大きくなると、磁区に分割することで静磁エネルギーの増

大を抑制するように磁区パターンを形成する。ただし、数 $\mu\text{m}$ 以上のパターンになると多磁区化し、複数の磁壁が導入される。単一磁壁を形成するためには、サブ $\mu\text{m}$ ～ $\mu\text{m}$ の微細構造とすることがある。

磁壁トラップサイトには、外部磁場の影響で磁壁が動き出さない安定性が求められ、磁壁が移動する部分には磁壁がスムーズに電流駆動する形状となることが要請される。そのためには、十分に高いエネルギー障壁をもつ磁壁トラップサイト構造と磁壁移動を妨げない平滑な形状が必要となる。また、磁壁は磁気特性が不均一となる部分にトラップされることから、磁性パターンに形状や磁気特性の不均一な部分を形成すればそれが磁壁を固定するサイトとなる。最も単純な方式には、磁性細線の形状を制御するものと細線の磁気特性を部分的に変化させるものがある。磁性細線の形状を制御し、磁壁トラップサイトの代表的なものは、細線中に部分的に幅の異なる部分を形成する方法や細線に角をつけるなど形を変化させて磁気異方性の向きを変える方法がある。また細線の磁気特性を変化させる方法としては、磁性細線の一部をエッチングで除去したり異種の磁性体を組み合わせたりして保磁力を変えるもの、あるいは基板に保磁力の強い材料のドットパターンを形成し、その上に細線化した磁壁移動パターンを形成するなどの方法がある。以下に2つの方法について具体的に記す。

#### ① 磁性細線の形状を制御する方法

形状制御による磁壁トラップサイトの形成方向には、磁性細線の幅をノッチなど微細パターンにより部分的に細くする方法、そろばん玉をつなげたような凹凸構造を持つ細線を形成する方法、細線に角をつけるなど形を変化させて磁気異方性の向きを変える方法などがある。模式図を Fig.3-3-4 に示す。

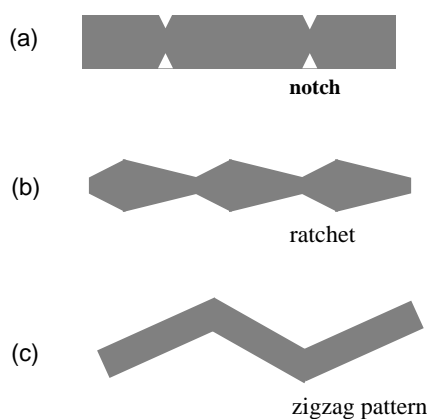


Fig.3-3-4 磁壁トラップサイトを有する磁性細線の構造モデル (a) 細線にノッチを設けたもの、(b) ラチェット構造 (c) zigzag 構造

Fig.3-3-4(a)に示したノッチ構造をトラップサイトとして作製したときの、電流注入による磁壁の振る舞いに関する研究は Magnetic Race Track Memory の開発を目的とした Hayashi らによって詳細になされている[29-31]。また、凹凸構造は磁壁電流駆動の可逆性を検証する

ことを目的とした Himeno らによってなされており、Fig.3-3-4(b)のラチェット構造と呼ばれる片側方向にだけ磁壁が動きやすくなるトラップポテンシャル構造における細線中磁壁の挙動が解析されている[62]。これらのパターンは、磁性細線の直交方向に磁場を印加することにより磁壁が導入され、ノッチなどの部分に容易にトラップできる。磁壁がトラップサイトを脱出する磁場は数 10Oe 以上であり、切り込み深さによってその磁場を調節できる。このため、磁壁のトラップ状態や安定性、トラップ状態からの脱出過程など、メモリに適用する際の動作解析には適した構造と考えられる。実際、電流駆動にともなう磁壁形状の変化など多くの知見が得られている。ところが、ノッチ構造や凹凸構造は、磁気デバイスあるいは半導体デバイスに用いられる紫外線露光のサイズ限界以下であり、安定した構造物を形成することは困難である。このため、数 1000～数 10 万個の多数の素子を形成するには適しておらず、これをメモリ用とするのは困難である。

磁気異方性の方向を変えてトラップサイトを形成する方法は、磁性パターンの形状を制御することで実現できる。たとえば Fig.3-3-4(c)に示したような細線を 120°に折り曲げた zigzag 形状にすると、折れ曲がり部分で磁気異方性方向が変わる。こうした形状の細線の zigzag の長軸方向に垂直に磁場を印加すると、角部分で磁化が反対方向となり、磁壁が導入される。また、異方性の変化する部分に磁壁はトラップされる。こうした zigzag 細線を用いて Klaui、Togawa らは磁壁電流駆動の直接観察をおこなっている[65, 68-70]。この方法は、パターンをリソグラフィの制度範囲内で細線方向を変化させれば形成できるため、容易に一樣な特性を持つものが作製可能である。デバイス応用には有効な方法と考えられる。

## ② 細線の磁気特性を部分的に変化させる方法

細線の磁気特性を変化する方法には、エッチングによる方法、異なる磁気特性の材料を部分的に接合させる方法などがある。

エッチングによる方法の代表例は、Tanigawa らによる CoCrTa 合金細線を Ar イオンミリングで部分的に薄くして保磁力を変える方式である[71]。Fig.3-2-5 に模式図を示す。

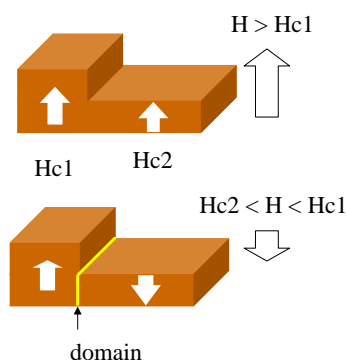


Fig.3-2-5 ステップ構造を有する磁性細線と磁壁導入方法の模式図





サイト間で磁壁移動が生じる。磁壁移動の生じた領域の磁化は反転し、0,1 状態を形成できる。この領域に磁化方向を検出するセンサを設ければ記録された情報の再生が可能である。

こうした形状の代表が U 字形状である[27]。Fig.3-3-7(a)に代表的な U 字形状パターンを示す。

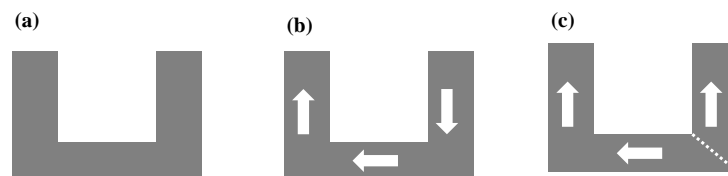


Fig.3-3-7 U 字形状磁性パターン (a)形状、(b)単磁区構造、(c)単一磁壁の導入された構造

U 字形状は、2 本の縦棒と横棒一本で構成される。サブミクロン幅の細線では形状磁気異方性により長軸方向に磁化が固定される。U 字形状の 2 本の縦棒には、長軸に平行あるいは反平行に磁化が向き、横棒にはこれと直交する方向に磁化が向く。こうした磁性パターンで磁気エネルギーが最も安定となる配置は、Fig.3-3-7(b)に示したような磁化が還流して単磁区となるものである。しかし、この状態では磁壁が形成されない。磁壁を導入するには、U 字形状の 2 つの縦棒中の磁化が平行方向となる必要がある。すなわち、縦棒の磁化が平行方向であれば、横棒部分が左（右）方向磁場を向いたとき、U 字形状の右（左）角部分に磁化方向が逆向きになる部分、すなわち磁壁が形成される（Fig.3-3-7 (c)）。この状態が容易に実現され、磁壁が安定に存在すればメモリの記録層として用いることができる。

そこで、磁壁導入方法を考える。パターン縦棒の磁化方向を平行にそろえるためには、パターンに平行な方向の磁場を与えればよい。ただし、それでは横棒の磁化方向が確定できず、横棒中心部に磁壁を形成する、あるいは左右のトラップサイトのいずれかに確率的に固定されることになる。これを防ぎ、所望の位置に磁壁を固定させるためには横棒方向の磁場を決定する必要がある。すなわち、縦棒に平行に、横棒に対しては特定方向の磁化成分を持つように磁場を与えることが必要になる。こうした要請を満たすのが、縦棒の平行方向に対して  $10\text{-}30^\circ$  傾いた方向から磁場を印加する方法である。今、Fig.3-3-8 に示したように、縦線方向に対して反時計回りに  $10^\circ$  方向から磁場を印加した場合を考える。

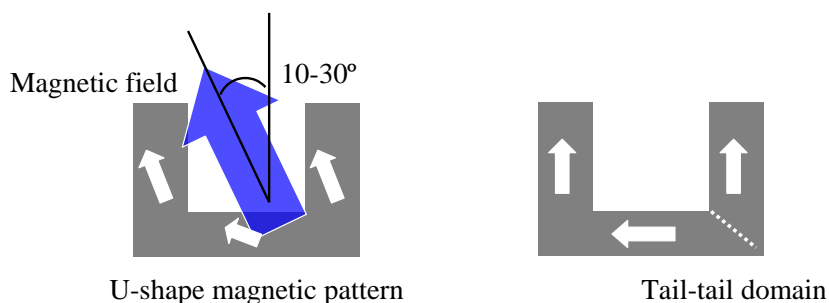


Fig.3-3-8. U 字形状パターンへの斜め方向からの着磁による磁壁導入方法と磁壁構造

磁場の主成分は縦棒方向にあるため、2本の縦棒の磁化は平行に固定される。一方、反時計回り方向（左方向）の磁場成分を持つため横棒の磁化は左側を向く。この状態で磁場を除去すると、U字形状の右端に tail-tail の 90° 磁壁が一つ形成されトラップされる。磁場の方向を時計回り方向に傾ければ磁壁は U 字の左側端部に形成され、そこがトラップサイトとなる。このように単純に磁場方向を制御することで容易に任意の方向に磁壁が導入できる。微細加工の精度内で形状が制御できるため、シリコン半導体の微細化プロセスの適用が可能となる。MRAM 開発に向けて有効な方法である。なお、縦棒は磁化が固定されるので以下では磁化固定領域、横棒は磁壁移動が起こるので磁壁移動領域と呼ぶことにする。

この磁壁導入方法が現実的であるかどうか Numata らはマイクロマグネティックシミュレーションにより検討した[27]。磁壁は、一定磁場印加の後ゼロ磁場に戻すことにより導入される。これを再現するに強磁性の U 字形状パターンに対して一定磁場を印加して磁化を飽和させた後、ゼロ磁場に戻したときの磁化配置を求めた計算をおこなった。マイクロマグネティックシミュレーションは、Landau-Lifshitz-Gilbert (LLG) 方程式に基づき、NIST で開発されたシミュレータ OOMMF を用いた。

外部磁場が印加された状態での磁化の時間変化は次の LLG 方程式で記述される。

$$\frac{d\mathbf{M}}{dt} = \gamma \mathbf{M} \times \mathbf{H}_{eff} + \frac{\alpha}{M} \mathbf{M} \times \frac{d\mathbf{M}}{dt} \quad (3-101)$$

ここに  $\mathbf{M}$  は磁化ベクトル、 $M$  は磁化の大きさ、 $\gamma$  はジャイロ磁気定数、 $\alpha$  はダンピングファクタ、 $\mathbf{H}_{eff}$  は磁化に作用する実効的な磁場である。この LLG 方程式を用いることで磁場印加あるいは磁場除去過程における磁化の変化過程と安定配置を求めることができる。そこで U 字形状パターンについて上記アイデアに基づく磁壁導入方式を検討した。

計算に用いた形状は、細線幅  $W$  に対して磁化固定領域の長さを  $2W$ 、磁壁移動領域を  $2W$  とした U 字形状パターンである。細線幅を 320nm、膜厚を 10nm として、材料パラメータには permalloy を想定し、飽和磁化の大きさを 800emu/cc、結晶磁気異方性エネルギー  $K_u=1 \times 10^3$  erg/cc、交換スティーフネス定数  $A=1$ 、ダンピングファクタ  $\alpha=0.01$  とした。また、メッシュサイズは 5nm 角とした。まず、U 字形状の磁化固定領域の平行方向に対して反時計回りに 10° 傾けた方向から 1kOe の磁場を印加して磁化を飽和させる。次に磁場をゼロし、磁気エネルギーが極小となる磁化の配置を求めた。

Fig.3-3-9 に、上記プロセスで計算して求めた磁化配置を示す。

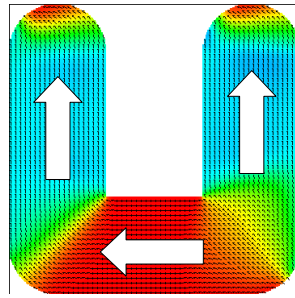


Fig.3-3-9 細線幅 320nm、膜厚 5nm の U 字形状磁性パターンに斜め方向から磁場を印加した後、磁場をゼロに戻したときの磁化配置 OOMMF によるシミュレーション結果[27]

右端に tail-tail の磁壁が導入されていることがわかる。この磁壁は、磁化が磁化固定領域では下から上、磁壁移動領域で右から左方向となる部分に形成される  $90^\circ$  磁壁であり、磁化の先端同士が付き合わさって面内で回転した transverse 構造の Néel 磁壁になっている。U 字形状パターンでは、着磁により容易に磁壁導入が可能であることを示唆している。この U 字形状パターンに対して膜厚を 5-30nm、線幅を 240-400nm の範囲で調べたところ、膜厚 20nm 以下ではどの細線幅でも単一の transverse 構造磁壁が形成された。一方、膜厚 30nm、線幅 320nm 以上のときにはパターンはいくつかの磁区に分割され、特に磁化固定領域に磁化が渦状に回転して中心部分に膜面垂直方向の成分を持った vortex 磁壁を形成した。NiFe のように結晶磁気異方性の小さい磁性体の薄膜では反磁界の影響で面内磁化が安定化し、膜厚 20nm までは磁化が面内回転する transverse 構造の磁壁が形成される。一方、30nm 以上になると反磁界の影響が低減するため垂直磁化成分が存在できるようになり、垂直方向に磁束の吹き出し口を持つ vortex 磁壁が安定化する。その結果、パターン中には transverse 構造と vortex 磁壁が形成されるようになる。こうした結果は、Nakatani らによる磁性細線の磁区構造と対応する。磁壁移動メモリは繰り返し磁壁移動に対して動作が安定である必要があり、そのためには磁壁形状の変化を起こさないことが要求される。単一の磁壁構造となるためには、transverse 構造が形成される膜厚 20nm 以下にするのが適していると考えられる。

また、外部磁場印加にともなう磁壁移動についてシミュレーションをおこない、磁壁移動の可逆性動作可能性、トラップサイトの安定性を調べた。その結果、約 100Oe の磁場印加により磁壁がトラップサイトから脱出し、磁化が面内回転しながら transverse 構造を維持した状態で、たとえば右側の角に形成された磁壁が左側の角に移動した。この結果は、磁壁がトラップサイトに transverse 構造を保ったまま安定化され、2 カ所のサイト間を往復できることを示している。100Oe の印加磁場では磁壁移動層の磁化は部分的に傾くが、磁場をゼロに戻すともとの状態に戻り、磁壁移動しないという計算結果になった。磁壁が depin する 100Oe 以下では、磁壁が角に安定に留まっていることを示す。MRAM の外部磁場耐性は約 80Oe 以上と想定されているので、U 字形状パターンでは磁壁トラップの安定性が確保さ

れ、また磁壁形状を変えずに安定なトラップ間移動が起こることが予想される。更に、セル微細化にともなう磁壁移動の安定性を調たところ、U 字形状では幅 30nm の細線まで安定な磁壁形成および磁壁移動が可能なが示唆される結果が得られた。これは、将来の微細化に対応できるものとしてデバイス開発上有望なものと考えられる。

#### 3-3-4. 磁壁移動メモリへの適用

前節で述べたように **permalloy** を用いた U 字形状パターンの角部分には斜め方向からの磁場印加によって磁壁導入が可能であり、U 字の角部分は安定なトラップサイトとなって 2 つの角の間を磁壁移動すると考えられる。このパターンを高速動作可能な 2Tr-1MTJ 方式に適用できるように電流印加機構と磁化方向を読み出す検出機構を設ければメモリセルを実現する可能性がある。

書き込み動作を実現するためには、あらかじめ電流印加回路を通じて動作可能な CMOS トランジスタと U 字形状パターンを接続させることが必要である。磁壁を移動させるためには、電流は磁壁移動する領域よりも外側から与えられることが必要となる。そのためには、電流端子は磁化固定領域に接続すればよい。CMOS トランジスタから Cu 電極を通じて **permalloy** に導入される電子の持つスピンはランダムな方向を持つ。電流による磁化反転は磁化と電子スピンの角度に依存するため、電子スピンのランダムであると磁化と作用するトルクが平均化され小さくなって実効的なスピントランスファートルクが減少し、臨界電流密度が増加する可能性がある。ところが磁化固定領域に電流端子があると、Cu を通じて導入された電子が一方向の磁化を持つ **permalloy** 中を通過することにより偏極される。こうしてスピン偏極された電子が磁壁に作用すると、実効的に多くの電子が磁化にスピントランスファートルクを作用するようになり、材料特性から期待される臨界電流密度に近い電流で磁壁移動が起こると考えられる。

次に読み出し方式を考える。磁壁移動メモリも従来型の MRAM と同様に磁化方向がデータに対応する。したがって磁化方向の変化する磁壁移動領域に MTJ を形成すればデータを読み出すことができる。MTJ は磁壁移動層の上下いずれにも形成することが可能であるが、磁壁移動層の膜質制御や電極形成の容易さ、メモリサイズの観点から上側に形成することが有利である。すなわち、配線から引き出した電極端子の直上に U 字型の磁壁移動パターンを形成し、磁壁移動領域上に MTJ を加工して読み出し配線端子に接続した構造とすることが単純でサイズの縮小にも有利な素子となる。また、下地層は伝導性であれば任意に選べるため磁壁移動材料の膜質制御にも有利である。これに対して MTJ を下側に形成する場合には基板側に形成した MTJ の読み出し端子を引き出すための領域が必要となりセルの面積が増加する。また、磁壁移動層がトンネルバリア層の上になるため Al-O のような非晶質あるいは(001)に強配向した MgO といった材料の上に **permalloy** を作製することが必要となり、結晶配向の制御が困難となって磁気特性の最適化に不利である。こうした考えて基づき、我々は下から電極をとる構成をとることにした。メモリの構造を Fig.3-3-10 に示す。

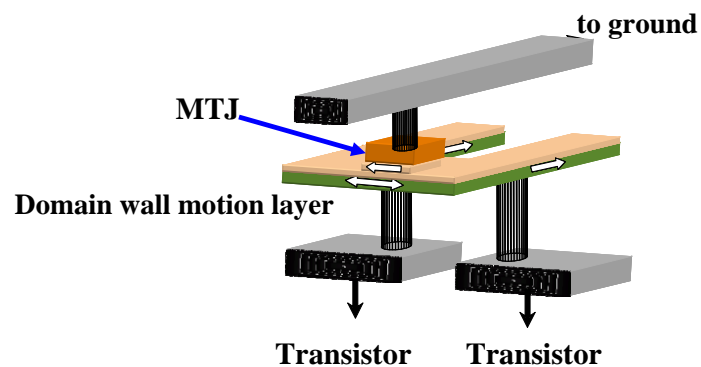


Fig.3-3-10 U 字形状パターンを用いた磁壁移動メモリセルの模式図

まず CMOS からの Cu 電極を平滑化した表面に top-pin 構成の MTJ を形成し、U 字形状に加工する。次いで磁壁移動領域部分だけの MTJ を残し、他の部分を削る。素子間に絶縁膜を形成した後、MTJ と読み出し用の電極を取り付け配線につなぐ。MTJ の MR 比はトンネルバリア層が AlO、MgO いずれの場合も 40%以上となり、検出速度の高速なデバイスとなる。こうした方法で電極を形成した基板上に U 字形状パターンと MTJ を形成した素子を作製し、磁壁導入電流駆動による磁壁移動実験をおこないメモリの基本動作を調べた。

### 3-4. U 字形状パターンを用いた磁壁移動メモリの動作検証

これまでに、磁壁移動メモリの基本概念と構成について記述した。以下には、これを検証した実験結果について述べる。まずメモリパターンの作製方法を概説した後、磁性パターンへの磁壁導入、電流印加による磁壁移動、MTJ を使ったメモリ動作の検証について論述する。

#### 3-4-1. 磁壁移動メモリの試作

既に述べたように磁壁移動メモリの基本構造は CMOS トランジスタ、下部配線、磁壁移動層、MTJ、上部配線で構成される。データの書き込みは回路に接続された CMOS トランジスタにより磁性パターンに電圧が印加され、流れた電流で実行される。CMOS トランジスタからは高速パルスが制御性よく与えられ、デバイスを動作させるには有効であるものの与えられる電流は一定の範囲に制限される。このため新規のデバイス動作を検証する目的には使いにくい。そこで、CMOS トランジスタは形成せず、外部からの電流導入用配線のみを形成し、その上に磁性膜を形成、加工して磁壁電流駆動、データの読み出しをおこなう素子を作製してメモリの基礎動作を調べた。磁壁位置は磁化の向きに依存して電気抵抗が変化する異方性磁気抵抗（Anisotropic Magnetoresistance : AMR）効果を利用して検出した。磁壁は磁化方向が変化する部分であり、これが形成されると抵抗値が変化するからである。MTJ と同様に磁化固定領域に 2 カ所、磁壁移動領域の中心部分に 1 カ所電流端子を形成したとき、右角、左角における抵抗値を測定、比較することで磁壁の有無がわかる。すなわち、permalloy を磁壁移動層とした場合、右(左)角に磁壁が形成されていれば右(左)角の抵抗が小さくなることを利用すれば磁壁位置を検出できる。一般に AMR 効果は比較的大きな値を示す permalloy でも 2-3%と小さいため読み出し信号が小さく十分な精度で磁壁位置を検出するには時間がかかるという問題点はあるが、単層 NiFe を加工した磁性パターンに電極を形成するだけでよいので工程数が少なくてすむという利点がある。

#### 3-4-2. 試料作製

##### ・基板の作製

磁壁移動メモリ検討用の基板作製手順は以下の通りである。

まず Si 基板上に SiO<sub>2</sub> 膜をプラズマ CVD（Chemical vapor deposition）で作製し、その上にスパッタおよびめっきによって Cu 膜を形成する。レジスト塗布の後フォトリソグラフィでレジストの配線パターンを形成した後、RIE 法により Cu を加工し、その上に再びプラズマ CVD で SiO<sub>2</sub> 膜を作製する。配線からの電極をとるために穴を形成し、その中にめっきで Cu を埋め込み via を作製する。その後、CMP（Chemical Mechanical Polish）法で研磨して平滑な表面を作製する。

こうして作製した Cu 配線付き基板上に permalloy の磁壁移動層あるいはこれを自由層とした MTJ を作製する。成膜には磁性膜スパッタ装置 Magest-T200(ULVAC 製)を用いた。

- ・磁性層成膜

磁壁移動層となる permalloy は、組成 Ni-18.5wt%Fe (Ni-19at.%Fe) の合金ターゲット（日鉱金属製）を Ar で DC スパッタして作製した。膜組成はターゲット組成と同じ Ni-19at%Fe であった。デバイス検討用の膜構成は

Ta/NiFe(5-30nm)/Ru(5nm)/Ta(3nm)/基板

であり、真空一貫成膜で作製した。permalloy 成膜時には、一方向に約 200Oe の磁場が印加されている。なお、Ru/Ta 下地は permalloy と基板の密着性を良くするとともにの軟磁気特性を向上させるために形成した。

MTJ は上記 permalloy の上に Al-O トンネルバリアおよび積層フェリ結合型の固定層を積み上げた次の構成である。

Ta(5)/PtMn(20)/CoFe(2.5)/Ru(0.9)/Co(2.5)/Al-O(0.7)/NiFe(x)/Ru(5)/Ta(3)/基板

磁性膜、下地膜などの金属膜は DC スパッタ法で作製し、Al-O トンネルバリアの作製にはラジカル酸化法を用いた。トンネルバリア膜の作製も含め、成膜は  $10^{-5}$ Pa 台の真空一貫雰囲気でおこなった。この膜を 1.2T の磁場中で 275°C、5 時間の熱処理をおこない、PtMn を反強磁性状態にして交換結合をつけた。着磁には、200mm ウェハに 1.2T まで真空中で磁場印加できる磁場中熱処理炉（ヒューテックファーマス社製）を用いた。

- ・メモリパターンの加工

電極つき基板上に形成した permalloy 単層あるいは MTJ をは以下の手順で加工して U 字形状パターンのメモリセルとした。

まず、磁性膜上にハードマスクとして絶縁膜  $\text{SiO}_2/\text{SiN}$  膜を CVD で作製する。次いでレジストを塗布し、フォトリソグラフィにより U 字形状のマスクパターンを形成する。これを Ar イオンミリング法でエッチングし、U 字形状パターンに加工する。このとき、U 字形状の磁壁移動方向は成膜時のウェハの着磁方向となるように設定した。次に、フォトリソグラフィで U 字形状パターンの磁壁移動領域中心部分に楕円状パターンを形成する。これを RIE および Ar イオンミリングによって MTJ 以外の部分は permalloy から下の磁性膜を残し、MTJ 部分は膜全体を pillar 状の楕円形状に残す。この上に絶縁体を形成して平滑化し、MTJ 部分に via と呼ばれる縦穴をあけ、めっき法により Cu 電極をここに埋め込む。この上に Cu をめっきで作製し配線状にパターニングし電極に接続する。AMR 効果により Permalloy 単層の磁壁電流駆動特性を評価する試料も基本的には同じ構成である。ただし MTJ がないので、 $\text{SiO}_2$  絶縁層の形成してある U 字形状パターンの磁壁移動領域の中心に穴を開け、permalloy に直接 Cu を接続させた電極・配線を形成した。

### 3-4-3. 膜磁気特性および磁壁電流駆動評価

膜の磁気特性測定には試料振動型磁力計（vibration sample magnetometer: VSM、玉川製作所製）を用いた。また素子評価に際して、磁壁電流駆動実験のためのパルス電流の注入に

パルスジェネレータ（HP 8110A）、電気抵抗の検出には半導体パラメータアナライザ（Agilent 4156C）を用いた。

磁化状態の観察には磁気力顕微鏡（Magnetic Force Microscope: MFM : Nanoscope V, Veeco 製）および SPring-8 BL25SU 設置の光電子顕微鏡装置を用いた。磁壁移動メモリの動作検証には磁区観察が重要であるので、以下、その手法について述べる。

- ・ 磁気力顕微鏡(MFM)観察

permalloy などの面内磁化膜およびそれを加工した細線に形成される磁壁幅は 100-200nm である。このため U 字形状磁性体パターンの磁区構造を観察するには、100nm 以下、望ましくは 10nm オーダの空間分解能を有する磁区観察手法が必要である。また、現実の素子動作状態を損なわない状態で観察するためには、素子の表面をみることができする方法であることが望ましい。こうした要件を満足する方法が磁気力顕微鏡（MFM:Magnetic Force Microscope）である[73]。

MFM は、走査プローブ顕微鏡（SPM: Scanning Probe Microscope）の一種であり、サブミクロン磁性体を高分解能かつ簡便に測定できる方法である。ナノメータスケールの先端を持った探針を試料表面の極近傍に近づけて走査し、両者に作用する力や伝導などを 2 次元マッピングして表面キャラクタライズする手法を SPM という。SPM は、ナノメータスケールの空間分解能を有し、表面に関わるさまざまなパラメータを比較的簡便な装置で測定解析できる。そのため、表面の基礎研究からデバイス形状の測定など製品開発まで幅広い分野で使われている。探針と表面の間の作用する力には、原子間力、磁気力、電位、表面摩擦力などがある。MFM は探針と試料の間に作用する磁気力を検出して磁化の配置、すなわち磁区構造を明らかにする方法である。微細加工によりナノメータオーダの先端を持つ四角錐などの形状にした Si 探針表面を数～数 10nm の極薄強磁性膜で被覆した磁性探針を用いる。探針を試料表面に近づけて走査させると探針先端と表面原子とに原子間力が作用する。これを一定範囲で掃引して表面形状像を得るのが原子間力顕微鏡(Atomic Force Microscope)である。MFM では磁性探針を振動させながら試料表面上を走査させ、AFM 同様の表面形状像を得ると同時に探針を数 10nm 程度浮かせて形状像と同じ箇所を走査させる。磁性探針と試料の作る漏洩磁場との間には磁気力が作用し、振幅、位相、振動周波数といった探針の運動状態が変化する。探針運動の変化は試料表面の漏洩磁場の空間勾配によって誘起されるので、これらを 2 次元画像とすることで磁場勾配の空間分布像が得られる。得られた磁場勾配の空間分布は磁束の分布に対応し、磁束分布は磁化方向の変化する部分すなわち磁壁に対応することから、得られた像は磁壁の空間分布を見ていることになる。

MFM の空間分解能は約 20nm と高く、試料表面の観察が室温・大気環境で可能である。磁性体の加工パターンをそのままの形で観察可能であり、磁壁移動メモリなどデバイスと直接観察できるという利点がある。磁性探針からの漏洩磁場が試料の磁化状態に影響を与



えるという問題はあるが、ハードディスクの記録パターン観察や、サブミクロンサイズの磁性円盤に現れる **vortex** 磁化構造の解明[74]をはじめ、多くの用途で用いられている。磁壁電流駆動の研究にも適用されており、Yamaguchi や Hayashi らは 100-300nm 幅の **permalloy** 細線の磁区構造を観察している[25,28-29]。

本実験で、磁化配置の観察には Nanoscope V (Veeco, Digital Instruments 製) を用いた。Tapping mode と呼ばれる探針を一定周波数で振動させる方法により形状像を得た後、表面から 20nm リフトアップし、試料からの漏洩磁場による位相変化を検出して磁気像とした。ここでは探針の磁性体が N 極となるように着磁し、像の暗い色の領域で引力、明るい領域で斥力が作用していると定義して観察をおこなった。

まず、最適な探針の選定をおこなった。前述のように **MFM** は、探針と試料の間に作用する磁気間力を利用するため、探針から発する磁場によって試料の磁化が反転あるいは回転を起こすことがある。特に **permalloy** のように軟磁気特性に優れた材料を用いた試料は保磁力が小さいため、その影響が顕著になる。これを回避するためには、探針からの漏洩磁束を弱くする必要があるが、磁束が小さいと試料・探針間に作用する磁気力が低減し、S/N の低い像となる。このため、試料への影響が弱く、良好な画像を得るために最適な磁化を持つ探針を用いて観察することが必要となる。こうした観点で探針を調べ、本実験には、SmartTip 製 SC20-M を用いた。この探針は、バネ定数 2.8N/m、共振周波数 75KHz のカンチレバーに形成された Si からなる四角錐の先端一面のみに Ni-Co 系磁性体が 20nm 形成されており、先端の磁化構造が単磁極的になっている。このため、漏洩磁束が弱く試料磁化への影響は少ない。また分解能は 25nm と高く、100nm 程度の磁壁を有する磁性体の観察に適した探針である。

#### ・ XMCD-PEEM

メモリセル用サブミクロン磁性体パターンに形成された磁区構造を観察するには、試料表面から面内磁化膜の磁壁幅以下の高い空間分解能を有する手法を用いることが必要である。**MFM** とともにこれを満たすのは、X 線磁気円二色性を用いた光電子顕微鏡 (X-ray Magnetic Circular Dichroism Photo Emission Electron Microscope: XMCD-PEEM) である[75]。前述のように **MFM** は簡便かつ高分解能な磁区観察が可能であり、磁気記録媒体や微小磁性パターンの研究に用いられている。しかし、磁性を帯びた探針を振動させながら磁性体試料表面に近づけ、磁性体から漏洩する磁束が探針の振動に与える変化を検知する方式であるため、**permalloy** を用いた磁気パターンのように形状磁気異方性だけで磁壁構造を形成し、トラップサイトから磁壁の脱出する磁場 (depin 磁場) が数 10Oe である場合、探針からの磁場がパターン中の磁化構造を変化させてしまうことがある。このため、**MFM** は磁壁移動メモリ用磁化パターンの磁区観察をするのは困難である。プローブからの磁場のない観察手法が必要とされる。

試料に磁気的な影響を与えず、高分解能で観察できる手段が XMCD-PEEM である。

XMCD-PEEM は、元素の内核から励起される電子の遷移確率はそのスピン方向と X 線の右回り偏光、左回り偏光に依存して異なる X 線磁気円二色性を利用した光電子顕微鏡である[75]。元素ごとの磁気情報が測定できる装置であり、分解能は 50-100nm である。MFM と比較すれば分解能は低い、元素選択性や外部磁場によって試料の磁気状態を壊さず測定できるという利点がある。多層、多元素で構成される磁壁移動素子の観察には適した手法と考えられる。こうした利点を生かして、これまでに、微細磁性パターンに対して多くの研究がなされている[75-78]。磁壁電流駆動に対しても Klaui らは、permalloy のリング状パターンや zigzag 細線に代表される微細パターンについて磁区観察をおこない、磁化構造や磁壁電流駆動に関する研究を報告している[79-81]。

Fig.3-4-1 に XMCD-PEEM の原理図を示す。

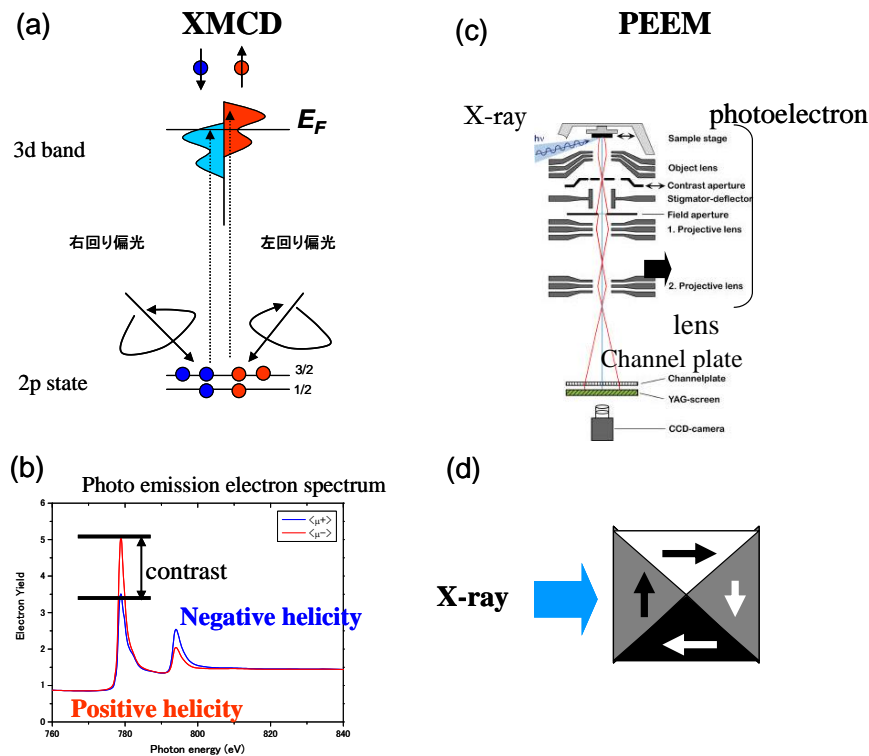


Fig.3-4-1 XMCD-PEEM, (a) XMCD の原理図、(b)ヘリシティに依存した光電子スペクトル、(c) 光電子顕微鏡装置の構成図、(d)PEEM 像の概念図

遷移金属磁性体は、2keV 以下の軟 X 線のエネルギー領域の X 線を照射すると 2p 軌道の電子が 3d 軌道に励起され、吸収が起こる。遷移金属の磁性は 3d 電子が担い、アップスピンバンドとダウンスピンバンドとが分裂している。このため、内殻から励起された電子はアップスピンを持つときアップスピンバンド、ダウンスピンを持つときはダウンスピンバンドに遷移し、X 線の吸収構造もスピン状態に依存したものとなる。すなわち、電子の励起確率はスピンの方向と円偏光 X 線の回転方向（ヘリシティ）に依存する。たとえば、右回り

円偏光に対してアップスピンが励起され、左回り円偏光に対してはダウンスピンが励起される。上述のように励起された電子の遷移先はスピンの方向に依存するため、ヘリシティと磁性体のスピンの方向、つまり磁化の方向に依存して電子の遷移確率が変化する。これを X 線磁気円二色性(XMCD)という(Fig.3-4-1(a))。この現象のため、磁性体表面では磁化状態と X 線のヘリシティに依存して電子の遷移確率が異なり、表面からの光電子量が変化する。右回り偏光を照射したときの光電子と左回り円偏光の光電子の差が磁性体の持つ磁気モーメントの大きさを反映するので、差を解析することで精密にスピン磁気モーメント、軌道磁気モーメントを分離して得られるなど磁気モーメントに関する情報が得られる(Fig.3-4-1(b))。また、この右回り、左回り偏光を照射したときに磁性体からたたき出される光電子の 2 次元像をとり、その差を求めると磁化方向を反映した像が得られる。たとえば、右回り円偏光の X 線を照射したとき、アップスピンが優勢な領域では光電子量が多くなり、ダウンスピンが優勢な領域では少なくなる。X 線の入射方向に対して遷移確率の高い磁化の方向を向いたとき明るく、逆方向のとき暗くなるように差をとれば、その画像から磁化の方向を決めることができる(Fig.3-4-1(d))。こうした微小領域の磁化状態に対応する光電子の強度分布を電子レンズにより拡大、結像させ、検出器に投影させる方法が XMCD-PEEM である(Fig.3-4-1(c))。

本研究では、この方法を用いて面内磁化型磁壁移動素子の磁区を観察し、その基本動作検証を試みた。ここでは、着磁による磁壁導入および磁場印加にともなう磁壁移動過程の解析を、異なる形状のメモリセルパターンに対しておこない、磁壁トラップサイトの安定性と形状の関係を明らかにした。

X 線磁気円二色性の効果は弱く、軟 X 線領域で十分な強度を得て、きれいな円偏光を取り出すためには強力な X 線源が必要とされる。このため、装置は大型放射光施設に設置されている。本研究では、大型放射光施設 SPring-8 の BL25SU に設置されている ELIMITEC 社製の XMCD-PEEM 装置を磁区観察に用いた。BL25SU では 3d 遷移金属磁性体の 2p-3d 電子の励起する 2keV 以下の軟 X 線領域を取り出しており、permalloy の磁区観察に適した光源である。XMCD-PEEM に導入されているこの X 線を右回り偏光、左回り偏光に切り替えて照射し、磁性パターンの光電子像を得、左右偏光の像の差分をとって磁区像を得た。装置は視野径  $5\mu\text{m}\phi \sim 100\mu\text{m}\phi$  の領域が観察可能であり、分解能は 50-100nm である。

#### 3-4-4. 磁壁移動メモリの動作検討

##### ・ 磁壁導入

まず、磁壁電流駆動メモリ動作検証素子への磁場印加による磁壁導検討した。ここでは、permalloy 単層で形成したパターンに電極をつけた素子を用い、磁場を印加した後の磁壁位置を 3 端子による AMR 効果で検出した。まず、1kOe の外部磁場を U 字形の磁壁移動層に対して時計回りに  $0-360^\circ$  の範囲で  $5^\circ$  刻みで回転させて与え、磁場をゼロに戻した後に AMR 効果で磁壁の有無を確認した。Fig.3-4-2 に磁壁位置検出方法を示す。

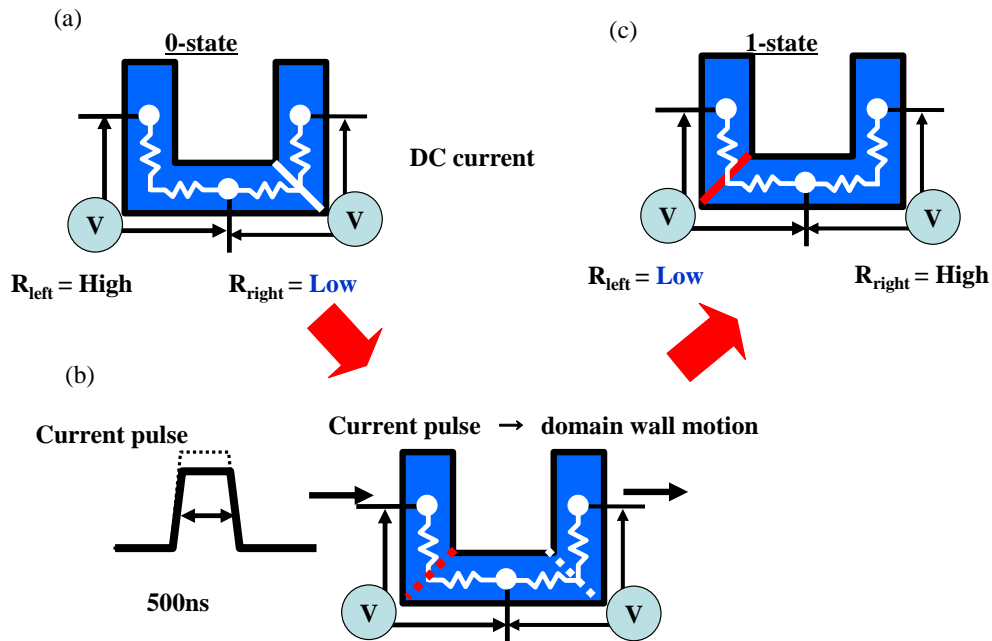
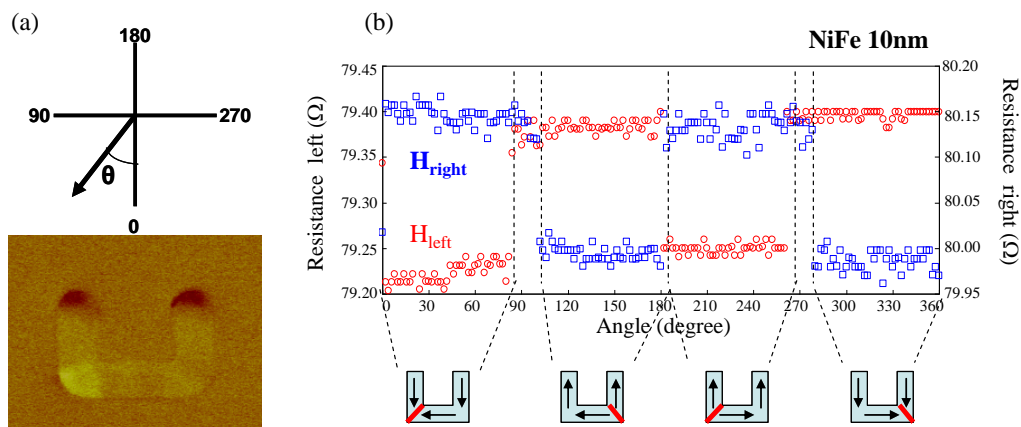


Fig.3-4-2 AMR を用いた磁壁位置の測定測定方法

U 字形状パターンには 2 つの磁化固定領域と磁壁移動領域の中心部分に電極が設けられている。右(左)側の磁化固定領域と磁壁移動領域の間の抵抗を  $R_{\text{right}}$ ( $R_{\text{left}}$ )として両者を比較する。permalloy では電流方向に対して磁化方向が傾くと抵抗が減少することから、磁壁が存在すると抵抗が下がる。上述のように磁壁は着磁によって形成されることから、磁場印加条件による  $R_{\text{right}}$  と  $R_{\text{left}}$  の高低を評価することで、磁壁位置が確認できる。この原理にしたがい磁場印加方向と  $R_{\text{right}}$  と  $R_{\text{left}}$  の大きさを評価した。まず、磁場 1kOe を Fig.3-4-3(a)の定義にしたがった角度で回転させて印加し、そのときの  $R_{\text{right}}$  と  $R_{\text{left}}$  の関係を示したのが Fig.3-4-3 (b)である。



Fi.3-4-3 (a) 磁壁導入に際して磁場を印加した方向の定義 [27]

(b) 磁場を印加しゼロ磁場に戻した後の右角、左角の抵抗値 磁場印加方向依存性

$0^\circ \sim 85^\circ$  の範囲では  $R_{\text{left}}$  が  $79.25\Omega$ 、 $R_{\text{right}}$  は  $79.4\Omega$  であり  $R_{\text{left}}$  が小さいことがわかる。抵抗変化は  $0.15\Omega$  であり、測定装置に対しては十分な精度で検出できる変化である。ただし、MR 比は約 0.2% であり、permalloy の磁気抵抗効果から予想される 2% 程度の抵抗変化と比べて小さい。これは下地膜である Ru への分流や磁化の回転角度が最大の抵抗変化をする直交方向とは異なる成分が磁壁内部に多くあることなどが要因と考えられる。いずれにしても磁化方向が異なることに起源を持つ抵抗変化が生じていると考えられ、磁壁形成に対応する結果と考えられる。更に磁場印加方向依存性をみると、 $95^\circ \sim 180^\circ$  は  $R_{\text{right}}$ 、 $180^\circ \sim 265^\circ$  は再び逆転して  $R_{\text{left}}$ 、また  $275^\circ \sim 360^\circ$  では  $R_{\text{right}}$  が小さくなっている。この結果は磁場印加方向が  $90^\circ$  回転するとともに磁壁が左、右、左、右に形成されたことを示しており、着磁の方向から予測される磁壁位置に対応する。磁場印加方向によって磁壁位置を制御できることを示している。このとき磁場が磁化固定領域に対して  $0^\circ$ 、 $180^\circ$ （平行、反平行方向）であるとき、わずかな角度変化で磁壁移動領域の磁化は反転して磁壁位置が変化している。軟磁気特性に優れた permalloy を用いているため、磁壁移動領域に磁場成分があると、その部分の磁化が磁場方向を向き、磁壁は磁場の向かう方向の端部に形成されることをあらわしている。一方、磁場が磁化固定領域に対して直交する方向である  $90^\circ$ 、 $270^\circ$  の場合には、 $\pm 5^\circ$  の範囲で  $R_{\text{right}}$  と  $R_{\text{left}}$  はともに高抵抗状態になる。これは 2 本の磁化固定領域の磁化が平行配置にならないため磁壁が形成されないことを示すと考えられる。

以上の結果は、着磁に際しては磁壁移動領域に平行から  $\pm 5^\circ$  程度の狭い範囲をのぞけばパターンに対して斜め方向の磁場で所望の位置に磁壁が導入できることを示している。

次に、磁壁導入を確認するため、U 字形状磁性パターンの磁区観察をおこなった。磁化配置には MFM および XMCD-PEEM を用いた。

Fig.3-4-4 は線幅 320nm および 400nm の U 字形状パターンに対して、磁化固定領域の平行方向から反時計回りに  $10^\circ$  回した方向から、下から上に向けて  $N \rightarrow S$  の磁場を印加して着磁したときの MFM による磁区観察結果である。ここでは、探針の先端が S 極となるように着磁し、視野範囲を  $10\mu\text{m}$ 、掃引速度を 1Hz として測定をおこなった。図面では N 極との作用（引力）が茶色、S 極との作用（斥力）が黄色となるように定義している。

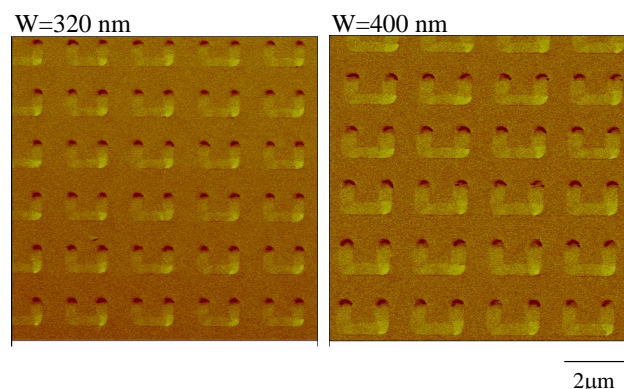


Fig. 3-4-4 磁壁導入後 U 字形状パターンの MFM 像

U 字形形状パターンの磁区像から、磁化固定層の先端部分に引力が作用し、磁壁移動領域の右端部から右側の磁化固定層の下部に斥力の作用していることがわかる。これは、磁化固定領域の先端は N 極であり、右端部に S 極の磁束が出ていることを示し、Fig.3-4-5 のような磁化配置であることを示す。

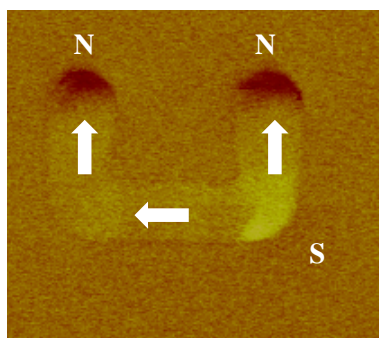


Fig.3-4-5. U 字形形状パターン MFM 像の磁化配置

これは U 字形形状パターンに対する着磁方向から予測される配置であり、所望の磁化配置が実現されたことを示している。この磁区パターンは  $10\mu\text{m}$  角で観察されるすべてのパターンで同じように見られている。広い範囲で磁壁導入が可能なことを表している。このとき磁化反転の遷移領域である磁壁幅は約  $100\text{-}200\text{nm}$  であり、permalloy 磁性細線で予測される磁壁幅と対応している。また、詳細に見ると、磁壁には端部に輝点が形成されている。輝点部分は磁束が集中して漏洩していることを示しており、これを軸として磁化が回転を起こしていることを示す。なお、Fig.3-4-4 をみると、磁壁には輝点を持つものと持たないものがあり、輝点の位置も磁壁移動領域と磁化固定領域のいずれかに現れている。磁壁位置は同じであるが、磁化回転の中心は素子ごとに異なっている。

MFM は探針が磁化しているため漏洩磁束がパターンの磁気構造を擾乱する可能性がある。そこで、X 線をプローブとして観察時の磁性パターンへの磁場影響を排除できる XMCD-PEEM を用いて磁区構造の確認をおこなった[82]。Fig.3-4-6 に細線幅  $320\text{nm}$ 、 $400\text{nm}$  のパターンに対して Fig.3-4-2 と同一の条件で着磁した磁性パターンの磁区観察結果を示す。



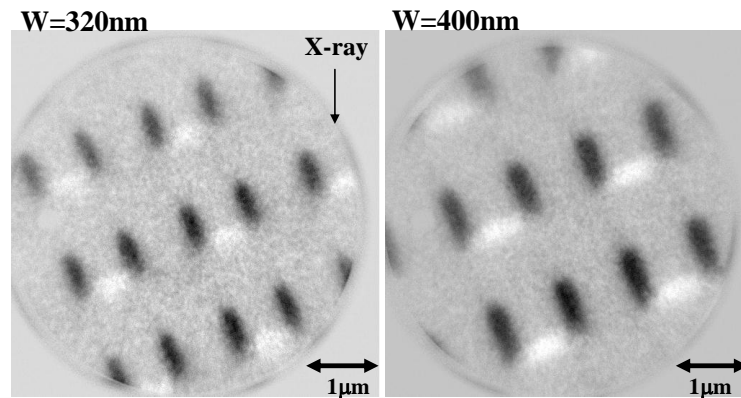


Fig.3-4-6 磁壁導入後 U 字形状パターンの XMCD-PEEM 像

すべてのパターンで磁化固定領域が黒、磁壁移動領域が白の磁区像になっている。ここでは X 線入射方向に対して平行な磁化がある場合に明るく、反平行方向の場合には黒くなるように定義していることから、磁化固定層の端部に N 極が形成され磁壁移動部分は右から左に S から N 極となる磁化配置である。この様子を示したのが Fig.3-4-7(a)である。これを裏付けるため、OOMMF シミュレーションにより磁化配置を計算した。その結果が Fig3-4-7(c)であり、右端に tail-tail の磁壁が形成になることが示される。Fig.3-4-7(c)は、図面の上（下）から下（上）に X 線が入射されたときに白（黒）となるように配色したものである。これとあわせるため、PEEM 像のコントラストを白黒反転させたのが(b)である。PEEM 像とシミュレートした像とが良く対応することがわかる。着磁により、所望の磁化配置になっていることがプローブによる磁場擾乱のない観察手法によって確認することができた。

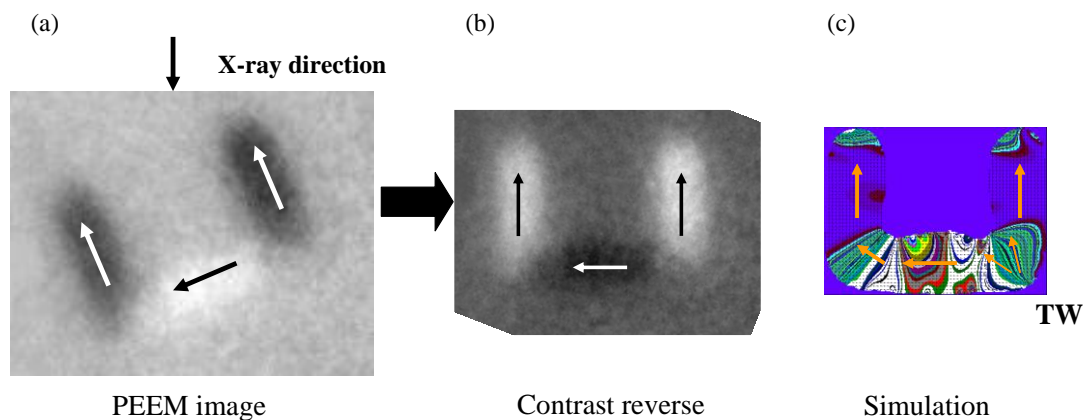


Fig.3-4-7 U 字形状パターンの磁化配置 (a) PEEM 像 (b) 白黒を反転させて描いた PEEM 像 (c) OOMMF によるシミュレーション結果

また、視野径  $30\mu\text{m}\phi$  の広い範囲で多数の U 字形状パターンの観察した結果、すべてのパ

ターンで同一の磁化配置になっていることが確認された。(Fig.-3-4-8) これは、着磁により、多数の素子の中に一様に磁壁導入ができたことを示している。

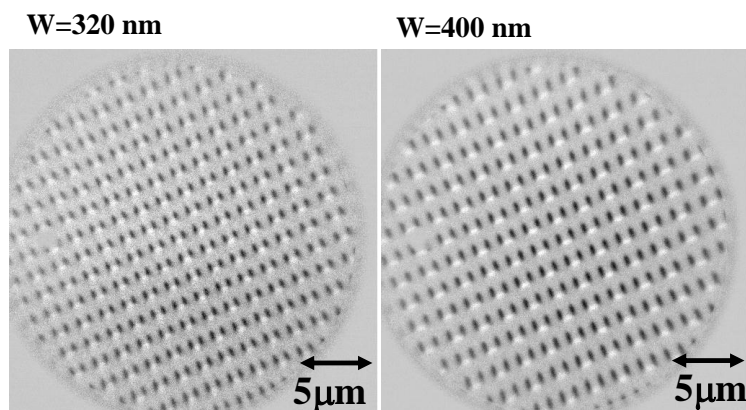


Fig.3-4-8 広視野径で観察した U 字形状パターンの PEEM 像

以上の結果から、AMR 効果を利用して検出した抵抗変化が確かに磁壁位置に対応していることが確認された。そこで、以下ではパルス電流を印加し、AMR 効果で磁壁位置を検出する方法で磁壁電流駆動を調べた結果について述べる。

### 3-4-5. 磁壁電流駆動

#### 3-4-5-1. 電流評価による磁壁電流駆動

磁壁電流駆動の測定フローは Fig.3-4-2 の(a)(b)(c)の順になされる。まず着磁により磁壁を導入し、磁化固定領域につないだ二つの電極間に 500nsec のパルス電流を与えて磁壁に電子を作用させる。次いで、磁化固定領域と磁壁移動領域の間で抵抗を測定する。得られた  $R_{\text{right}}$  と  $R_{\text{left}}$  の高低を評価することで磁壁位置を検出する。その結果、電子の方向すなわち電流と逆向きに磁壁が動けば、スピントルクが作用して磁壁移動が生じたことが示される。

細線幅 360nm、permalloy 膜厚 10nm の U 字形状パターンに対してパルス強度を変えて電流を与えたときの抵抗変化を Fig.3-4-9 に示す。



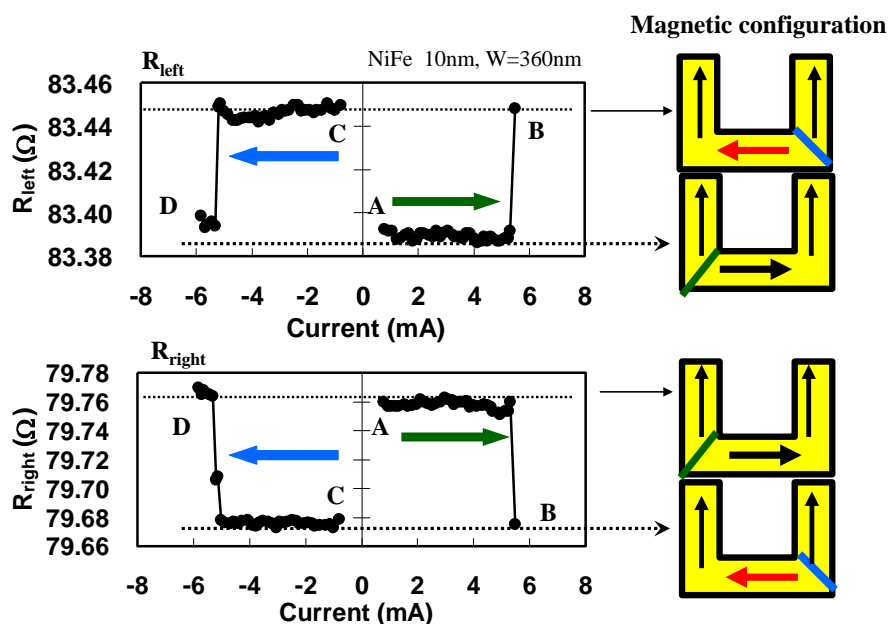


Fig.3-4-9 360nm 幅、10nm 厚さの U 字形状パターンに電流を通じたときの抵抗値変化とそれぞれの抵抗値における磁化配置

図には着磁状態の磁壁位置を示している。左角に磁壁を形成して左から右方向に電流を与えたとき、すなわち電子が右角から左角に向けて流れたときの  $R_{\text{right}}$  と  $R_{\text{left}}$  を測定したのが、A→B のプロセスである。この条件は磁壁がスピントルクと作用してトラップサイトを脱出し、左角に移動することのできる条件でパルス電流を与えた状態である。パルス電流がまだ印加されない初期状態で  $R_{\text{left}}$  は低く、 $R_{\text{right}}$  は高い状態にある。これは、磁壁が左端にあることに対応する。パルス電流強度を増加したとき電流値が 5.5mA 以下では電流を与えない状態と同じ抵抗値を示し、それ以上では  $R_{\text{left}}$  が増加し、 $R_{\text{right}}$  が減少する。磁壁が右角に移動トラップされたことを示している。また、磁壁を右端に移動した後、左から右方向に電流を通じたときの  $R_{\text{right}}$  と  $R_{\text{left}}$  を測定した結果が C→D のプロセスである。パルス電流を与えない状態では、 $R_{\text{left}}$  が高く、 $R_{\text{right}}$  は低い状態にある。パルス電流の強度を増すと、ここでも 5.5mA を境界として抵抗変化が起こり、 $R_{\text{left}}$  が減少し、 $R_{\text{right}}$  が増加する。これは、右角に形成されていた磁壁がパルス電流印加によって左側に移動し、左角に戻って固定されたことを示している。磁壁は電流によって可逆的にトラップサイト間を往復できることを示している。可逆な磁壁電流駆動現象が生じていることから、メモリへの適用が期待される結果である。

磁壁移動を示す電流値から磁壁移動のための臨界電流密度  $J_c$  を計算する。permalloy と Ru とはシート抵抗値はともに約 30mΩ/sq であり、膜厚 10nm (permalloy)、5nm (Ru) を考慮して分流分をのぞいて計算すると  $J_c = 1.1 \times 10^{12} \text{ A/m}^2$  である。これは、Yamaguchi あるいは Hayashi、Kläui らによる多くの研究で報告されている permalloy の臨界電流密度と同等の値である。

[24,29,65-66]。Permalloy 細線パターンとして妥当な電流範囲で磁壁移動が生じていると考えられる。

#### 3-4-5-2. 磁区観察による磁壁電流駆動の検証

次に電流による磁壁移動の検出を裏付けることを目的として U 字形状磁性パターン中に形成した磁壁の電流による移動を磁区観察により調べた[83]。

電氣的な測定はメモリ動作そのものを検出するものであり、また大量の素子に関するデータを短時間に得ることができるため、素子の動作確認および特性解析に有効である。しかし、磁化変化を電気信号に変換したものを評価するため、現象の起源が磁壁移動に由来するものか、それ以外の要因であるか直接的に区別ができない。磁壁の動きは外乱要因に敏感であり、形状や欠陥に依存して影響を受けることから、実際の磁壁の振る舞いそのものを観察し、磁壁の動きと対応付けることがデバイス開発に際して制御すべき要因を把握するために必要となる。

ここでは、外部から電流を印加する配線および端子を形成した基板に permalloy を成膜して U 字形状パターンに加工し、磁壁検出用の MTJ、電極端子を形成しない素子を作製して磁化配置の観察試料とした。具体的な試料作製手順は以下の通りである。

Si 上に絶縁層として SiO<sub>2</sub>、電流導入用に Cu 配線を形成した基板を作製する。この基板上に、Ta(20)/permalloy(10,20nm)/Ru(5nm)/Ta(5nm)/電極つき基板なる構成の積層膜を DC マグネトロンスパッタ法で形成し、フォトレジストを塗布する。フォトリソグラフィによって線幅 320nm、400nm、480nm の U 字形状パターンを描画し、現像した後、Ar イオンミリング法でエッチングをおこなって電流導入端子つき磁性パターンを形成した。

この U 字形状パターンの磁化固定領域に対して、反時計回り方向に 15° 回転した方向から 1kOe の磁場を印加して磁壁導入をおこなった。磁壁導入をおこなった試料に対して、パルスジェネレータを用いて幅 100 nsec のパルス電圧を印加した。電圧は 0.7-1.1 V の範囲で与えた。このときの電流値は 4.0~6.0 mA であった。

Fig.3-4-10 に線幅 400 nm で作製した U 字形状パターンにおける電流注入セルの AFM 像を示す。

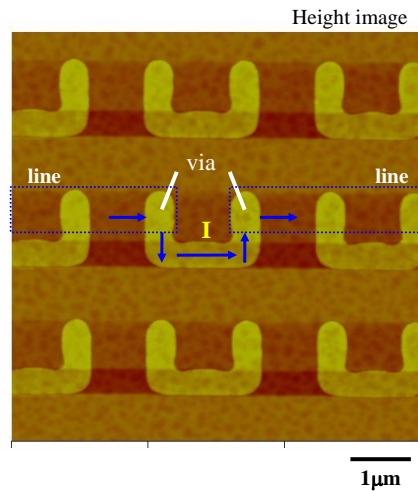


Fig.3-4-10 磁壁電流駆動観察用に作製した U 字形状パターンの形状像

中心にあるパターンの磁化固定領域の中心部分には円状に形成された via がある。この端子の下には配線が形成されており、これにパルスジェネレータの信号を通じて電流を印加して磁壁に作用させる。

この素子に電流を通じた後の磁化配置を調べた。Fig.3-4-11 は、線幅 480 nm のパターンに幅 100 nsec の電圧パルス 0.6~1.0V を与えた後の磁区像である。ここでは磁壁がパターンの右端に形成されていることを考慮して Fig.3-4-10 に示したように電流は左から右、すなわち電子が右から左に流れるように与えている。

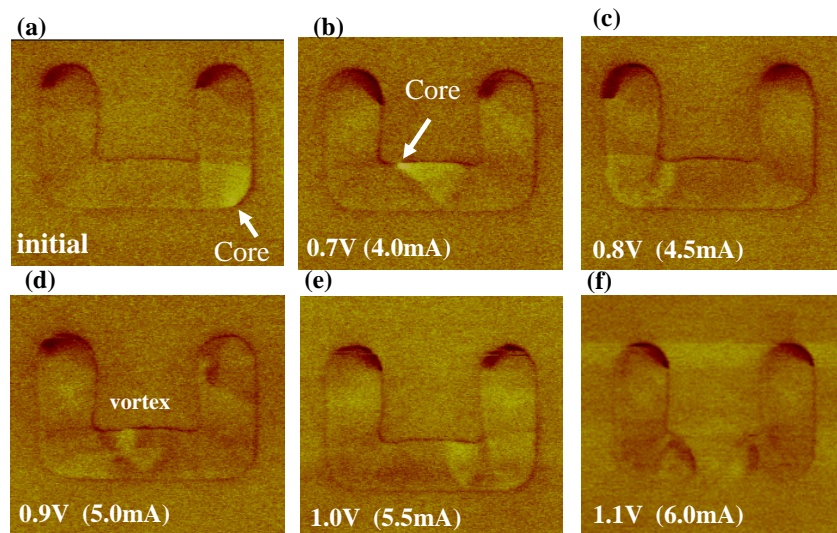


Fig.3-4-11 U 字形状パターンに電流パルスを与えた後の MFM 像

初期状態は、Fig.3-4-5 と同じ磁区像であり、磁化固定領域の先端が N 極、角の右端部で S 極を有する tail-tail の transverse 磁壁となっている。これに 0.7V の電圧を印加すると、素子

には電流約 4.0mA、電流密度は  $0.8 \times 10^{12} \text{A/m}^2$  が流れ、磁壁は右端部のトラップサイトから脱出し、中間位置で停止する。このとき、磁壁移動領域の左上端部に輝点が形成され、三角形形状の磁壁構造となる。磁化はこの輝点を中心として回転した構造になっていると考えられる。このとき、磁場印加で形成された磁壁の輝点は U 字形形状パターンの外側に形成されていたのに対し、電流による磁壁移動でパターンの内側に移動している。印加電圧を 0.8V（電流 4.5mA、電流密度  $0.9 \times 10^{12} \text{A/m}^2$ ）では磁壁が移動して左側の角にトラップされる。磁壁構造は transverse 構造が保たれており、このメモリで想定している磁壁移動が生じている。更に印加電圧を増して 0.9V（電流 5.0mA、電流密度  $1.0 \times 10^{12} \text{A/m}^2$ ）でも磁壁は左端に移動する。しかし、磁壁は transverse 構造から vortex 構造に変化する。更に電流を増して 1.0V（電流 5.5mA、電流密度  $1.1 \times 10^{12} \text{A/m}^2$ ）では磁壁移動が起らず、磁壁構造が vortex 磁壁に変化する。更に電圧を高くして 1.1V にすると磁壁移動領域の中心部分が破断する（6.0mA、 $1.3 \times 10^{12} \text{A/m}^2$ ）。同様の挙動は線幅 320nm、400nm のパターンでも観察される。磁壁移動の生じる電流密度は、細線幅 320nm のとき  $1.3 \times 10^{12} \text{A/m}^2$ 、400nm のとき  $1.0 \times 10^{12} \text{A/m}^2$  と違いはあるが、ほぼ  $1.0 \times 10^{12} \text{A/m}^2$  であり、電気特性の測定結果と対応している。これまでに報告されている permalloy 細線の磁壁移動のための臨界電流密度の値と対応している。

このように U 字形形状パターンでは磁壁電流駆動の際に、磁壁形状、構造が変化する。ここでは、電流による磁壁移動で、磁壁における磁化の回転中心磁壁移動領域の外側から内側に移動すること、磁壁は transverse 構造を維持したまま移動する場合と vortex 構造に変化する場合のあることがわかった。Fig.3-4-10(b)のように磁壁中磁化の回転中心位置がずれた原因は、スピントルクが作用したときに電流密度の高い部分から磁壁が動き始めることによると考えられる。すなわち、U 字形形状ではパターン外周部分よりも内周部分の電流密度が高いので、磁壁中の磁化反転は内周部分から生じる。このため、磁化回転中心が内周部分に形成されるようになったと考えられる。なお、1 次元細線の磁壁電流駆動シミュレーションによると、電流の作用が磁壁トラップサイトに到達する前に消失すると、磁壁は元の位置に戻ることが示されている。理想的な系であればトラップサイトから動かないはずである。Fig.3-4-10(b)のように途中で停止した状態になっているのは、細線内部に欠陥などの磁壁トラップサイトが形成され、そこに pin されたためと考えられる。これに引き続く磁壁移動過程ではまず transverse 形状を維持したまま移動する。さらに電流を強くすると磁壁移動とともに磁壁構造も vortex に変化する。すなわち、臨界電流密度以上の強い電流値が作用した場合に磁壁構造は変化する。こうした磁壁の変形はスピントルクとともに温度上昇の作用が影響すると考えられる。Hayashi らはノッチを形成した permalloy 細線の電流駆動実験をおこない、電流との作用によって磁壁が transverse 構造、vortex 構造に確率的に変化し、同時に磁壁内磁化の回転方向（chirality）も変化する場合のあることを示している[30]。また、Togawa らは Zigzag 形状に加工した NiFe 磁性細線中磁壁の電流駆動を Lorentz 電子顕微鏡法で調べ、電流印加により細線温度が上昇し磁壁移動はキュリー点近傍の高温領域で生じ、その結果磁壁移動が確率的に生じることを示している[68-70]。本研究においても磁

壁移動は細線が破断する直前の電流範囲で生じており、磁壁構造の変化も明確である。細線は高温環境にあったことが推察される。また、多数の U 字形要素子を電気測定評価すると、磁壁電流駆動の有無および磁壁移動方向はばらつくことが明らかにされ、特に電子と逆方向に磁壁が移動する「逆走現象」も確認されている。これも、U 字形パターンの温度上昇によるものと考えられる。スピントルクは作用するが、熱による異方性の低減で磁壁構造が変化したり、磁壁がトラップサイトから脱出し移動を起こしたりすることなどが原因と思われる。

次に、磁壁移動速度を見積もる。トラップサイト間距離は約  $1\mu\text{m}$  であり、パルス幅が  $100\text{ nsec}$  であることから約  $10\text{ m/sec}$  となる。作製した素子は高周波パルス導入に対応した構造になっていないため、 $100\text{ nsec}$  程度の長いパルスしか与えられず、磁壁移動のパルス幅依存性から磁壁移動が生じるパルス長を求めて速度を導出したものでなく目安の値である。また温度上昇による影響も無視できない。精密な実験をおこなうためには、高周波パルスの導入できるように wave-guide を設けた電極上にパターンを形成した素子を作製、評価することが必要である。こうした観点から、Fukami らは  $10\text{ nsec}$  程度の高周波が導入できるような素子を作製して磁壁移動速度を見積もり、約  $60\text{ m/sec}$  という結果を得ている[84]。これは、Hayashi ららによる permalloy 磁性細線で得られた約  $100\text{ m/sec}$  に近い値であり[29]、磁壁移動メモリの高速動作可能性を示すものである。

#### 3-4-5-3. MTJ を用いたメモリセル動作検証

これまでの検討により、U 字形パターンには着磁により容易に単一磁壁が導入可能であり、電流で動かせることが明らかになった。次に、磁壁移動メモリの動作検証として、磁壁移動層を自由層とした MTJ を作製し、これを 2Tr-1MTJ 構造の素子としたときの書き込み、読み出し動作を調べた[27]。

まず、Ta(5)/PtMn(20)/CoFe(2.5)/Ru(0.9)/Co(2.5)/Al-O(0.7)/NiFe(10)/Ru(5)/Ta(3)/基板なる構成の MTJ を作製した。この MTJ の接合抵抗は  $2\text{ k}\Omega\mu\text{m}^2$ 、MR 比は 25% であった。これを加工し、U 字形パターンの磁壁移動領域の中心に MTJ をおいた構造のセルを作製した。Fig.3-4-12 に SEM 像を示す。

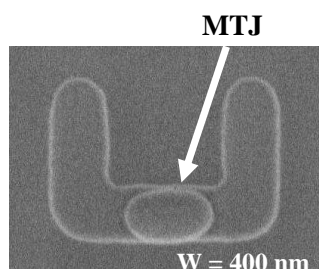


Fig.3-4-12 MTJ つきの U 字形パターン磁壁電流駆動メモリの SEM 像

U 字形をした permalloy パターンと、磁壁移動層の中心部の MTJ で構成されている。このパターンの 2 つの磁化固定部分は via を通じて電極につながる。また、MTJ も配線を通じ

て読み出し電極とつながり、Fig.3-3-12 に示した構造の素子になっている。この素子に、磁壁移動領域に平行方向から磁場を印加したときの MR 特性を評価したのが Fig.3-4-13 である。

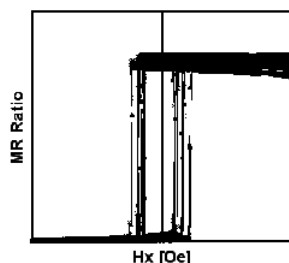


Fig.3-4-13 U 字形状パターンの MR 特性

反転磁界は約 20Oe、MR 比 25%の角形性の良好な磁化反転が得られている。なお、MR 比 25%は実用的な MRAM を実現するには不十分であるが、基礎動作を確認するには十分な大きさであるので、この MTJ で動作検証をおこなった。

まず、この素子の磁化固定層に対して反時計回りに 30° の方向から 1kOe の磁場を印加し、U 字形状パターンの右端に磁壁を形成した。この状態で、磁壁移動領域と MTJ の参照層との磁化は平行になるように設定されている (Fig.3-4-14 の A)。次いで、素子の左→右方向に幅 100nsec のパルス電流を通じて磁壁に作用させ、磁化固定部分の片側の端子と MTJ 上の電極間に電圧を印加して抵抗を読み出した。このとき、磁化が平行配置であれば低抵抗、反平行配置になれば高抵抗となる。

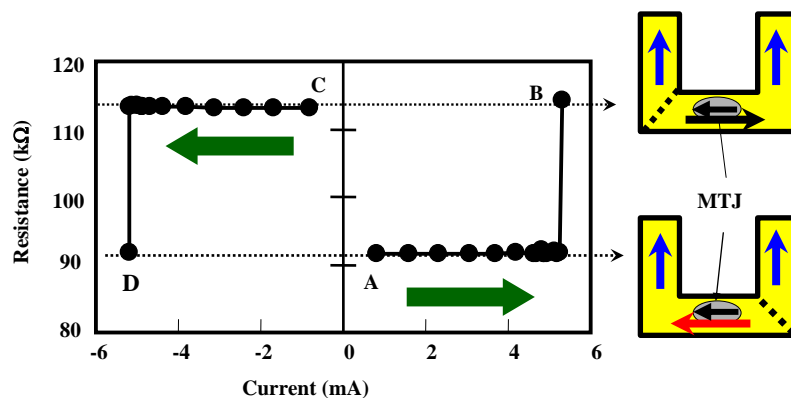


Fig.3-4-14 電流印加にともなう MTJ 付き U 字形状パターン素子の磁気抵抗変化と磁化配置の模式図

Fig.3-4-14 は、横軸を磁壁移動領域の左から右方向に通じた場合を正とした電流値、縦軸はその電流を通じた後の MTJ の抵抗値をプロットしたものである。磁壁移動領域の磁化が MTJ の参照層と平行にある A の状態において磁壁移動層に電流を印加すると 5.5mA 以下では約 90kΩの低抵抗状態で一定値であり、5.5mA で約 115kΩの高抵抗状態になる(B)。磁壁移

動領域の磁化が反転したことを示している。次に、B の状態から電流を素子の右から左に通じて MTJ の抵抗値を調べた。C の状態から負方向に電流を増やすと、-5.5mA までは約 115k $\Omega$  で抵抗値は一定であるが、-5.5mA で約 90k $\Omega$  に減少する。磁化反転を起こす電流密度は  $1.1 \times 10^{12} \text{ A/m}^2$  と見積もられ、AMR で見積もった結果と対応する。また、MR の変化量は約 28% であり、MTJ の膜特性とほぼ一致する。これは磁壁移動領域の磁化が参照層に対して平行、反平行の状態になったことに対応し、磁壁が 2 つのトラップサイトを移動することで完全に磁化反転が生じたことを示している。すなわち、U 字形状パターン中に形成した磁壁を電流によって駆動できること、磁壁移動にともなう磁化反転が MTJ を用いて検出できることを現しており、磁壁移動メモリの書き込み、読み出し特性を検証することができた。

#### 3-4-5-4. スケーリングの検証

磁壁移動メモリの利点は、メモリを構成する磁性パターンの細線化、微細化とともに動作電流が低減する可能性のあることである。これを検証するために、細線幅および膜厚を変えて作製した磁性パターンで磁壁移動の生じる電流値（臨界電流）を調べた。

Fig.3-4-15(a)に permalloy 膜厚を 10nm として U 字形状パターンの細線幅を 240nm-600nm の範囲で変えたときの臨界電流値、(b)には細線幅を 400nm として膜厚を 5nm-20nm に変えたときの臨界電流値をプロットした結果を示す[27]。

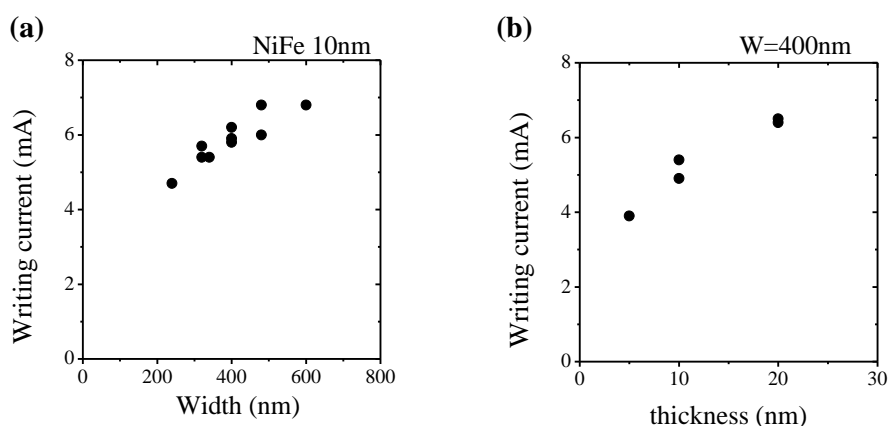


Fig.3-4-15 U 字形状セル書き込み電流の(a) 細線幅依存性（膜厚 10nm）、(b) permalloy 膜厚依存性（細線幅 400nm）

書き込み電流値は細線幅が狭くなるほど、膜が薄くなるほど減少することがわかる。これは、U 字形状パターンを細く、permalloy を薄くすることによりメモリセルの細線断面積が小さくなると磁壁移動メモリの動作電流を低減できることをあらわす。半導体メモリに要求されるスケーリングを満たされることが明らかになった。このとき、磁壁移動の起こり始める臨界電流密度と細線幅、膜厚の関係を調べた結果が Fig.3-4-16 である。

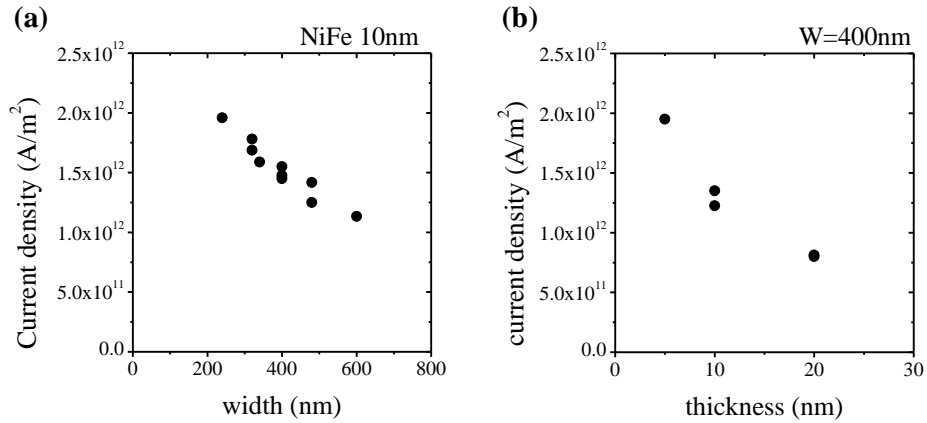


Fig.3-4-16 磁壁電流駆動のための臨界電流密度と(a)細線幅依存性（厚さ 10nm）、(b) 膜厚依存性（細線幅 400nm）

臨界電流密度は  $1.0\text{--}2.0 \times 10^{12} \text{ A/m}^2$ （細線幅依存）、 $0.8\text{--}2.0 \times 10^{12} \text{ A/m}^2$ （膜厚依存）で変化し、細線幅が狭いほど、膜厚が薄いほど増加する。純粹にスピントルクだけの寄与であれば、磁壁移動の臨界電流密度は材料に依存し、一定値となるはずである。形状や膜厚に依存するには細線の磁気異方性による影響と考えられる。もっとも単純には、トラップサイトからの脱出に要するエネルギーの臨界電流密度の影響が考えられる、そこで、depin 磁場と細線幅および膜厚の関係を調べた。Fig.3-4-17 に結果を示す。

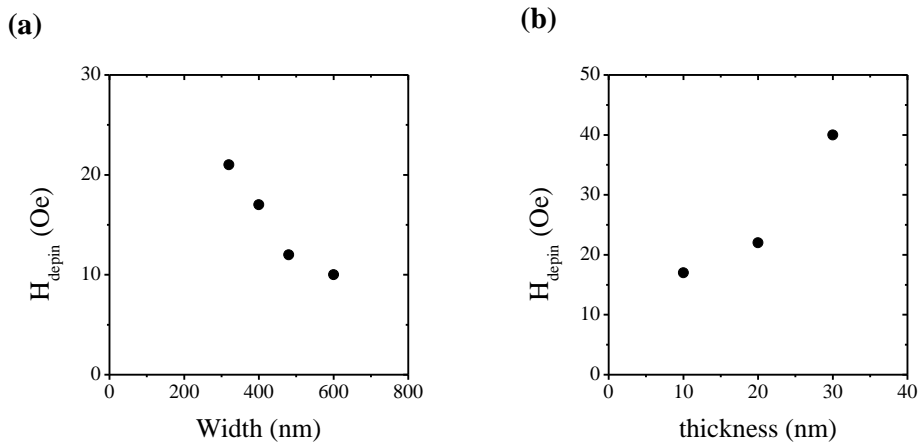


Fig.3-4-17 depin 磁場 ( $H_{\text{depin}}$ ) の(a) 細線幅依存性（膜厚 10nm）、(b) 膜厚依存性（細線幅 400nm）

細線幅と電流密度は同じ傾向を示しており、臨界電流密度と depin 磁場とに関係があることを示唆する。ところが、depin 磁場は膜厚とともに増加しており、電流密度とは逆の傾向である。臨界電流密度は、(3-94)式で示されたように、細線の困難軸磁気異方性と磁壁幅



で決まる。Tatara-Kohno は、1 次元細線中に形成した磁壁の電流駆動が、

$$J_c = \frac{eS^2}{a^3\hbar} K_\perp \lambda \quad (3-102)$$

で与えられることを示している[24]。ここに  $e$  は電荷、 $S$  は磁気モーメント、 $a$  は格子定数、 $\hbar$  はプランク定数、 $K_\perp$  は困難軸磁気異方性、 $\lambda$  は磁壁幅である。 $eS^2 K_\perp / a^3$  は実測値との比較がしづらいので、Yamaguchi らはこれを実測値との対応が得られるように変形し、

$$\frac{S^2 K_\perp}{a^3} = M_s |H_{s\perp} - H_{s\parallel}| \quad (3-103)$$

を得た[61]。ここに、 $M_s$  は飽和磁化、 $H_{s\perp}$  は、細線の長軸方向に対して垂直な方向の飽和磁界、 $H_{s\parallel}$  は細線長軸方向の飽和磁界である。

$$J_c = \frac{e}{\hbar} M_s |H_{s\perp} - H_{s\parallel}| \lambda \quad (3-104)$$

が得られる。

この式から、 $J_c$  は飽和磁化の大きさ、磁壁幅、細線の飽和磁界という測定できる量と対応づけられる。第 2 章で示したように、膜厚 5nm 以上の **permalloy** の飽和磁化の大きさはほぼ変わらないので、 $J_c$  に対する飽和磁化の寄与は一定と考えられる。また、(3-1)に示したように、細線方向の反転磁界  $H_{s\parallel}$  は細線幅に反比例して減少する。一方、 $H_{s\perp}$  は膜厚方向の反転磁界に相当する磁場であり、膜が薄いほど飽和磁化が大きいほどその影響が大きくなる。磁壁幅は、(3-85)に示したように、交換スティッフネス定数  $A$  と結晶磁気異方性エネルギー  $K_u$  の比の平方根に比例することから膜厚や細線幅に依存しない。**permalloy** 細線の有する以上の特徴を元に(3-103)で  $J_c$  を考える。膜厚一定のもとでは  $J_c$  は細線幅に反比例して減少し、Fig.3-4-17(a)の結果に対応する。また、膜厚が減少すると反磁界が増加するため  $J_c$  は増加する。これは、Fig.3-4-17(b)にみられた膜厚依存性に対応する。 $J_c$  にはこのような細線の形状や磁性膜厚に対する依存性はあるものの、磁壁移動のための電流値は細線幅、膜厚とともに減少し、磁壁移動メモリが半導体メモリに要求されるスケーリング性を満たすことをあわせている。

ただし、こうした U 字形状 **permalloy** パターンの磁壁移動電流は 4-6mA であり、これは磁場書き込み方式の動作電流である 5-6mA とほぼ同等である。システム LSI 用の混載メモリに用いるには動作電流は 0.2mA 以下であることが必要とされており、U 字形状の磁壁移動電流は高すぎる。また、磁壁電流駆動とパターンが熱的に破断するまでのマージンが狭く、更に熱が支配的であるとき磁壁移動は確率的に生じる。こうした問題は、**permalloy** の臨界電流密度が高いためと考えられる。そこで次に、**permalloy** の臨界電流密度の低減検討をおこなった。

### 3-5. 磁壁電流駆動材料の研究

#### 3-5-1. 背景

3-4 で述べたように、permalloy を U 字形状磁性パターンとし、基本的なメモリ動作を調べたところ、書き込み電流は数 mA 程度であり、clad 配線により電流-磁場変換効率を高めた磁場書き込み toggle-MRAM の動作電流 6-7mA と大差がなかった。電流駆動の利点を生かすデバイスになっていない。まず、磁壁電流駆動材料である permalloy の性能を向上させることが必要である。

磁壁電流駆動メモリを低電流動作させるためには、臨界電流密度  $J_c$  の小さいことが必要である。一次元細線中磁壁の電流駆動を仮定したモデルでは、臨界電流密度  $J_c$  は

$$J_c = \left( \frac{g\mu_B P}{2eM_s} \right) \frac{\gamma \Delta H_k}{2} \quad (3-105)$$

で与えられる[24]。ここに、 $g$ : ランデの  $g$  因子、 $\mu_B$ : ボーア磁子、 $P$ : スピン分極率、 $e$ : 電荷、 $M_s$ : 飽和磁化、 $\gamma$ : ジャイロ磁気常数、 $\Delta$ : 磁壁幅、 $H_k$ : 困難軸磁気異方性である。

$J_c$  は飽和磁化  $M_s$  および細線形状に起因した磁気異方性、磁壁幅に比例しており、同一ディメンジョンの細線パターンであれば、 $J_c$  は単純に磁化の大きさを記述されることを示している。たとえば  $M_s$  が 0.05T 程度と小さい GaMnAs の  $J_c$  が  $10^7 \text{ A/m}^2$  オーダであることを考えると  $M_s$  低減は有効な方法であると考えられる[26]。ただし、 $M_s$  の低下とともに分極率  $P$  や磁気異方性定数などが変化することから、 $J_c$  が単純に  $M_s$  に比例するものかは不明であり、材料設計の指針を得るにはデータが不十分である。そこで、ここでは  $M_s$  と  $J_c$  の関係を明らかにすると同時に  $J_c$  低減の指針を得ることを目的とした研究をおこなった[84]。

$M_s$  を低減するには、permalloy に非磁性金属などを添加して磁化を希釈する方法、磁化の小さい磁性体を探索する方法がある。Permalloy 薄膜には均一様な一軸磁気異方性が得られるという特徴があり、これを加工した U 字形状パターンでは形状磁気異方性により容易に磁壁導入ができる。この特徴を生かしつつ、磁化を低減させることが磁壁電流駆動の実験には有利であると考え、本研究では permalloy の  $M_s$  を低減させる方法をとることにした。

#### 3-5-2. permalloy 合金への非磁性金属合金化効果

多くの強磁性体に非磁性金属を合金化すると、その量とともに磁化が減少する。そこで本研究では基本となる材料を permalloy とし、これに Cu および Ta といった非磁性金属を合金化して磁化を低減させることを試みた。また、この試料を U 字形状の磁性パターンに加工し、磁壁移動に必要な臨界電流を求めた。

平衡状態図によれば、Cu は室温で fcc 構造であり、同じ fcc 構造となり周期律表で隣接する Ni とは fcc 構造で全率固溶する。これに対して、Fe とは相分離を起こし、わずかしこ混ざらない。Permalloy は Ni が約 80at% の fcc 構造であることから、基本的には Cu が固溶する系と考えられる。これに対して、Ta は Ni や Fe と金属間化合物を形成する元素である。

簡単のため剛体バンドモデルに基づいて考えると、Cu のように NiFe に固溶する元素では、

Cu の電子が分極している NiFe バンドを埋めて磁化が失われていくと考えられる。これに対して、金属間化合物を形成する Ta のような系ではスパッタ法などによる合金化で非晶質を形成しやすいと考えられるため、NiFe の局所的な構造が変化し、磁化を失うと考えられる。こうした合金化にともなう磁化変化要因の違いは、磁壁電流駆動に影響を与える可能性が考えられる。そこで、ここでは、両者の磁気特性を比較して磁壁電流駆動に及ぼす影響を明らかにし、電流低減の指針を得ることを目的とした研究をおこなった。

### 3-5-3. 試料作製および測定

NiFe に合金添加させるための成膜は、マルチチャンバーで構成される磁性膜スパッタ装置(ULVAC、Magest-T200)を用いた。磁壁電流駆動の評価に用いた膜の構成は

Ta(20)/NiFe-X(10)/Ru(5)/SiO<sub>2</sub>(500)/Si 基板

である。ここで、NiFe の組成は軟磁気特性が良好で磁歪ゼロに近い値となる Ni-19at%Fe にしている。また、X=Cu, Ta であり、括弧内の数字は膜厚で単位は nm である。

本実験では、NiFe と Cu は同時スパッタによる合金化、NiFe と Ta は極薄積層膜を形成後熱処理して拡散させる方法で合金を作製した。NiFe および Cu は同一チャンバーに設置したターゲットを用い、スパッタ時の NiFe の投入パワーを一定とし、Cu のパワーを変えることで添加量を制御した。一方、NiFe-Ta 系は、NiFe と Ta とが同一チャンバーに設置できなかったため、NiFe と Ta の膜を交互積層して作製した。このとき、NiFe 層は 1.5nm-1.9nm、Ta 層は 0.1-0.5nm として交互積層し、(NiFe)<sub>2-x</sub>Ta<sub>x</sub> なる構成の膜を合計膜厚が 10nm となるよう 5 層成膜した。メモリデバイスへの使用を考え、NiFe-X 膜には熱処理を施した。NiFe-Cu 系は 275℃、5 時間、磁場 1.2T、NiFe-Ta 系は 330℃とし、磁場 1.2T の下 5 時間熱処理した。NiFe-Cu 系の条件は、トンネルバリア層を AlO、PtMn 合金を反強磁性層とした固定層に磁気異方性を付与するためのものであり、通常の MTJ 作製に用いる条件である。一方、NiFe-Ta 膜の条件は Ta を NiFe に拡散させ、なおかつ MTJ の磁気特性が劣化しないものとして設定した。NiFe/Ta を単層ずつ積層させた膜は、300℃以上で熱処理すると磁化が大きく低減し、磁歪が増加する。これは Ta の拡散によるものと考えられている。このとき、MTJ を構成する固定層 CoFe/Ru/CoFe/PtMn の磁気特性は 350℃以上の温度で拡散を起こして劣化する。それ以下の温度域にあれば MTJ の磁気特性を維持することが可能であり、NiFe の合金化ができる。そこで、NiFe 中への Ta 拡散が起こり、MTJ を壊さない条件として 330℃を選択した。磁化測定には VSM を用いた。

臨界電流密度は、電流印加用に Cu 配線を作製した Si 基板に NiFe-X 膜を作製し、3-4-1. で述べた方法で U 字形状パターンに加工して 4 端子法により測定した。膜構成は、Ta(20)/NiFe-X(10)/Ru(5)/SiO<sub>2</sub>(500)/Si 基板とした。

磁壁移動領域に対して反時計回りに 30° 方向から磁場を与えて U 字形状パターンの右端に磁壁を導入した後、磁化固定領域にある 2 箇所の電極に電流パルスを印加し、そのときの磁壁の動きを異方性磁気抵抗効果で見積もった。

### 3-5-4. 磁気特性と磁壁電流駆動

Fig.3-5-1 は、NiFe-Ta および NiFe-Cu 合金の磁化曲線である[85]。

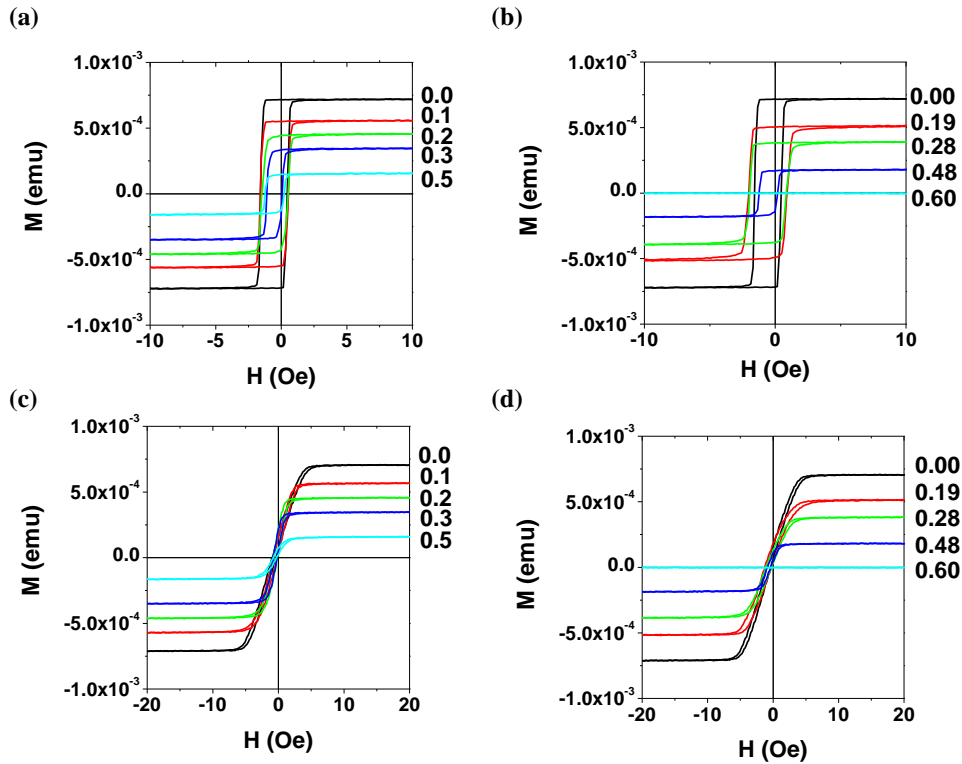


Fig.3-5-1 NiFe-Ta および NiFe-Cu 合金膜の磁化曲線

容易軸方向磁化曲線(a) NiFe-Ta、(b)NiFe-Cu、困難軸方向磁化曲線(c) NiFe-Ta、(d)NiFe-Cu

Fig.3-5-1(a)は NiFe-Ta、(b)は NiFe-Cu の容易軸磁化曲線である。NiFe に Ta、Cu を合金化しても角型性のよいヒステリシスループとなる。Fig.3-5-1(c)は NiFe-Ta、(d)は NiFe-Cu の困難軸磁化曲線である。磁化は磁場とともに直線的に増加し、一定値で飽和している。いずれもヒステリシスが小さく、きれいな困難軸方向となっている。以上のことは、磁化は面内平行方向に容易軸を持つことを示す。飽和磁化  $M_s$  は Ta、Cu 量とともに単調に減少している。容易軸方向の角形性は Ta のほうが良好であり、保磁力  $H_c$  は Cu 添加が大きい。また、困難軸方向の飽和磁界  $H_s$  は Ta、Cu の添加とともに減少する。 $H_s$  は磁気異方性を反映することから、非磁性元素の添加量とともに  $M_s$  および磁気異方性が減少することを示している。 $M_s$  および  $H_c$ 、 $H_s$  と Ta、Cu 量の関係をプロットしたのが Fig.3-5-2 である。

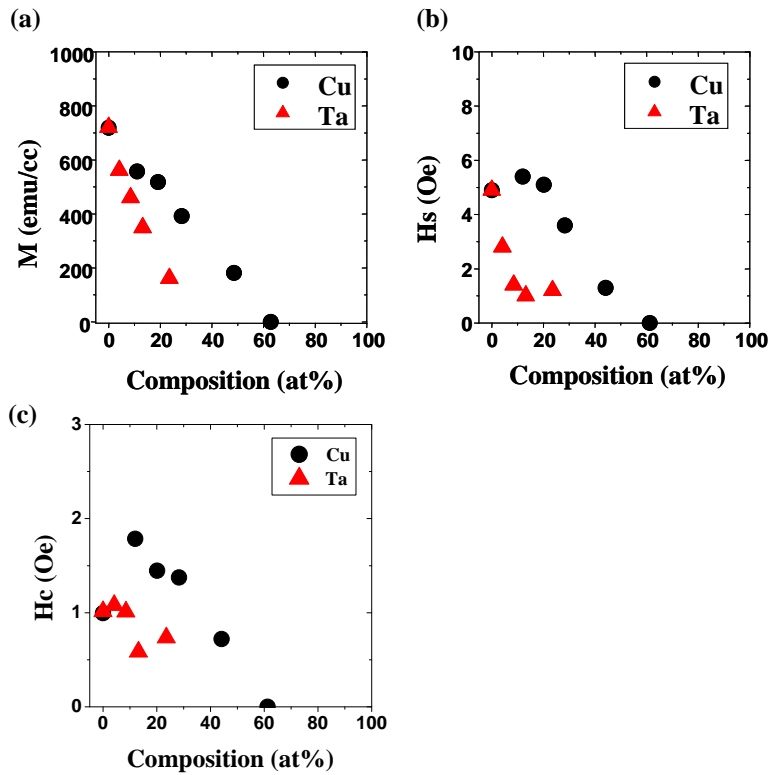


Fig.3-5-2 磁気特性の Ta および Cu 組成依存性 (a) 飽和磁化、(b) 飽和磁場、(c)保磁力

$M_s$  は Cu に比較して Ta が大きく減少し、一定添加量以上になると消失する。外挿であるが、Ta の磁化は約 30at%相当合金化したとき、Cu は 60at.%まで合金化したときに磁化を失うことがわかる。Fig.3-5-2(b)に示したように、 $H_s$  も Ta 添加量に対しては変化が急峻であり、10%程度の挿入により、異方性を失う。これに対して、Cu は磁化の消失する 60%程度まで  $H_s$  は残る。Fig.3-5-2(c)に示したように  $H_c$  は Ta で急峻に減少するのに対して、Cu は変化が緩慢である。特に Cu は磁化が消失するまでヒステリシスは比較的良好な角型性を維持する。

膜の電気抵抗の印加磁場方向依存性から NiFe-Cu について異方性磁気抵抗効果 (AMR) を評価した結果が Fig.3-5-3 である。

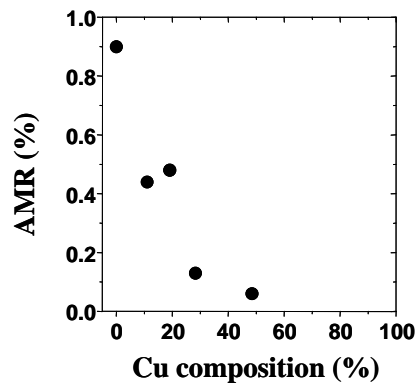


Fig.3-5-3 NiFe-Cu 合金膜の AMR 効果 Cu 組成依存性

permalloy では約 0.9%であり、Cu 合金化とともに単調に減少して磁化が消失する約 50%でほぼゼロになる。AMR はスピン分極を反映した量であることから、磁化の低減にともない、分極率も減少していると考えられる。Ta は測定していないが、同様の傾向を示すことが予想される。

以上の結果から、磁化および結晶磁気異方性は Ta、Cu を合金化することで低減すること、同一組成に対して Ta は Cu よりも急激に  $M_s$  が減少すること現している。これは、前述のように Cu は NiFe の分極したバンドに電子を供給して磁気モーメントが減少する過程をとるのに対して、Ta では NiFe の局所構造が変化するため磁化が失われていったためと考えられる。

上記の磁気特性を有する NiFe-X 膜を U 字形状に加工し、磁壁電流駆動特性を評価した。

3-4-2-1 の Fig3-4-2 と同様の手法を用い、U 字形状パターンの右下に磁壁が導入されている状態から、電流をパターンに通じて磁壁電流駆動を試みた。臨界磁壁移動電流  $I_c$  と Ta、Cu 量の関係を Fig.3-5-4(a)、 $I_c$  を電流密度  $J_c$  に変換し、 $J_c$  と Ta、Cu 量の関係を Fig.3-5-4(b) に示す。

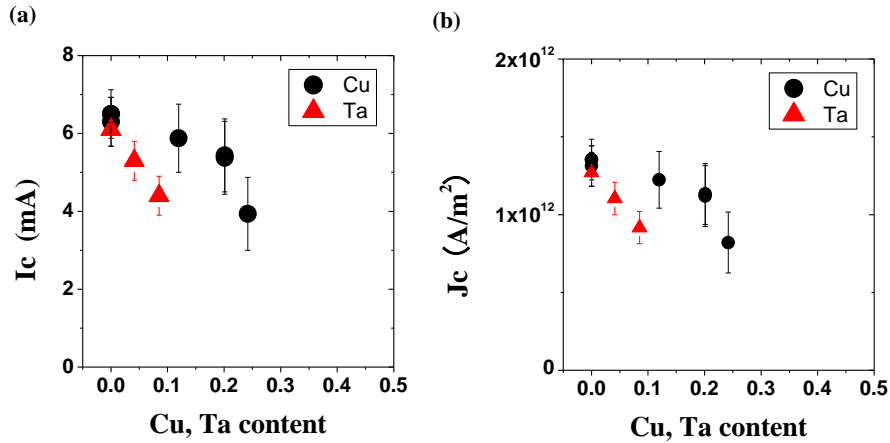


Fig.3-5-4 NiFe-(Cu and Ta) 合金膜 U 字形パターンにおける磁壁移動のための  
(a) 臨界電流( $I_c$ )、(b) 臨界電流密度( $J_c$ )の Cu および Ta 組成依存性

なお、U 字形パターンを形成した NiFe-X の厚さは 10nm、下地 Ru の厚さが 5nm である。NiFe と Ru の抵抗値は約  $30\Omega\mu m$  とほぼ同じであり、Ta の抵抗値は  $200\Omega\mu m$  と一桁大きいことから、ここでは簡単のため NiFe-X の抵抗値は NiFe を同等であると考え、Ta への分流は無視できるとすると、通じた電流の 2/3 が NiFe-X に流れていると考えられる。これを考慮し、細線幅 320nm、膜厚 10nm の NiFe-X の磁壁移動のための臨界電流密度  $J_c$  は、

$$J_c [A/m^2] = I_c [A] / (320 \times 10^{-9} [m] \times (10 \times 10^{-9} [m]) \times (2/3))$$

で与えられる。

今回、上記方法で磁壁電流駆動の測定ができたのは、 $M_s$  が 0.6T までであった。Fig.3-5-3 に示したように、NiFe-X は X の組成とともに AMR が急減する。0.6T 程度になると AMR は 0.1% 以下となり、磁壁の有無による抵抗の変化がノイズレベル以下であるため検出が不可能になったからである。そこで、本研究では  $M_s$  が 0.6T までの Ta が 0-12%、Cu が 0-24% までの範囲で  $J_c$  を求めた。合金元素を添加しない permalloy の  $I_c$  は 6mA であり、これを換算すると  $J_c = 1.2 \times 10^{12} A/m^2$  である。これまでに報告されている臨界電流密度と同等の結果である。Ta、Cu を合金化すると、その量とともに  $I_c$ 、 $J_c$  が減少する。 $I_c$  は 6mA から 4mA になり、 $J_c$  は  $1.2 \times 10^{12} A/m^2$  から  $0.8 \times 10^{12} A/m^2$  になる。このとき、NiFe-Ta の  $I_c$ 、 $J_c$  は、NiFe-Cu と比較して組成に対して急峻な変化を示している。これは、合金化した組成が同一のとき、NiFe-Cu よりも NiFe-Ta の磁化が小さかったことと対応する。

Fig.3-5-5 は、 $J_c$  と  $M_s$  との関係プロットしたものである。

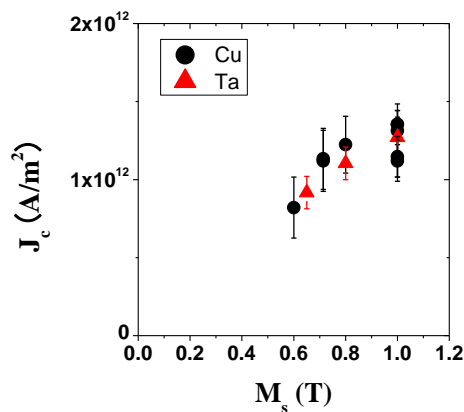


Fig.3-5-5 NiFe-(Cu, Ta) 合金膜の  $J_c$  と  $M_s$  の関係

$J_c$  は  $M_s$  とともに直線的に変化しており、Cu、Ta といった NiFe への合金化した元素によらない。これは、磁壁移動のための臨界電流密度が磁化で決まることを示しており、Yamaguchi らの導いた関係式と対応する[61]。次に、磁化と同時に変化する結晶磁気異方性や膜の持つ保磁力と磁壁電流駆動の関係を調べる。 $J_c$  と飽和磁界  $H_s$ 、保磁力  $H_c$  の関係を Fig.3-5-6 に示す。

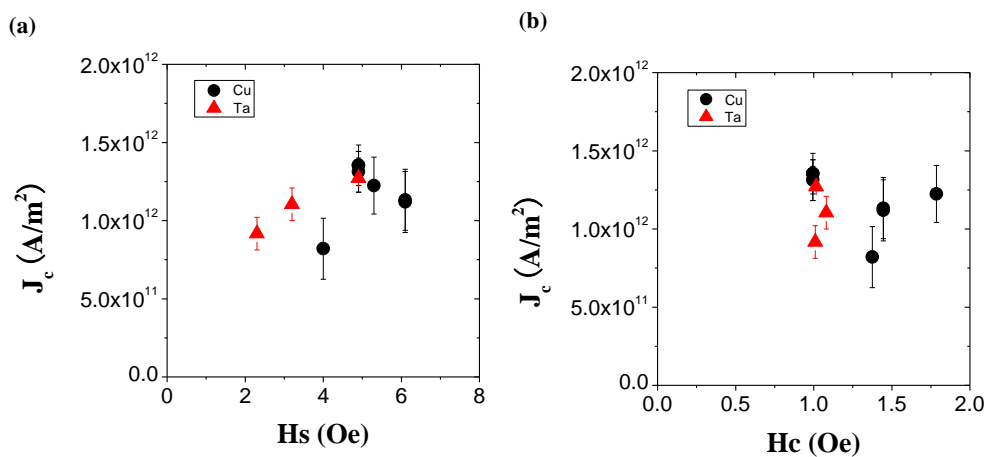


Fig.3-5-6 NiFe-(Cu, Ta)合金膜の(a)  $J_c$  と  $H_s$  の関係、(b) $J_c$  と  $H_c$  の関係

$J_c$  は  $H_s$  のおよび  $H_c$  に対して明確な傾向はみられない。結晶磁気異方性には依存性がないうことを示している。U 字形状パターンの depin 磁場  $H_{th}$  に対して  $J_c$  をプロットしたのが Fig.3-5-7 である。



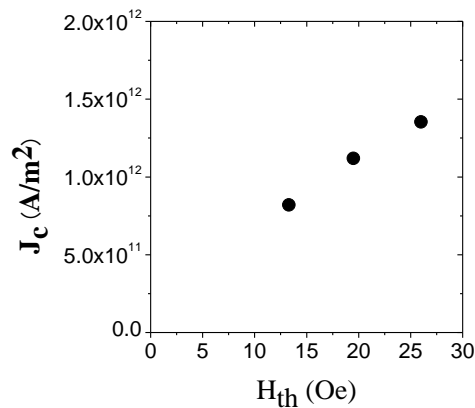


Fig.3-5-7 NiFe-Cu 合金 U 字形状パターンの depin 磁場と  $J_c$  の関係.

NiFe-Cu に対してのデータだけではあるが、 $J_c$  は  $H_{th}$  とともに直線的に増加していることがわかる。depin 磁界が磁壁電流駆動の臨界電流密度に関わることを示しており、この磁性細線では電流駆動を生じるための臨界電流密度は磁化および形状磁気異方性に起源を持つ depin 磁場に比例して変化することが明らかになった。

以上の結果から、非磁性元素である Cu や Ta を添加することにより permalloy の磁化を低減し、磁壁移動のための臨界電流密度を低減できることが示された。ここで検討をおこなった 2 種類の添加元素を比較すると、Ta が Cu と比較して組成に対して急峻に  $J_c$  が低下する。また、 $J_c$  は磁化や depin 磁界と比例関係にあり、1 次元細線モデルに基づいた磁壁電流駆動が、磁化と形状磁気異方性に起源を持つ磁壁ピンングによって記述される(3-104)式と対応する。また、材料に着目して導出された(3-105)式によると、 $J_c$  は  $M_s$  と分極率  $P$  に関係する。細線の AMR 測定から、 $M_s$  の低下とともに分極率  $P$  も減少していることが予想されるが、実験結果は磁化にほぼ比例している。 $P$  は原子に局在した磁化と電流として流れるスピン電子とがスピン軌道相互作用を通じてトルクを作用する、言い換えれば角運動量をやりに取りする効率を反映したものと考えられる。磁化の減少にともない、こうしたスピントルクが減少すると臨界電流密度は増加すると考えられる。しかし、磁化の減少に比例して微細磁性パターンの漏洩磁束や反磁界も減少するので、形状磁気異方性で決まる磁化反転のピン止めが低下する。このため、スピン分極率が磁化とともに減少しても磁化回転が起こり、磁壁が移動したと考えられる。

このように permalloy に非磁性元素を添加することは臨界電流密度低減に有効であり、本研究から約 60%の電流密度低減が期待される。しかし、得られた書き込み電流値は最小値でも細線幅 240nm において 2mA であり、混載メモリ適用に要求される 0.2mA 以下の書き込み電流と比較して約一桁大きい。また、ピン留め磁場も 10Oe 程度まで減少するため、磁場、温度といった外乱に対して影響を受けやすく、トラップサイトへの磁壁固定が不安定

となる。このため、データ保持やメモリ動作が不安定になる。磁壁移動メモリには **permalloy** 系材料を用いることは適当でない。**permalloy** に変わる材料、あるいは面内磁化とは異なる磁化反転方式の採用などの検討が必要である。そこで、偏極電流由来のスピントルクによる磁化回転と電流の関係を調べた。その結果、垂直磁化方式を用いた磁壁移動メモリに適していることが明らかになったので、垂直磁化膜を検討して磁壁移動メモリの開発をおこなうことにした。第4章では、垂直磁化方式の磁壁移動メモリについて述べる。

### 3-6. 磁区観察による磁壁移動メモリの動作解析とパターン構造の最適化

#### 3-6-1. はじめに

3-4 章では、U 字形状 **permalloy** パターンを用いた磁壁電流駆動メモリ動作に関して、電気測定および磁区観察による研究をおこなった。電氣的測定によるデバイス動作解析は、高感度に多数素子に関するデータを得ることができるため磁壁移動メモリの特性解析に有効である。ただし、磁壁動作そのものをみることはできないため、電気信号に現れるデバイス動作の起源を磁壁移動によるものを確定はできない。そのため、実際の磁壁の振る舞いそのものを磁区観察により調べ、電気信号と対応づけることが必要である。特に、磁壁の動きは外乱要因に敏感であり、形状や欠陥に依存して影響を受けるため、デバイス開発にあたって制御すべき要因を把握するためにも磁区観察が必要となる。こうした観点から、我々は電氣的手法と磁区観察、二つの手法を組み合わせることにより、外部からの磁場印加によって細線折れ曲がり部分に容易に単一磁壁を形成できること、電流により 2 つのトラップサイト間で磁壁移動を起こすことを明らかにし、磁壁移動メモリの基礎動作を示してきた。この結果に引き続き、基礎動作から明らかになった磁壁移動メモリの性能を向上させるため、磁壁移動メモリの動作安定性に着目して研究をおこなった。ここでは、トラップサイトに形成した磁区の磁場による変化を観察して磁壁移動メモリ動作の詳細な解析をおこない、磁壁移動の再現性、トラップサイトの安定性などを調べた。面内磁化方式の磁壁電流駆動は、細線に形成したトラップサイトからの **depin** が動作電流や磁壁安定性を支配するため、形状とトラップサイトの関係を明らかにし、安定動作を実現するための形を決めることは素子設計に於いて重要だからである。本研究では、U 字形状パターンを中心とし、これを変形したパターンおよび H 字形状パターンについて検討をおこない、形状と磁壁移動の関係を調べ、磁壁移動メモリ用パターン形状の最適化を検討した[82]。

磁区観察には **XMCD-PEEM** を用いた。第 3-4 章で述べたように、メモリセル用サブミクロン磁性体パターンに形成された磁区構造を観察するには、試料表面から面内磁化膜の磁壁幅以下の高い空間分解能を有する手法を用いることが必要である。これらを満足するのが **MFM** と X 線磁気円二色性を用いた光電子顕微鏡 **XMCD-PEEM** である。**MFM** は簡便かつ高分解能な磁区観察が可能であり、既述のようにわれわれも磁壁電流駆動の解析にも適用している。しかし、磁性を帯びた探針を振動させながら磁性体試料表面に近づけ、磁性体から漏洩する磁束が探針の振動に与える変化を検知する方式であるため、試料表面に磁束を持った探針を近づけて観察をおこなうと磁化方向が影響をうける。特に **permalloy** を用いた磁気パターンのように形状磁気異方性だけで磁壁構造を形成し、トラップサイトから磁壁の脱出する磁場 (**depin** 磁場) が数 10Oe である場合、探針からの磁場がパターン中の磁化構造を変化させてしまうことがあり、擾乱を受けないで磁区像を得ることが困難である。

試料に磁氣的な影響を与えず、高分解能で観察できる手段が **XMCD-PEEM** である。既述のように **XMCD-PEEM** は、元素の内核から励起される電子の遷移確率がそのスピン方向と

X 線の右回り偏光、左回り偏光に依存して異なる X 線磁気円二色性を利用した光電子顕微鏡である。外部磁場によって試料の磁気状態を壊さず元素ごとの磁化状態を約 50nm の空間分解能で測定ある。

### 3-6-2. 試料作製

本研究では第 3-4 章で検討した U 字形状パターンと、U 字形状の磁化固定部分を長くしたパターン、および H 字形状の permalloy パターンを用いた。素子のパターンを Fig.3-6-1 に示す。

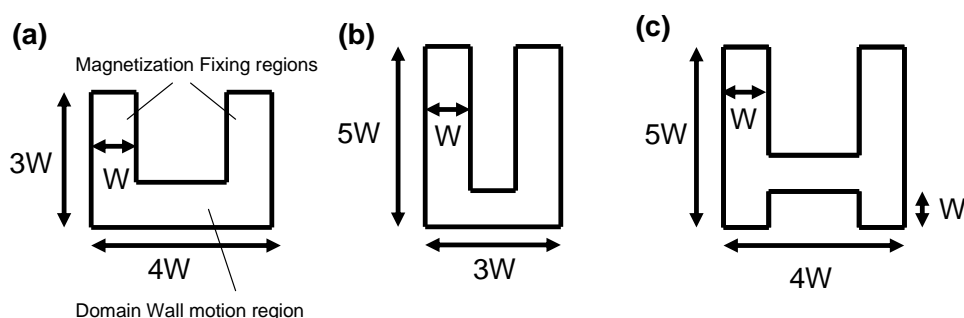


Fig.3-6-1 磁区観察用磁性パターン形状

(a) U 字形状パターン、(b) 磁化固定領域の長い字形状パターン、(c) H 字形状パターン

観察試料の作製手順は以下の通りである。まず磁性膜スパッタ装置 MAGEST-T200(ULVAC 製)を用い、Ta(15nm)/ permalloy (10nm)/Ru(20nm)//熱酸化  $\text{SiO}_2$ /Si 基板なる構成の膜を形成した。これにレジストを塗布し、フォトリソグラフィで線幅 320-480nm の U 字形状あるいは H 字形状のパターンに描画した。その後、Ar ミリングでパターン外の領域の磁性膜を除去し、磁性パターンを形成した。このとき、表面 Ta を 2-3nm まで薄くし、また下地の Ru を数 nm 程度残すように加工時間を調整した。磁性体からの光電子強度低減を防ぐために Ta 膜厚は極力薄くし、また絶縁体である  $\text{SiO}_2$  基板が表面に露出していると放射光からの強力な X 線により帯電が起り、像が歪むため、導通を維持するために Ru を残して電荷を逃がす構造とした。

加工した試料は磁場中熱処理炉を用い、室温で 1kOe の磁場を素子に対して  $10^\circ$  傾けた方向に印加した。これにより磁化固定領域を上向きに設置すると、右下に Tail-Tail の磁区を形成することができる。観察試料は、320nm、400nm、480nm の DW 評価素子が形成されており、実際のデバイス評価パターンと同等のものが配置されている。

### 3-6-3. 光電子スペクトル測定

観察に用いる元素およびコントラストの高い測定条件を決めるため、Ni および Fe の光電子スペクトルを測定した。Fig.3-6-2 に DW 素子パターンが密集した部分を観察領域  $100\mu\text{m}\phi$  として測定した Ni と Fe の L 線 (2p-3s の励起) スペクトルを示す。

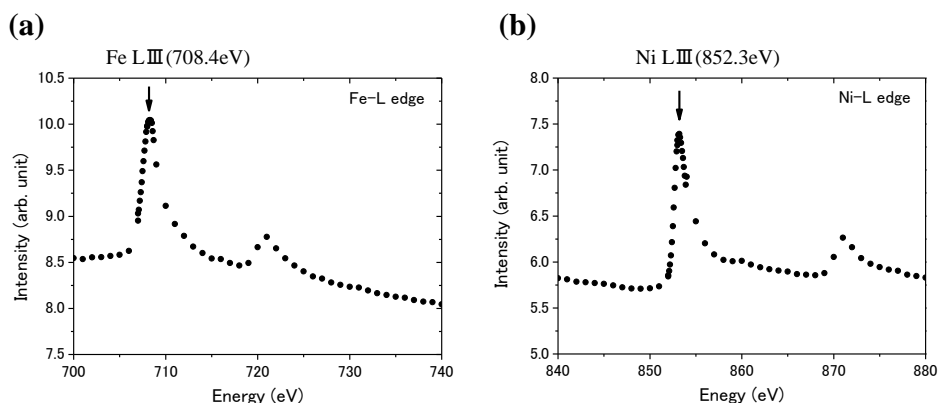


Fig.3-6-2 U 字形状パターンの光電子スペクトル (a) Fe-L III、(b) Ni L-III

Ni、Fe いずれも L-III ( $2p_{3/2} \rightarrow 3s$ )、L-II ( $2p_{1/2} \rightarrow 3s$ ) の励起を反映した 2 つのピークで構成される。ピーク位置はそれぞれ Ni が 853.2eV、Fe が 708.4eV である。バックグラウンドに対するピークの高さは組成を反映し、得られたスペクトルからは約 30% (Ni)、16% (Fe) とみつめられる。主要構成元素である Ni の強度が強く像は明るい。一方、XMCD は、各元素の磁気モーメントの大きさとその組成比に対応するので、 $\text{Fe} : \text{Ni} \sim 2.2 \times 0.2 : 0.7 \times 0.8 \sim 0.44 : 0.56$  と予測される。Fe と Ni とのコントラストの違いは小さいと考えられる。実際に Ni, Fe 両方のピーク位置で像を観察すると像のコントラストはほぼ同等であるが、Ni の L-III(853.2eV)ピークを用いて測定した方がバックグラウンドノイズの小さい画像であることが明らかになった。そこで、観察は X 線の入射エネルギーを Ni-L-III の 853.2eV としておこなうことにした。

#### 3-6-4. 磁区観察と素子形状最適化

ここでは PEEM 装置内で磁場を印加し、磁壁移動メモリ用 U 字形状磁性パターンに形成した磁壁が磁場とともに動く様子を調べた。また、異なる形状パターンに対して磁場動作を調べ、磁壁が安定に動作する条件を検討した。

##### 3-6-4-1. in-situ 磁場印加による磁壁移動

SPring-8 BL25SU 設置の XMCD-PEEM 装置内には、in-situ で最大約 100Oe の磁場が印加できるコイルが設置されている。磁場印加方向は X 線の入射方向に対して  $75^\circ$  であり、約 1msec のパルス状磁場が印加できる。コイルの方向は固定されているので、試料設置の方向を磁壁移動領域と磁場印加方向が平行となる位置にし、磁性パターン中磁壁の磁場による動き、特に pin サイトである U 字形状の角からの depin の様子を調べた。

まず、初期磁化状態の配置および PEEM 装置内で磁場を印加したときの磁区像の変化過程を Fig.3-6-3 に示す。

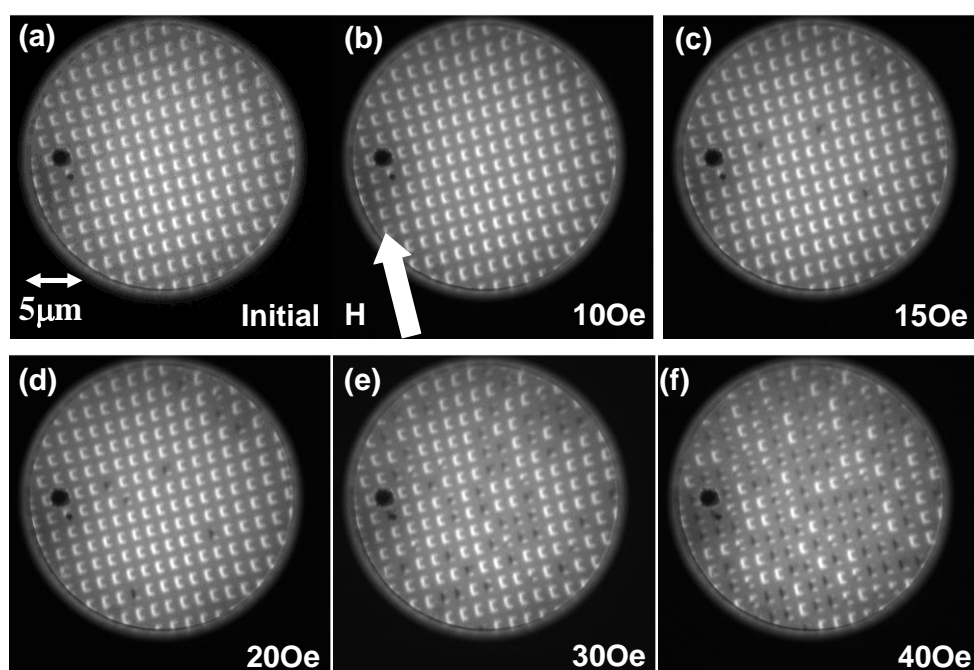


Fig.3-6-3 (a) U 字形パターンに磁壁導入した直後、(b)-(f) 磁壁移動領域の磁化方向の逆向きに磁場を印加した後の XMCD-PEEM 像、(b) 10 Oe、(c) 15 Oe、(d) 20 Oe、(e) 30 Oe、(f) 40 Oe

ここには、細線幅 320nm 磁化パターンについて磁壁導入したときの視野径  $30\mu\text{m}\phi$  で観察した磁区像を示す。磁壁は、試料に時計回りに  $150^\circ$  方向からを 1kOe の磁場を印加して導入した。この場合、磁化固定領域の上端から下端に向かって S 極→N 極、磁壁移動領域では左から右に S 極→N 極となる配置になり、U 字形の右端に head-head の磁壁が形成される。観察された磁化配置は、これを反映していずれも X 線入射方向に対して平行成分のみとなり白い像となる。詳細にみると、磁壁移動領域が明るく磁化固定領域では若干暗くなっている。磁化の回転領域を持つ右端部は、X 線と平行になる磁化成分があるため、磁壁移動領域の中でも明るくなる。

磁壁移動領域の磁化方向から逆に磁場を 150Oe 以上印加すると、磁壁移動領域が白から黒に変化する部分が現れる。これは、磁壁移動領域の磁化が反転したことを現わす。印加磁場の増加とともに磁化反転を示すパターンの数は増加し、40Oe まで印加した場合に、約 60% のパターンで磁化反転を示す。視野径の範囲に見られる磁性パターンの中で磁化反転を起こしたものの数を与えた磁場に対してプロットしたのが Fig.3-6-4 である。

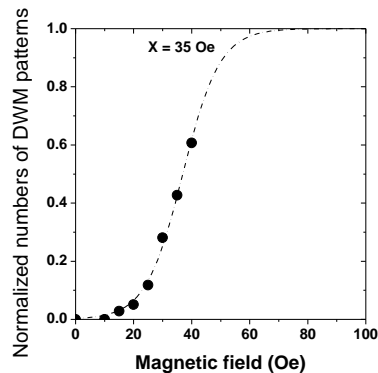


Fig.3-6-4 磁場印加により磁区形状が変化した U 字形状パターンの割合

20Oe 以下の磁場で変化するパターン数は少ないが、それ以上で急峻に増加し、S 字状の曲線となる。この変化は sigmoid 曲線で近似することが可能であり、磁化反転の中心値は 35Oe となる。U 字パターンの角にトラップされた磁壁が磁場によって飛び出す平均磁場 (depin 磁場) が 35Oe であるということが出来る。depin 磁場にはばらつきがあり、15Oe で反転を起こすものもあれば 40Oe 以上でも変化しないものもある。初期状態における磁区配置は均一であるが、磁場を与えたときの動きは必ずしも一様でないことを示している。磁場による磁壁移動過程を異方性磁気抵抗効果によって電氣的に評価した実験では depin 磁場が約 30Oe であり、この結果と対応する。電気特性による磁壁移動にも大きなばらつきがあり、U 字形状パターンに特徴的な磁壁移動動作と考えられる。

次に、磁壁移動領域に形成した磁壁を移動させ、元に戻す実験をおこなった。ここでは、磁場によって +40Oe の磁場を与えて磁壁移動させた後、逆向き磁場を印加して観察した磁区像を Fig.3-6-5(a)-(c) に示す。

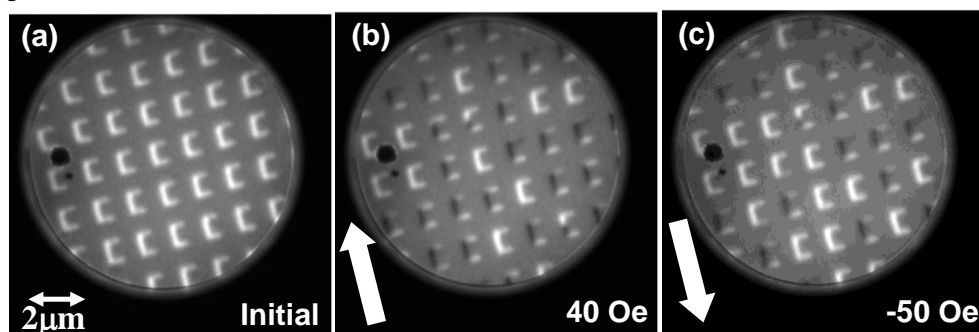


Fig.3-6-5 U 字形状パターンの XMCD-PEEM 像 (a) 磁壁導入後、(b) 磁壁移動領域の磁化方向と反対に 40 Oe 磁場を印加した後、(c) (b) とは逆方向に 50 Oe 磁場印加した後の像

Fig.3-6-5(a)が初期の磁化配置、(b)が磁場を 40Oe 印加して磁壁を移動させた後の像、(c)

は、更に逆向きの磁場を 50Oe 印加した後の像である。磁化配置の変化を詳細に調べるため視野径は  $10\ \mu\text{m}\phi$  と高倍率にして観察している。磁壁を導入した後の像は一様であり、すべて白いパターンである。これに磁場を印加すると、半数以上のパターンで磁壁移動領域の磁化が反転し、黒い像となる。詳細に見ると、磁区像には次の4つのパターンがある。

- ① 磁壁移動領域のコントラストが反転しているパターン
- ② 磁壁移動領域と磁化固定領域のコントラストが反転しているパターン
- ③ 磁壁移動領域の磁化の左側が白、右側が黒となるパターン
- ④ 変化しないパターン

①は、右のトラップサイトにあった磁壁が左のサイトに移動し、磁壁移動領域の磁化が反転した像であり、磁壁移動メモリが想定している動作をしたパターンである。一方、②は、磁壁がトラップサイトである左端部の角には止まらず、磁化固定領域の磁化まで反転させてしまったパターンと考えられる。この磁化配置は環流構造となり、磁壁が形成されていない。③は、磁壁が磁壁移動領域の中心付近に形成されたことを示しており、磁場印加により磁壁のトラップされていた右下端部から磁壁が移動をはじめたが、もう片側の端部に届く前の中間で安定化してしまったことを示している。④は磁場が足りずに変化の起こっていないパターンである。磁壁移動領域に平行方向から磁場を印加することにより、このような4つのパターンがランダムに形成されている。

磁壁移動領域に逆方向から 50Oe の磁場を与えたときの像が Fig.3-6-5(c)である。Fig.3-6-5(b)では磁場印加前に磁壁移動領域が黒かったものには白く反転するものがある。磁化反転が生じたことを示している。このようなパターンは35個中6個みられており、磁場印加による可逆的に磁化反転が起こったことを現す。磁壁のトラップサイト間移動が起こったことを現している。一方、その他のパターンには変化が見られない。磁場印加によって磁化配置が変化しなかったことを示している。最初に磁場印加した状態 (b) と逆方向から磁場を印加した状態(c)を比較すると、磁化反転を起こしたパターンは、(b)の状態①のパターン、すなわち磁壁移動領域だけでコントラストが変わっているパターンであった。これに対して、②のように磁壁を消失したパターンの磁化状態は変化せず、また、③のように中間位置で磁壁が停止したパターンは、元に戻るものの戻らないものが見られた。④のパターンは、磁壁移動領域に平行な磁場が印加されることになったため、変化が起こらなかった。すなわち、磁場によって磁壁がトラップサイトに留まったものだけが可逆的に磁壁移動し、それ以外は磁壁移動しないことがあきらかになった。

以上の結果から U 字形状パターンは容易に磁壁を導入できるが、制御性よく磁壁移動させることが困難なことが示唆される。そこでこれを検証する目的で LLG シミュレーションによる U 字形状パターンの角に形成した磁壁の磁場による移動挙動を調べた。ここでは U 字形状パターンの AFM 像をもとにパターンを作製し OOMMF を用いて磁化配置の計算をおこなった。まず、実験条件と同じように、まず磁化固定領域に対して反時計方向に  $15^\circ$  傾けた方向から 1kOe 磁場を印加して磁壁を導入した。次いで、この状態に磁壁移動領域に磁化



と反平行方向から 70-90Oe の範囲で磁場強度を変えて印加して磁化配置を安定化させた後、ゼロ磁場に戻して磁化配置の磁場依存性を調べた。また、磁化固定領域と平行方向およびそこから時計回り・反時計回りに 15°傾けた方向から磁場を与えて磁化状態を安定化させた後、ゼロ磁場に戻して磁化配置の磁場方向依存性を調べた。

Fig.3-6-8 は、磁場強度依存性の計算結果である。

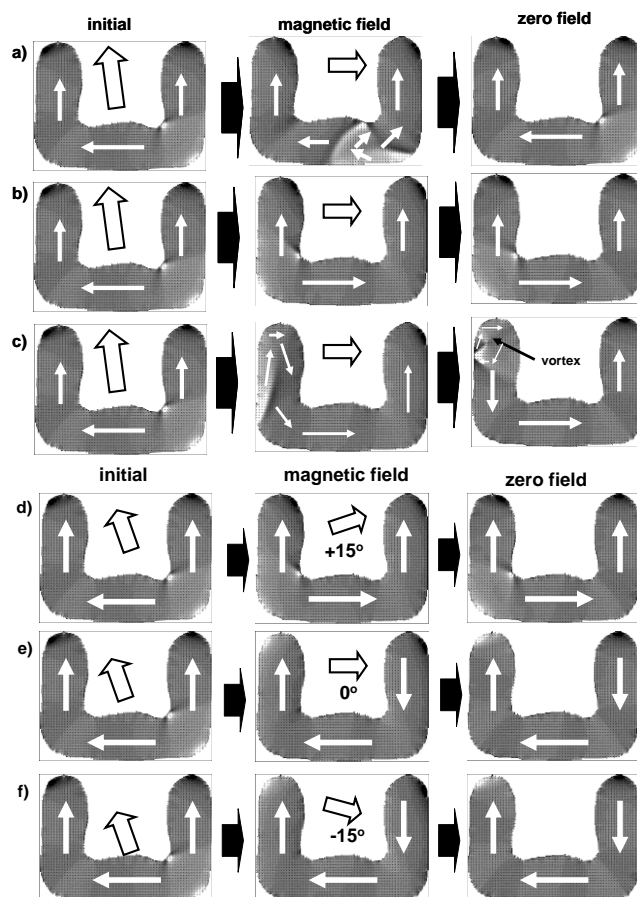


Fig.3-6-8 U 字形状パターンに磁場を印加したときの磁化配置シミュレーション結果

(a) – (c): 反時計回りに 30° 傾けた方向から磁場を印加した後 (左)、磁壁移動方向から反対の方向に磁場を印加中 (中)、磁場をゼロに戻したとき (右) の磁化配置 (a) 印加磁場 70 Oe、(b) 80 Oe、(c) 90 Oe、(d) - (f): 反時計回りに 30° 傾けた方向から磁場を印加した後 (左)、磁場 100Oe を時計回り方向に (d) 15°, (e) 0°, and (f) -15° 回転させて磁壁移動領域の磁化と逆向きに磁場を印加中 (中)、磁場をゼロに戻したとき (右) の磁化配置

Fig.3-6-8(a)-(c)は、磁場強度に対する磁壁移動の様子を示したものである。Fig.3-6-8(a) に示したように印加磁場を 70Oe としたときには磁壁移動領域の中間まで磁化反転するが、左側のトラップサイトにまでは到達しない。この状態で磁場をゼロに戻すと、もとの右側のトラップサイトに戻る。Fig.3-6-8(b)のように 80Oe では、磁壁が右トラップサイトから左と

ラップサイトに移動し、磁場を切ってもそのままの状態に留まる。更に磁場を増して 90Oe にすると (Fig.3-6-8(c))、磁壁は左とラップサイトを通過して磁化固定領域で **vortex** 構造を作りながら磁化を反転させる。この状態で磁場をゼロ戻すと **vortex** 磁壁が残存し、最終的には全体の磁化が反転して磁壁が消失する。U 字形状に還流した単磁区構造となる。シミュレーションでは、 $\pm 100\text{Oe}$  の範囲で磁壁移動しない状態から磁壁のトラップサイト間移動を起こし、磁壁がトラップサイトを越えてしまう状態にまで変化する。磁壁移動を起こす磁場のマージンが狭いことを示している。Fig.3-6-8(d)-(f)は、磁場を 100Oe とし、磁場印加方向を  $\pm 15^\circ$  の範囲で変えた場合の磁化配置である。Fig.3-6-8(d)に示したように反時計回り方向に磁場を印加するでトラップサイト間の磁壁移動を起こす。しかし、磁場に対して平行あるいは時計回り方向に印加したときは磁壁がトラップサイトを通り抜けて単磁区構造になる (Fig.3-6-8(e)-(f))。たとえば Fig.3-6-8(f)のように磁壁が移動する先のトラップサイトにおいて磁壁移動層と磁化固定層の磁化が遷移する方向 (回転する方向) と磁場の方向とが一致すると磁化は容易に回転を起こし、トラップサイトで **vortex** 構造を形成する。これが磁化固定領域内部の磁化を反転させ、磁化固定内を移動して単磁区状態になることが考えられる。U 字形状の角は磁壁のトラップサイトとして十分なポテンシャルエネルギーを持っていることを示す。特に磁壁移動に際しての磁化回転方向と磁壁のカイラリティが同一であるとき、容易に磁壁が **transverse** 構造から **vortex** 構造に変化してしまうことをあらわしている。U 字形状パターンでは、このような磁化回転過程が起こりやすく、単磁区化などが生じ、所望の磁壁移動が起こりにくくなったと考えられる。このようなパターンのデバイス構造では安定に磁壁移動をさせることができない。パターン形状の最適化が必要となる。特に 磁壁移動の動作安定性およびデータ保存安定性を向上させるには、磁壁トラップサイトを安定化させることが重要と考えられる。そこで、次にトラップサイトの改良を試み、磁区観察による評価をおこなった。

### 3-6-4-2. 素子パターン形状と磁壁移動、磁区構造安定性の検討

U 字形状の角は磁壁移動をトラップするために十分なポテンシャル障壁を持たず、また磁壁移動にともなう磁化回転のカイラリティによっては容易に **vortex** 磁壁を形成して磁化固定領域の磁化を反転させてしまうため、磁場印加により多様な磁区構造となることが明らかになった。こうした現象は、磁壁移動メモリの基本動作である可逆的な磁壁移動を妨げ、動作ばらつきの増大を招くと考えられる。可逆的で繰り返し安定な磁壁移動を起こすためには、まず形状の中に磁壁を拘束するに十分なポテンシャル障壁をもつ構造を形成することが必要である。

#### 磁化固定安定化 U 字形状の検討

磁壁を固定させるためには、磁化固定領域の磁気異方性を強くして磁化反転を抑制すること、磁壁トラップサイトで **vortex** 磁壁を形成しないことが必要である。これらを満たす

構造として、U 字形の磁化固定領域を長くして形状磁気異方性を強化し、磁化反転しづらくさせたパターン、U 字形の両角の下に磁化固定領域を追加した H 字形パターンを考えた。こうしたパターンに対して磁場による磁化配置の変化を XMCD-PEEM で観察し、磁壁移動挙動を調べた。U 字形パターンの実験と同様に、時計回りに  $150^\circ$  方向から  $1\text{kOe}$  の磁場を印加して磁壁を導入し、その後、XMCD-PEEM 装置内で磁壁移動領域に平行あるいは反平行方向に磁場を印加して磁壁移動させ、磁化配置を観察した。

Fig.3-6-9 は磁化固定領域を長くした U 字形（耳長 U 字形）の着磁による磁壁導入後の XMCD-PEEM 像である。

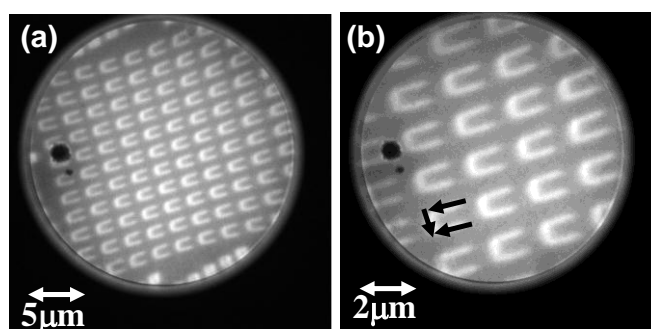


Fig.3-6-9 磁化固定領域を長くした U 字形パターンに磁壁を導入した後の XMCD-PEEM 像

磁化方向が X 線の入射方向と平行な成分で構成されるため、全体的に白い像となり、図中に挿入した矢印で示した磁化配置である。前節で検討した U 字形と同様に磁化固定領域は先端から角に向かって S 極→N 極方向に磁化し、磁壁移動領域は左から右に S 極→N 極方向に磁化しており、パターン右端部に head-head の transverse 磁壁を形成した磁化配置となっている。この状態で、磁壁移動領域に右から左方向に磁場を印加したときの磁区像を Fig.3-6-10 に示す。

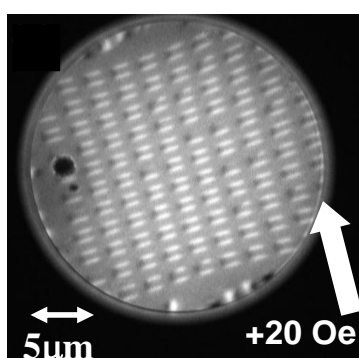


Fig.3-6-10 磁化固定領域を長くした U 字形パターンに磁壁を導入した後、磁壁移動領域の磁化に対して逆方向の磁場を与えた後の XMCD-PEEM 像

200e の磁場を印加することで、視野中すべてのパターンで磁壁移動領域が白から黒に変化している。磁壁移動領域が磁場により磁化反転したことを示している。

U 字形状では多様な変化を示していたのと比較して磁化反転はすべての素子で一様に起こっている。形状磁気異方性による磁化反転抑制により、トラップサイト間で磁壁移動が起こったと考えられる。次に、この状態で逆方向から磁場を印加した後の磁区像を Fig.3-6-11 に示す。

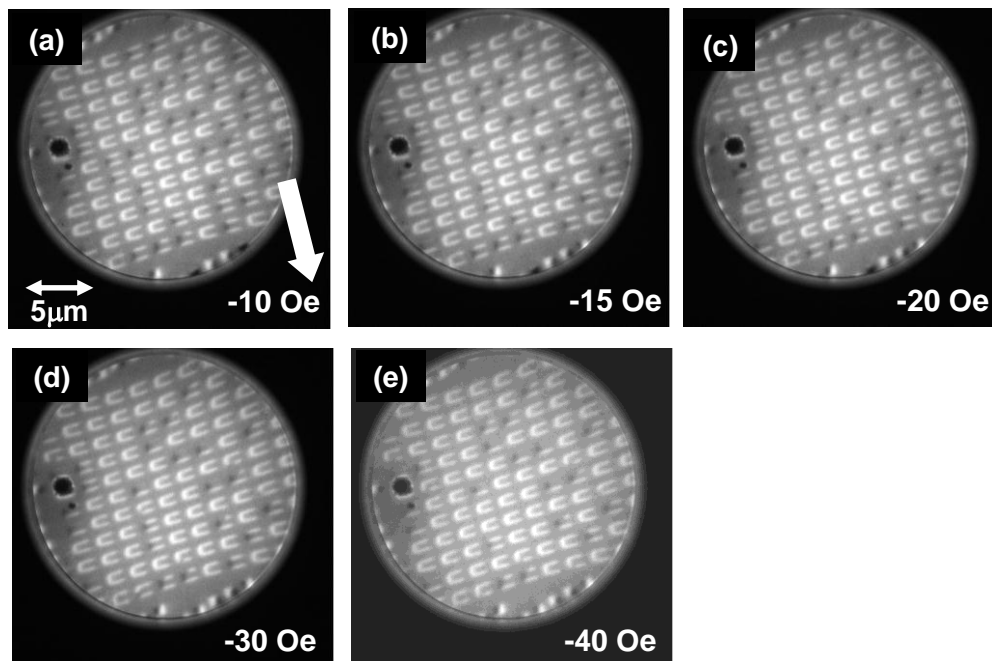


Fig.3-6-11 磁化固定領域を長くした U 字形状パターンに磁壁を導入し、磁壁移動領域の磁化に対して逆方向に 200e の磁場を与えた後、更に逆方向から磁場を与えてゼロ磁場に帰したときの XMCD-PEEM 像 (a) 10 Oe、(b) 15 Oe、(c) 20 Oe、(d) 30 Oe、(e) 40 Oe.

100e の磁場を印加することによって磁壁移動が起こり始め、磁場強度を増すとともにその数が増える。しかし、磁場を 400e まで印加しても磁壁が戻らないパターンが約 20% 確認される。磁壁移動過程の詳細を調べるため、200e で右から左に磁化反転させた状態と逆方向に 300e 磁場を印加して左から右に磁壁を戻した像を拡大して示したのが Fig.3-6-12 である。

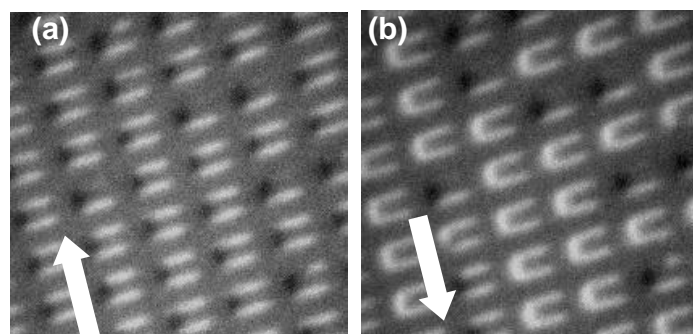


Fig.3-6-12 磁化固定領域を長くした U 字形状パターンに磁壁を導入した後、(a) 磁壁移動領域の磁化に対して逆方向に 20Oe の磁場を与えた後、(b) (a)の逆方向から 30Oe の磁場を与えた後の高倍率 XMCD-PEEM 像.

磁化反転を起こさなかったパターンは、磁壁が右から左に移動した後、左側の磁化固定領域がグレーのコントラストになっている。これは、この部分の磁化方向が反転したことを示しており、図中に示した環流の磁化配置、すなわち磁壁のない磁区構造を形成している。細線長を長くすることで形状磁気異方性を強くして磁化反転を抑制することができた。しかし、素子の約 20%は磁化固定が十分でなく、磁壁が磁化固定領域を通り抜けて単磁区構造に変化してしまう。磁壁移動に際して磁化回転方向と磁壁のカイラリティが一致するため、磁化が渦状な磁化構造となり vortex 磁壁に変化する。その結果、磁壁が動いてパターンの端部にまで到達し、磁壁が消失すると考えられる。

次に、磁壁移動のカイラリティの影響を受けにくい構造として H 字形状パターンの磁壁移動を検討した。Fig.3-6-13 は H 字形状パターンに磁壁を導入した後の磁区像である。

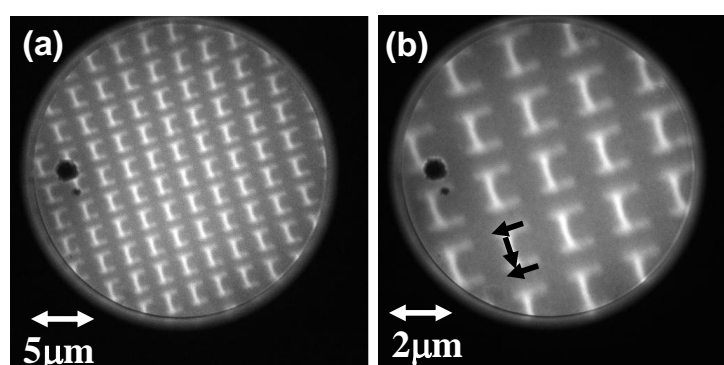


Fig.3-6-13 H 字形状パターンに磁壁を導入した後の XMCD-PEEM 像

U 字形状パターンと同様、磁化固定領域、磁壁移動領域ともに白いコントラストである。磁化固定領域、磁壁移動領域が X 線入射方向に対して平行な磁化成分を持ち、H 字の右角に Head-Head の磁壁を有する磁化構造となっていることを示している。このパターンに磁

壁移動領域の磁化と逆向きに磁場印加をしたときの磁化配置の変化を Fig.3-6-14 に示す。

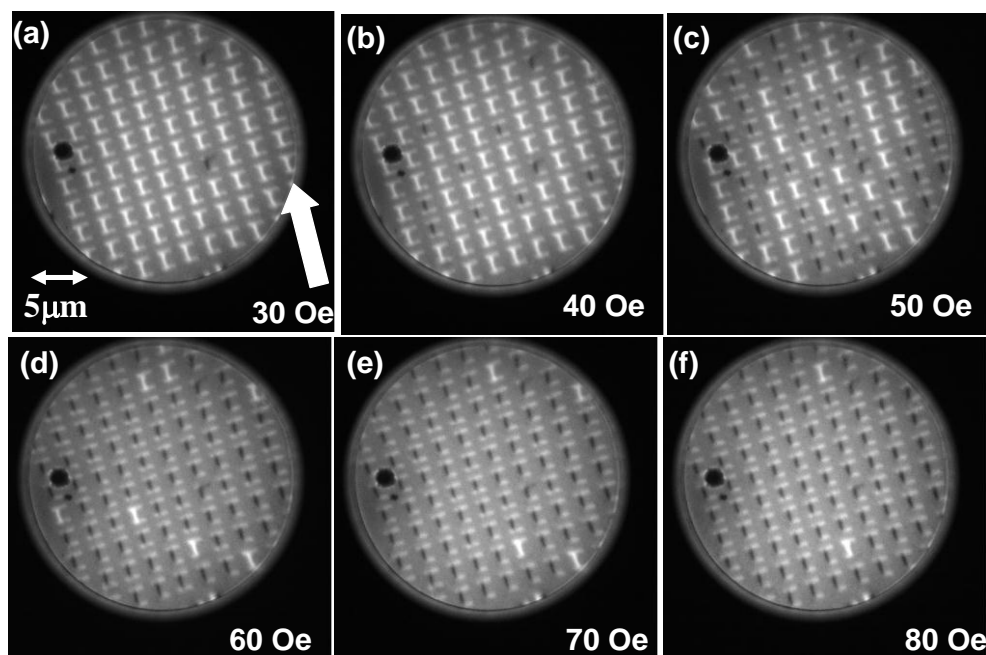


Fig.3-6-14 H 字形状パターンに磁壁を導入した後、磁壁移動領域の磁化に対して逆方向に磁場を与えた後の XMCD-PEEM 像 (a) 30 Oe、(b) 40 Oe、(c) 50 Oe、(d) 60 Oe、(e) 70 Oe、(f) 80 Oe.

磁場 30Oe 以上から磁壁移動が始まり、約 50Oe で約半数のパターンで磁壁移動領域のコントラストが変化し、80Oe ではほとんどのパターンの磁壁が移動している。視野中の全パターンに対する磁壁移動領域のコントラスト変化が起こったパターンの割合を求め、印加磁場に対してプロットしたのが Fig.3-6-15 である。

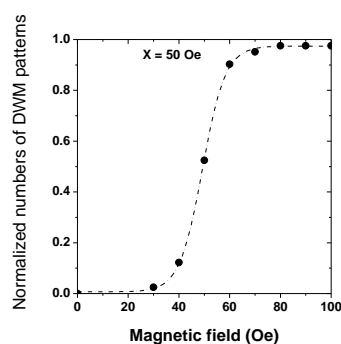


Fig.3-6-15 磁場印加によって磁壁移動の生じた H 字形状パターンの割合

U 字形状で見られた反転挙動と同様、S 字状の磁場依存性を示す。Sigmoid 曲線で近似することができ、約 50Oe が平均磁壁移動磁場となる。U 字形状のパターンと比較して磁壁移動磁場が増加し、トラップサイトが強化されたことをあらわしている。なお、ここで得ら

れた平均的な磁壁移動磁界は AMR 効果による電気特性と同等の結果を示しており、磁区観察と電気特性が対応することが明らかになった。

磁壁移動を起こした状態に対して、更に逆方向から磁場を印加したときの磁区像を Fig.3-6-16 に示す。

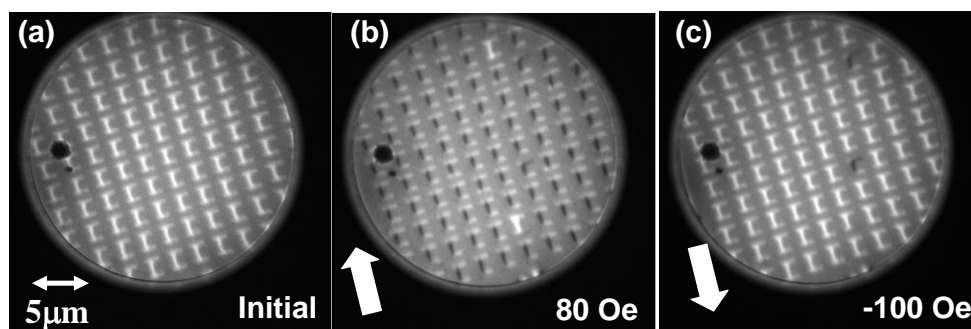


Fig.3-6-16 H 字形状パターンに(a) 磁壁を導入した後、(b) 磁壁移動領域の磁化に対して逆方向に 80Oe の磁場を与えた後、(c) (b)の逆方向から 100Oe 磁場を与えた後の XMCD-PEEM 像

磁場印加とともに磁壁移動領域のコントラストが黒から白に戻ることをわかる。磁場を 100Oe にするとほぼ全部のパターンに対してコントラストが反転する。可逆的な磁壁移動が起こっていることを示している。このとき、磁化固定領域のコントラストは変化せず、磁化反転や磁壁の侵入はみられない。磁壁は移動前後で H 字の角部分に安定に固定されるため、この領域間で可逆的に磁壁移動を起こすことを示している、また、磁壁移動の生じなかったパターンを詳しく観察すると、Fig.3-5-17 に示すように、H 字の磁壁移動領域に対して上側の U 字部分あるいは下側の U 字を反転させた部分で環流の磁化配置をとっている。

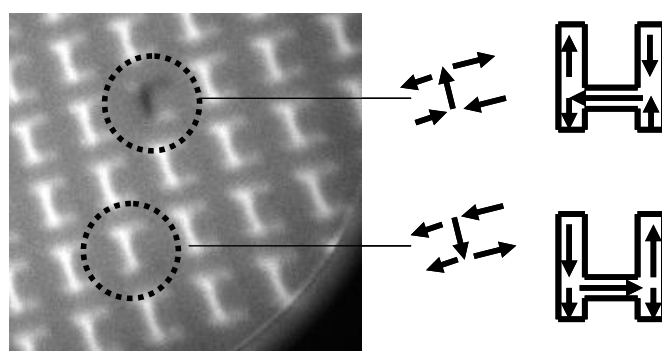


Fig.3-6-17 磁化が戻り損なった素子の高分解能 XMCD-PEEM 像と磁化配置

これは、磁化固定領域の片側が磁化反転を起こしたために形成される構造である。こうした構造を形成すると、磁壁は環流磁化配置によって固定され、移動できなくなると考えられる。

H 字形状構造で磁壁が安定にトラップされ、可逆的な磁壁移動を起こす理由は、次のように考えられる。すなわち、磁場印加にともなう磁壁移動に際して、磁化固定領域の磁化は、磁場印加方向に傾く。磁壁移動領域の上下に磁化固定領域があり、それぞれが同一方向に傾いている。LLG シミュレーションによると、U 字形状パターンでは、直角部分に磁壁が形成された状態から磁場印加で左側に磁壁移動をさせることにより磁化が時計回り方向に回転しながら移動する。これは磁化固定領域の磁化が傾いている方向と同一である。このため磁化固定領域の磁化が容易に回転を起こし、vortex 構造を作りやすい状況にある。vortex 構造を形成すると、磁壁は角にはトラップされにくくなり、パターン中で移動を起こして単磁区化する。これに対して、H 字形状では、磁壁移動領域の下側に形成された磁化固定領域の磁化は、磁壁移動による磁化回転方向とは逆向きになる。このため、磁壁移動による磁化回転が抑制され、vortex 構造の形成しづらくなった結果、磁壁が安定的にトラップサイトに固定されるようになる。磁化回転に対して相反するカイラリティとなる磁化配置を持つ形状にすることが、磁壁移動を安定化すると考えられる。

以上の結果は、形状に依存して磁壁移動に際しての磁化回転機構が変化し、それが磁壁トラップサイトの安定性と関わることを示している。安定的に磁壁移動を生じるには、磁化固定領域に磁壁が侵入することを抑制することが必要であり、トラップサイトにおける磁壁のカイラリティと磁壁移動に際しての磁化回転の方向を制御することが重要であることがわかった。こうした点で U 字形状パターンは磁壁トラップサイトが弱く、一方、H 字形状の磁壁トラップサイトは安定である。磁壁移動挙動の観察により、磁壁移動素子のトラップサイト設計の指針を得ることができた。

ただし、H 字形状パターンの磁壁電流駆動を検証したところ、動作電流が 5-6mA であった。pin サイトにおける磁壁安定性が増し、可逆的な磁壁移動も実現可能となるが、動作電流が混載メモリに適用するには大きすぎることから素子への適用は困難であった。これは、面内磁化型磁壁移動を利用した場合に共通の問題であると考えられる。既に述べたように Hayashi らは、permalloy 細線にノッチ構造を作製し、電流を与えたときの磁壁移動、磁壁構造変化などを調べ、磁壁に電流を与えたとき pin サイトと磁壁位置の相対関係、磁壁カイラリティなどに依存して形成される磁壁の構造やその頻度が変わることを明らかにしている [30]。これは、面内磁化型 permalloy 細線の磁壁移動は、外部からの pin 止め効果が臨界電流密度を支配し、伝導電子の持つスピンと磁化との間に作用するスピントルクよりも強くなることに起源を持つと考えられる。すなわち、スピントルクよりも磁壁移動に際しての磁化回転で生じる磁場が磁壁移動を決めることを現している。磁化回転によって発生する磁場は非断熱項 ( $\beta$  項) と呼ばれ、extrinsic な pin による影響を強く受ける。このため、pin サイトが強くなるとともに強い磁壁駆動電流が必要となり、強い電流を与えるとジュール熱による細線温度が上昇する。磁性体の温度上昇とともに磁化および磁気異方性が低減し、熱による磁化磁壁の揺動が起こる。たとえば、Togawa による zigzag 形状の磁性細線にパルス電流を与えたときの磁壁構造変化を観察し、磁壁移動を始める電流値と細線のキュリー



温度に達する電流値が近いこと、繰り返しパルス電流印加により磁壁の移動が確率的に起こることなどを明らかにしている[68-70]。我々の結果もこれと対応し、温度による磁壁トラップサイトからの脱出や、加熱冷却による磁壁形成などが不規則に生じていると考えられる。磁性細線中の磁壁位置を電流で制御することは困難であり、磁壁移動メモリに **NiFe** などの面内磁化方式を用いることは適していないと考えられる。こうしたことにより、形状制御による興味深い磁化過程は観察されたものの、面内磁化方式による磁壁移動メモリの開発は不適と判断し、新しい方法を模索することにした。

## 参考文献

- [1] M. Durlam, P. Naji, M. DeHerrera, S. Tehrani, G. Kerszykowski, and K. Kyler, *IEEE Int. Solid-State Circuits Conference (ISSCC 2000) Dig. Tech Papers*, 130, (2000)
- [2] C. Trigas, S. Doll and J. Knuecken, *Proc. IEEE Custom Integrated Circuit Conf. (CICC2004)* 71, (2004)
- [3] T.W. Andre, J.J. Nahas, C. K. Sburamanian, B. J. Garmi, H. S. Lin, A. Omair, and W. L. Martino. Jr, *IEEE J. Solid-State Circuits* **40**, 301 (2005)
- [4] T. Tsuji, H. Tanizaki, M. Ishikawa, J. Otani, Y. Yamazaki, S. Ueno, T. Oishi, and H. Hidaka, *Symp. VLSI Circuits 2004 Dig. Tech Papers* 450 (2004)
- [5] D. Gogl, C. Amdt, C. Barwin, A. Bette, J. DeBrosse, E. Gow, H. Hoenigschmid, S. Lammers, M. Lamorey, Y. Lu, T. Maffitt, K. Maloney, W. Obernaier, A. Sturm, H. Viemann, D. Willmott, M. Wood, W. J. Gallagher, G. Mueller, and A. R. Sitaram, *IEEE J. Solid-State Circuits* **40**, 902 (2005)
- [6] Y. Iwata, K. Tsuchida, T. Inaba, Y. Shimizu, R. Takizawa, Y. Ueda, T. Sugibayashi, Y. Asao, T. Kajiyama, K. Hosotani, S. Ikegawa, T. Kai, M. Nakayama, S. Tahara, and H. Yoda, *IEEE int. Solid-State Circuits Conf. (ISSCC 2006) Dig. Tech. Paper* 138 (2006)
- [7] N. Sakimura, T. Sugibayashi, T. Honda, H. Honjo, S. Saito, T. Suzuki, N. Ishiwata, S. Tahara, *IEEE J. Solid-State Circuits* **42** 830 (2007)
- [8]たとえば、興田博明 垂直磁化方式スピン注入書き込み MRAM まぐね **5** 184 (2010)
- [9] H. Honjo, R. Nebashi, T. Suzuki, S. Fukami, N. Ishiwata, T. Sugibayashi, and N. Kasai, *J. Appl. Phys.* **103** 07A711 (2008)
- [10] R.Nebashi, N. Sakimura, H. Honjo, S.Saito, Y. Ito, S. Miura, Y. Kato, K. Mori, Y. Ozaki, Y. Kobayashi, N. Ohshima, K. Kinoshita, T. Suzuki, K. Nagahara, N. Ishiwata, , K. Suemitsu, S. Fukami, H. Hada, T. Sugibayashi, ans N. Kasai, *IEEE Int. Solid-State Circuits Conf.*, 27-4, (2009)
- [11] S. W. Yuan, H. N. Bartram, J. F. Smyth, and S. Schultz, *IEEE Trans. Magn.*, **28**, 3171 (1992).
- [12] L. Berger, *J. Appl. Phys.* **49** 2156 (1978)
- [13] L. Berger, *J. Appl. Phys.* **55**, 1954 (1984).
- [14] P. P. Freitas and L. Berger, *J. Appl. Phys.* **57**, 1266 (1985).
- [15] L. Berger, *J. Appl. Phys.* **71**, 2721 (1992).
- [16] J. C. Slonczewski, *J. Magn. Magn. Mater.* **159**, L1 (1996).
- [17] L. Berger, *Phys. Rev. B* **54**, 9353 (1996).
- [18] F.J. Albert, J. A. Katine, R.A. Buhman, and D.C. Ralph, *Appl. Phys. Lett.* **77**, 3809 (2000).
- [19] J.A. Katine, F. J. Albert, R. A. Buhman, E. B.Myers, and D. C. Ralph, *Phys. Rev. Lett.*, 84 3149 (2000).
- [20] Y. Huai, F. Albert, R. Ngyen, M. Pakala, and T. Valet, *Appl. Phys. Lett.* **84** 3118 (2004).
- [21] M. Hosomi, H. Yamagishi, T. Yamamoto, K. Bessho, Y. Higo, K. Yamane, H. Yamada, M. Shoji, H. Hachino, C. Fukumoto, H. Nagao, H. Kano, *IEEE int. IEDM technical Digest*, **5-5** 459 (2005).

- [22] T. Kawahara, R. Takemura, K. Miura, J. Hayakawa, S. Ikeda, Y. M. Lee, R. Sasaki, Y. Goto, K. Ito, F. Matsukura, H. Takahashi, H. Matsuoka, and H. Ohno, *IEEE J. Solid-State Circuits* **43**, 109 (2008).
- [23] K. Tsuchida, T. Inaba, K. Fujita, Y. Ueda, T. Shimizu, Y. Asao, T. Kajiyama, M. Iwayama, K. Sugiura, S. Ikegawa, T. Kishi, T. Kai, M. Amano, N. Shimomura, H. Yoda, and Y. Watanabe, *IEEE int. Solid-State Circuits Conference Digest of Technical Papers (ISSCC)* 2010, 258 (2010).
- [24] G. Tatara, and H. Kohno, *Phys. Rev. Lett.* **92**, 086601 (2004).
- [25] A. Yamaguchi, T. Ono, S. Nasu, K. Miyake, K. Mibu, and T. Shinjo, *Phys. Rev. Lett.* **92**, 077205 (2004).
- [26] M. Yamanouchi, D. Chiba, F. Matsukura, and H. Ohno, *Nature*, **428** 539 (2004).
- [27] H. Numata, T. Suzuki, N. Ohshima, S. Fukami, K. Nagahara, N. Ishiwata, and N. Kasai, *Tech. Digest of Symposium on VLSI technology* 2007, 232 (2007).
- [28] S.S.P. Parkin, M. Hayashi, and L. Thomas, *Science*, **320** 190 (2008).
- [29] M. Hayashi, L. Thomas, Ya. B. Bazaliy, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **96** 197207 (2006).
- [30] M. Hayashi, L. Thomas, C. Rettner, R. Moriya, Ya. B. Bazaliy, and S.S.P. Parkin, *Phys. Rev. Lett.*, **98** 037204 (2007).
- [31] M. Hayashi, L. Thomas, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **97** 207205 (2006).
- [32] 近角聡信、「強磁性体の物理(下)」裳華房（東京）（1984）第6章 p.166
- [33] W. F. Brown, Jr., *J. Appl. Phys.* **11**, 160 (1940)
- [34] W. F. Brown, Jr., *Phys. Rev.* **58**, 736 (1940)
- [35] F. Bloch, *Z.F. Phys.* **74**, 295 (1932)
- [36] L. Néel, *Comp.Rend.* **241**, 533 (1955)
- [37] 近角聡信、「強磁性体の物理(下)」裳華房（東京）（1984）第7章 p.327
- [38] L. Landau and E. Lifshitz, *Phys. Z. Sowjet union* **8**, 153 (1935)
- [39] E. Lifshitz, *J. Phys. USSR* **8**, 337 (1944)
- [40] T. L. Gilbert, and J. M. Kelley, *Proc. 1<sup>st</sup> MMM conf.* 253 (1955)
- [41] T. L. Gilbert, *Phys. Rev.* **100**, 1243 (1955)
- [42] <http://math.nist.gov/oommf/>
- [43] 仲谷栄伸、まぐね **2**, 291 (2007)
- [44] L. R. Walker, Bell Telephone Laboratories Memorandum, 1956 *unpublished*
- [45] N. Schryer and L. R. Walker, *J. Appl. Phys.* **45**, 5406 (1974)
- [46] J. C. Slonczewski, *J. Appl. Phys.* **45**, 2704 (1974)
- [47] A. P. Malozemoff and J. C. Slonczewski, *Magnetic Domain Walls in Bubble Memories*, Academic Press, New York, 1979

- [49] T. Ono, H. Miyajima, K. Shigeto, K. Mibu, N. Hosoi, and T. Shinjo, *Science* **284**, 468 (1999).
- [50] G. S. Beach, C. Nistor, C. Knutson, M. Tsoi, and J. L. Erskine, *Nature Materials* **4**, 741 (2005).
- [51] Z. Li and S. Zhang, *Phys. Rev. Lett.*, **92**, 207203 (2004).
- [52] A. Thiaville, Y. Nakatani, J. Miltat, and Y. Suzuki, *Europhys. Lett.*, **69**, 990 (2005).
- [53] S. Zhang and Z. Li, *Phys. Rev. Lett.*, **93**, 127204 (2004).
- [54] J. He, Z. Li, and S. Zhang, *J. Appl. Phys.*, **99**, 08G509 (2006).
- [55] X. Waintal and M. Viret, *Europhys. Lett.*, **65**, 427 (2004).
- [56] S. E. Barnes and S. Maekawa, *Phys. Rev. Lett.* **95**, 107204 (2005).
- [57] M. Yamanouchi, D. Chiba, F. Matsukura, T. Dietl, and H. Ohno, *Phys. Rev. Lett.*, **96** 096601 (2006).
- [58] M. Yamanouchi, J. Ieda, F. Matsukura, S.E. Barnes, S. Maekawa, and H. Ohno, *Science*, **317**, 1726 (2007)
- [59] N. Vernier, D. A. Allowood, D. Atkinson, M. Cooke, and R. P. Cowburn, *Europhys. Lett.*, **65**, 526 (2004).
- [60] A. Yamaguchi, S. Nasu, H. Tanigawa, T. Ono, K. Miyake, K. Mibu, T. Shinjo, *Appl. Phys. Lett.* **86**, 012511 (2005).
- [61] A. Yamaguchi, K. Yano, H. Tanigawa, S. Kasai, and T. Ono, *Jpn. J. Appl. Phys.* **45**, 3850 (2006).
- [62] A. Himeno, S. Kasai, and T. Ono, *J. Appl. Phys.*, 99 08G304 (2006)
- [63] S. H. Florez, C. Krafft, R. D. Gomez, *J. Appl. Phys.* **97**, 10C705 (2005).
- [64] M. Tsoi, R. E. Fontana, and S. S. P. Parkin, *Appl. Phys. Lett.* **83**, 2617 (2003).
- [65] M. Kläui, C. A. F. Vaz, J. A. C. Bland, W. Wernsdorfer, G. Faini, E. Cambril, L. J. Heyderman, F. Nolting, and U. Rüdiger, *Phys. Rev. Lett.*, **94**, 106601 (2005).
- [66] M. Kläui, P. O. Jubert, R. Allenspach, A. Bishof, J. A. C. Bland, G. Faini, U. Rüdiger, C. A. F. Vaz, L. Vila, and C. Vouille, *Phys. Rev. Lett.*, **95**, 026601 (2005).
- [67] P. Vavassori, V. Metlushko, and B. Llic, *Appl. Phys. Lett.*, **91** 093114 (2007).
- [68] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, 45 L683 (2006)
- [69] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, 45 L1322 (2006)
- [70] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Appl. Phys. Lett.*, 92 012505 (2008)
- [71] H. Tanigawa, K. Kondou, T. Koyama, K. Nakano, S. Kasai, N. Ohshima, S. Fukami, N. Ishiwata, and T. Ono, *Appl. Phys. Express* **1**, 011301 (2008).
- [72] T. Suzuki, S. Fukami, K. Nagahara, N. Ohshima, and N. Ishiwata, *IEEE Trans. Magn.*, **44** 2535 (2008).
- [73] たとえば、石尾俊二、斉藤準、山岡武博、「磁気イメージングハンドブック」 第4章

共立出版（東京） 2010 年

- [74] T. Shinjo, T. Okuno, R. Hassdorf, and T. Ono, *Science* **289**, 930 (2000).
- [75] たとえば、木下豊彦、「磁気イメージングハンドブック」 第 6 章 共立出版（東京）  
2010 年、J. Stöhr, H. C. Siegmann, “Magnetism, from fundamentals to nanoscale dynamics”,  
(Springer Berlin), p.461, 2006
- [76] J. Stöhr, Y. Wu, D. B. Hermsmeier, M. G. Samant, G. Harp, S. Koranda, D. Dunham, and B. P. Tonner, *Science* **259**, 658 (1993).
- [77] K. Fukumoto, W. Kuch, J. Vogel, F. Romanens, S. Pizzini, J. Camarero, M. Bonfim, and J. Kirschner, *Phys. Rev. Lett.*, **96**, 097204 (2006).
- [78] S. Imada, S. Ueda, R. Jung, Y. Saitoh, M. Kotsugi, W. Kuch, J. Gilles, S. Kang, F. Offi, J. Kirschner, H. Daimon, T. Kimura, J. Yanagisawa, K. Gamo, and S. Suga, *Jpn. J. Appl. Phys. Part 2*, **39**, L585 (2000).
- [79] M. Laufenberg, D. Backes, W. Bührer, D. Bedau, M. Kläui, U. Rüdiger, C. A. F. Vaz, J. A. C. Bland, L. J. Heyderman, F. Nolting, S. Cherifi, A. Locatelli, R. Belkhou, S. Huen, and E. Bauer, *Appl. Phys. Lett.*, **88**, 052507 (2006).
- [80] M. Laufenberg, D. Bedau, H. Ehrke, M. Kläui, U. Rüdiger, D. Backes, L. J. Heyderman, F. Nolting, C. A. F. Vaz, J. A. C. Bland, T. Kasama, R. E. Dunin-Borkowski, S. Cherifi, A. Locatelli, S. Huen, and E. Bauer, *Appl. Phys. Lett.*, **88**, 212510 (2006).
- [81] M. Kläui, M. Laufenberg, L. Heyne, D. Backes, U. Rüdiger, C. A. F. Vaz, J. A. C. Bland, L. J. Heyderman, S. Cherifi, A. Locatelli, T. O. Montes, and L. Aballe, *Appl. Phys. Lett.*, **88**, 232507 (2006).
- [82] N. Ohshima, H. Numata, S. Fukami, K. Nagahara, T. Suzuki, N. Ishiwata, K. Fukumoto, T. Kinoshita, and T. Ono, *J. Appl. Phys.*, **107**, 103912 (2010)
- [83] 大嶋、沼田、深見、永原、鈴木、石綿、第 31 回日本応用磁気学会学術講演会概要集 p.359  
(2007 年 9 月)
- [84] S. Fukami, *private communication*
- [85] N. Ohshima, H. Numata, T. Suzuki, S. Fukami, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 07D914 (2008).

## 第4章 垂直磁化型磁壁移動メモリの研究

### 4-1. はじめに

第3章では、U 字形状 **permalloy** パターンに導入した磁壁が電流駆動することを示し、面内磁化型磁壁移動メモリが原理的に動作することを実証した。しかし、**permalloy** パターンの磁壁移動動作電流は高く、Cu などの非磁性金属を合金化して磁化を低減させた **permalloy** を用いても 2-3mA であった。この電流値は、トグル方式の **MRAM** と同等であり混載メモリ用途の目標である 0.2mA より一桁以上高い。これに加えて、電流を与えても磁壁が動かない場合や電流方向と逆向きに磁壁が動く現象（逆走）が生じ、動作も不安定であった。

面内磁化膜では、磁壁電流駆動に際して磁化が膜厚方向に立ち上がり強い反磁界が作用する。この反磁界に打ち勝って磁化を回転させ、磁壁移動を起こすには高い電流密度が必要となる[1]。磁壁を移動させるための電流を与えると、磁性パターンはジュール熱により磁気異方性を失う温度近傍にまで加熱されて磁壁が不安定となり、磁壁移動や多磁区化が起こる[2-4]。また、面内磁化膜には **transverse** 構造、**vortex** 構造といった複数の磁壁構造があり、これが電流の作用で変化するため動作が不安定になる[2-5]。

臨界電流密度が高いこと、磁壁構造が変化しやすいことは、いずれも面内磁化細線の磁壁電流駆動の本質に起源を持つものである。電流低減は物理的に困難であり、面内磁化型で磁壁移動メモリを作るとは実用的でないと考えられる。そこで磁壁電流駆動のメカニズムを改めて考察した。その結果、垂直磁化細線では、面内磁化細線で問題となった電流駆動時の膜厚方向への磁化回転が起こらないこと、形成される磁壁も **Bloch** 磁壁単一であり、面内磁化膜における **transverse** 構造、**vortex** 構造のよう複数の磁壁構造とならないので、磁壁構造の変化が起こりにくいことが予測された[6-7]。垂直磁化細線を用いることにより動作電流が低く、繰り返し動作に対しても安定な磁壁電流駆動メモリの実現可能性が示唆される。そこで、垂直磁化細線の磁壁移動メモリへ応用を検討した。

まず、磁壁電流駆動可能な垂直磁化膜材料の探索から、**CoCrPt** 合金および **Co/Ni** 積層膜を用いたとき磁壁が電流駆動することを見出した。特に、**Co/Ni** 積層膜は、磁気特性から推定される磁壁移動の臨界電流密度( $1 \times 10^{12} \text{A/m}^2$ )や、磁壁移動速度が 40-50m/sec と 1 次元モデルから見積もられる値と同等であり、電流の極性に対して可逆に磁壁移動を繰り返すなど、メモリ動作に適した材料であることが期待された。次いで **Co/Ni** 垂直磁化膜の磁壁移動メモリへの適用を検討した。模式的なメモリセルを作製し、電流による磁壁移動の確認や磁壁移動速度の見積もりなどで動作検証をおこない、幅 70nm の **Co/Ni** 細線パターンで 0.5mA 以下での磁壁電流駆動、50m/sec の磁壁移動速度を確認した。これは、**SRAM** 置き換えを目指す高速 **MRAM** に適応できる性能であり、磁壁移動メモリの実現可能性を示すことができた。本章では、その結果について述べる。

#### 4-2. 磁壁移動メモリの動作電流低減

磁壁電流駆動メモリを実現するには、細線パターンに容易に磁壁が導入され、スピン電流で磁壁が制御性よく動かすことのできる材料や素子構造を見いだすことが必要である。

磁壁電流駆動材料には、

1. 低電流密度での磁壁電流駆動
2. 高い磁壁移動速度
3. 再現性のよい繰り返し磁壁移動と磁壁構造の安定性
4. MRAM 製造プロセスで経験する熱処理、環境に対する磁気特性安定性

などの特性が要求される。中でも低電流密度での磁壁電流駆動および高い磁壁移動速度は、磁壁電流駆動メモリを低消費電力かつ高速動作が可能とし、混載デバイスへの適用範囲を広げるために重要な因子である。そのためには、まず臨界電流密度  $J_c$  の小さい材料を開発することが必要となる。

こうした観点に立ち、我々は permalloy 膜に非磁性元素 Cu、Ta を合金化して磁壁電流駆動のための臨界電流密度  $J_c$  を低減させることを試み、第 3 章で述べたように、合金化により磁化  $M_s$  が低減し、 $M_s$  に比例して  $J_c$  が減少することを明らかにした[8]。ところが、 $J_c$  を低減しても、磁壁移動の動作電流を 2-3mA よりも小さくすることができなかった。1 次元磁性細線のモデルに基づくと  $J_c$  は磁壁幅に比例する。面内磁化膜の U 字形状パターン中の磁壁幅は約 100nm 程度と広く、磁壁安定のために、細線幅を 200nm 以上と広くする必要があることが書き込み電流の高くなる大きな要因である。また、LLG シミュレーションに基づいた磁壁移動の解析から、磁壁と電流の作用によるスピントルクによる磁化ダイナミクスと形状磁気異方性の関係も低電流密度動作を妨げる因子であることが明らかとなり、磁気異方性を考慮した磁壁電流駆動材料磁気特性の開発が必要となった。

Fukami らは、磁気異方性と磁壁電流駆動の関係を明らかにする目的で式

$$\frac{d\mathbf{M}}{dt} = -\gamma|\mathbf{M} \times \mathbf{H} + \frac{\alpha}{M_s} \mathbf{M} \times \frac{d\mathbf{M}}{dt} - u \frac{\partial \mathbf{M}}{\partial x} \quad (4-1)$$

に示したスピントルクを考慮した LLG 方程式から磁化の動きを考察し、マイクロマグネティクスシミュレーションをおこなった[6-7]。Fig.4-2-1 に細線中に形成される磁化構造とそのスピン電流による移動過程の模式図を示す。

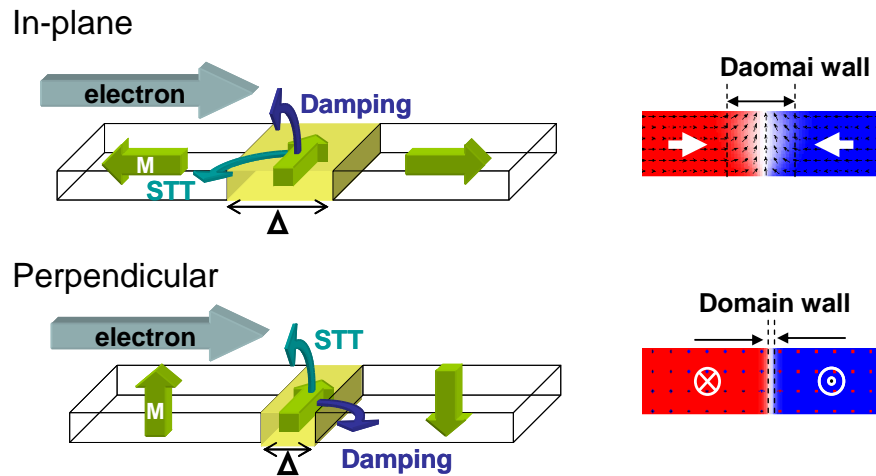


Fig.4-2-1 面内磁化細線と垂直磁化細線に形成された磁化のスピントルクによる回転と磁壁移動の模式図

電流による磁化回転は、スピントルクによる回転と、回転にともなう緩和過程（ダンピング）からなる。面内磁化を有する細線中の磁化は、スピントルクにより(4-1)式の第3項によって、細線短軸方向から長軸方向に回転する。この回転にともなう第1項によるダンピングが起こり、磁化は膜面垂直方向に立ち上がる。薄膜中で磁化が立ち上がると細線の上端と下端に磁極が発生し反磁界が生じる。特に10-20nm以下の薄膜状態でpermalloyのように $M_s$ が1Tと大きな材料では反磁界も約1T( $\sim 4\pi M_s$ )となり、磁化が膜面垂直方向に立ち上がることが困難になる。反磁界に打ち勝って磁化を立ち上げるためには更に強いスピントルクを与えることが必要となり、大きな電流が必要となる。面内磁化を有する磁性細線では、このような磁壁移動過程となるため、理論的には強いスピン電流が要求されることになる。一方、垂直磁化を有する細線中では、スピントルクによって細線の長軸方向に磁化が倒れ、そのときのダンピングにより細線短軸方向にダンピングによる磁化回転が起こる。細線短軸方向の幅は加工限界などを考慮すると20-30nm以上であるため、生じる反磁界は相対的に小さい。また、垂直磁化膜の磁壁幅は10-20nmであり、面内磁化の場合と比べて一桁小さくスピントルクそのものが大きく作用する。このため、磁壁移動のための電流が小さくて済む。また、面内磁気異方性を有する磁性膜では、静磁エネルギーを低減するために磁化が面内で回転するNéel磁壁を形成する。磁性パターンを形成したとき、Néel磁壁は更に二つの構造、すなわち反平行となる磁化の先端が互いにつきあわせた形状のtransverse磁壁と、渦状の磁化構造となって磁化が反転するvortex磁壁を形成する。ふたつの磁壁構造は膜厚や細線幅に依存して敏感に変化し、電流駆動に際したときのトラップサイトの形状などによっても影響を受ける。電流による磁壁の変形などが起こり、磁壁移動が安定しない[5]。これに対して垂直磁化の場合に形成される磁壁はBloch磁壁一種類である。このため、スピン電流による移動過程で磁壁の変形も生じにくく、安定な磁壁



移動が期待される。このような理由により垂直磁化を有する磁性細はメモリ適用に有利と考えられる。

上記の議論は磁壁電流駆動における最初の検証実験からも類推される。磁壁電流駆動現象の検証に用いられた代表的な磁性材料は金属磁性体の permalloy および磁性半導体の GaMnAs である。既に述べたように面内磁化の permalloy 合金細線は、 $J_c \sim 10^{12} \text{ A/m}^2$  で動作し、磁壁移動速度は数 m/sec $\sim$ 100m/sec となる[9,10]。実験的に得られた  $J_c$  は一次元モデルで与えられる値より 2 桁小さく、これを説明するために非断熱項  $\beta$  項が導入されている[11]。また、細線中磁壁は電流駆動によって transverse-vortex 間で変化を起こし、磁壁構造が安定化しなかった。一方、GaMnAs は垂直磁化を有している。臨界電流密度は  $10^9 \text{ A/m}^2$  と小さく、 $J_c$  と磁壁移動速度の関係などの実験結果は 1 次元モデルとよく対応する[12]。この系の磁化は 0.01T であり、NiFe と比較して約 2 桁小さく、垂直磁化であるため磁壁構造も単一である。GaMnAs の場合、キュリー温度が約 150K と低いため実用的ではないが、低電流が実現可能でかつ磁壁構造が変化しない垂直磁化を磁壁電流駆動メモリに適用することは有効と考えられる。垂直磁気異方性は磁化が小さい場合に安定化することも低電流化に有利である。こうしたことから、磁壁電流駆動メモリ材料として、垂直磁化を有する磁性薄膜を検討することにした。

#### 4-3. 垂直磁化膜の検討

垂直磁気異方性を示す磁性薄膜には、磁気バブルメモリに適用が検討された GdCo 系非晶質合金膜、光磁気記録媒体に適用された Tb-Fe-Co 系非晶質膜などの希土類遷移金属合金、Co/Pt、Co/Ni などの磁性多層膜、CoPt、MnBi といった金属間化合物、垂直磁気記録型ハードディスクの記録媒体に用いられる CoCr に Pt や Ta、B などの元素を添加した合金などがある。また、近年、開発が進む垂直磁化方式 STT-RAM には Co/Pd、Co/Pt などの磁性多層膜や FePt、FePd に代表される  $L1_0$  型規則合金などが研究されている。

光磁気記録および磁気記録では、外部磁場による磁化反転で情報が記録される。材料には磁場に対する作用が重要である。これに対して、STT-RAM や磁壁移動型メモリでは、電流の磁化への作用で情報が書き込まれるため、電子のスピンと局在した磁化の相互作用が重要となる。電流の磁化に対する作用に関する実験研究は、STT が 2000 年ごろ、磁壁電流駆動が 2004 年ごろから本格的に始まったものであり、磁化反転の物理は解明されつつあるが、材料研究は未開拓な分野である。このため制御すべき材料パラメータは十分に理解されてはいない。そこで、われわれは、まずこれまでに磁気記録、光磁気記録などで開発されてきた垂直磁化膜についてスピン電流の磁化に対する作用を検討し、材料開発と同時に電流・磁化作用と磁気物性との対応関係を調べた。CoCrPt 合金[13]、CoPt 合金、Co/Pt 積層膜[14]、Co/Ni 積層膜[15,16]などについて磁壁に対する電流の作用を調べた結果、CoCrPt と Co/Ni 積層膜で磁壁電流駆動現象が確認された。一方、CoPt 合金、Co/Pt 積層膜では電流による磁壁への作用は見られたものの移動は確認できなかった。材料による磁壁電流駆動の可否はまだ十分理解できておらず検討中である。本節では、この中で特に良好な磁壁移動特性を示した Co/Ni 積層膜について述べる。

##### 4-3-1. Co/Ni 垂直磁化膜

Co/Ni 多層垂直磁化膜は、高密度な光磁気記録の実現を目指し、短波長レーザに対して Kerr 回転角の大きな材料の研究開発の一環として開発された材料である。Daalderope らは、Co 系積層多層膜の第一原理計算から Co/Ni の膜厚比率が 1:2~1:3 になるとき垂直磁気異方性が得られることを予測し、実験的に垂直磁気異方性を確認した[17]。また、約 400nm の短波長で大きな Kerr 回転角を示して高密度な光磁気記録の可能性を示した[18]。しかし、更に大きな Kerr 効果を示す Co/Pt が開発されたため、それ以上の研究は進展していなかった。近年、Ravelosona らは Co/Ni 系積層膜を用い、磁壁に対する電流の作用について研究を進めている[19,20]。彼らは、超高真空分子線エピタキシー (MBE) 法を用いて成膜をおこない、Co/Ni=1/6 の膜厚比の時に垂直磁化膜が得られることを示した。また、この垂直磁化膜を微細加工により細線化し、外部磁場による磁壁導入後、電流を通じた時の磁壁の振る舞いからクリープ現象を確認している。これは磁壁が電流によって変化することを示す例であり、磁壁電流駆動の可能性を示す。そこで Co/Ni 多層膜を用いた垂直磁化膜を作製し、電流駆動の検証を試みた。

まず、Co/Ni 多層膜で垂直磁化を得る条件について考える。den Broeder らによれば、Co/Ni 積層膜は結晶が fcc 構造となり、基板面に対して(111)に強配向するときに垂直磁気異方性が発現する[21]。ところが、MRAM では、磁性膜が SiO<sub>2</sub> や SiN といった絶縁体保護膜上に形成される。こうした膜の上で Co/Ni で fcc(111)強配向構造を作るには、結晶を成長させるための下地層が必要である。微細加工により磁性パターンを形成する際には膜剥がれを防ぐ、密着性の高いことも下地層には要求される。密着性に優れた材料として良く用いられるのが Ta である。Ta 薄膜は非晶質的な微結晶構造となるため、Co/Ni で fcc(111)面を得ることは困難であることが予想される。良好な fcc 構造を形成させるには、fcc(111)配向となるテンプレートとなる材料が必要である。テンプレートには安定状態で fcc 構造となる物質がよく、Pd、Pt、Cu、Ag、Au など貴金属系元素がその代表である。Ta 上にこうした膜を形成することで、良好な fcc(111)強配向膜を得ることができる可能性がある。中でも Pt は強磁性に近い金属であり、特に界面で磁性を増幅する可能性を持つ。そこで Pt を挿入層とした下地膜を用いて垂直磁化の検討を進めた。

#### 4-3-2. Co/Ni 積層膜の構成と磁気特性

下地膜を Ta、Pt とした Ta/Pt/[Co(x)/Ni(y)]z/Co(x)/Pt/Ta/Si 基板 なる構成で、Co と Ni の膜厚と積層回数を変えた試料を作製し、磁気特性を評価した。磁性膜は第 2,3 章で述べた磁性膜スパッタ装置(ULVAC、Magest-T200)を用いて作製した。Co、Ni、Pt、Ru の成膜には直径 125mmφ、厚さ 3mm、純度 99.9%の純金属からなる円板状ターゲット、MgO も同一サイズで純度が 99.9%、密度 97%の焼結ターゲットを用いた。Ta の成膜には、外径 356mm、内径 254mm のリング状ターゲットを用いた。MgO は RF マグネトロンスパッタ法、それ以外の金属は DC マグネトロンスパッタ法で成膜した。成膜は室温でおこない、基板には Si を用いた。熱処理はゼロ磁場下、真空雰囲気です 300℃、2 時間おこなった。磁気特性は、試料振動型磁力計 (VSM : 玉川製作所製) を用いて測定した。

##### 積層構造依存性

Co 膜厚を 0.2nm、Ni 膜厚を 0.4-1.0nm の範囲で変えたときの磁化曲線を Fig.4-3-1 (a)-(b)、Co 膜厚を 0.3nm、Ni 膜厚を 0.3-1.2nm としたときの磁化曲線を Fig.4-3-1 (c)-(d)に示す。

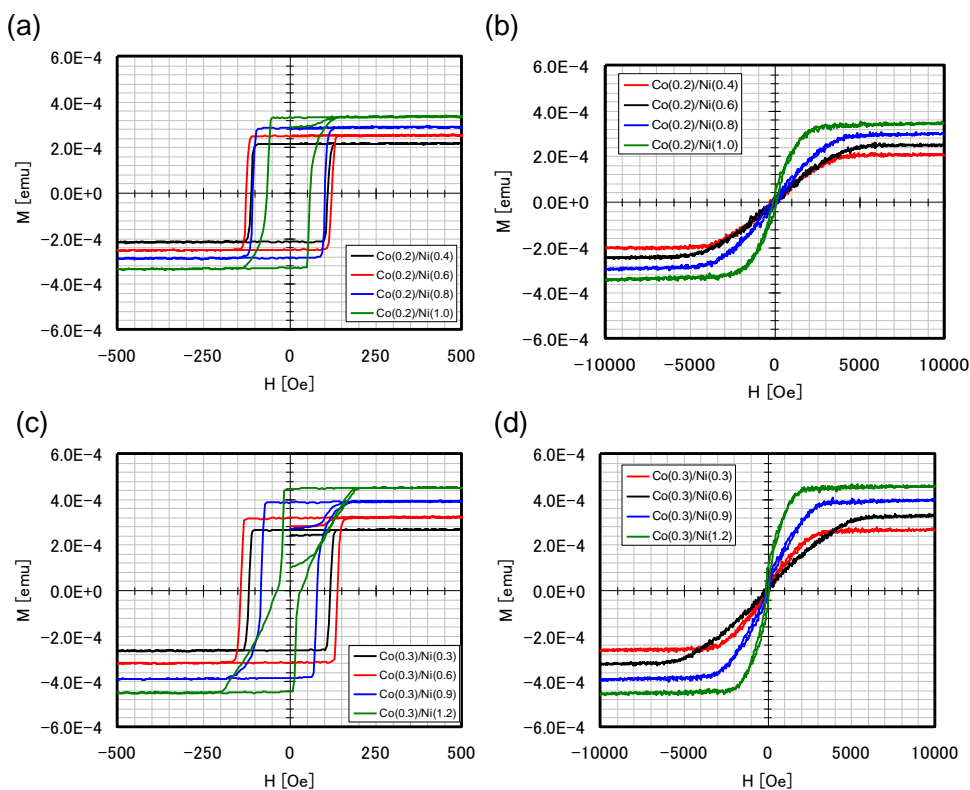


Fig.4-3-1 Ta(3)/Pt(1.6)/[Co(x)/Ni(y)]4/Pt(1.6)/Ta(3)/Substrate の磁化曲線、  
(a)  $x=0.2$  nm ( $y=0.4, 0.6, 0.8, 1.0$  nm)の垂直方向、(b) 膜面方向、(c)  $x=0.3$  nm ( $y=0.3, 0.6, 0.9, 1.2$  nm)の垂直方向、(d) 膜面方向から磁場掃引して測定した結果

いずれの膜も膜面垂直方向からの磁場に対して角形ヒステリシス曲線を示し、面内磁化方向にはゼロ磁場近傍で磁場に対して直線的な曲線となる。きれいな垂直磁気異方性を有する膜の形成されていることがわかる。磁化  $M_s$ 、保磁力  $H_c$ 、困難軸方向の磁化が飽和する磁場  $H_s$  を Ni 膜厚に対してプロットした結果を Fig.4-3-2 に示す。

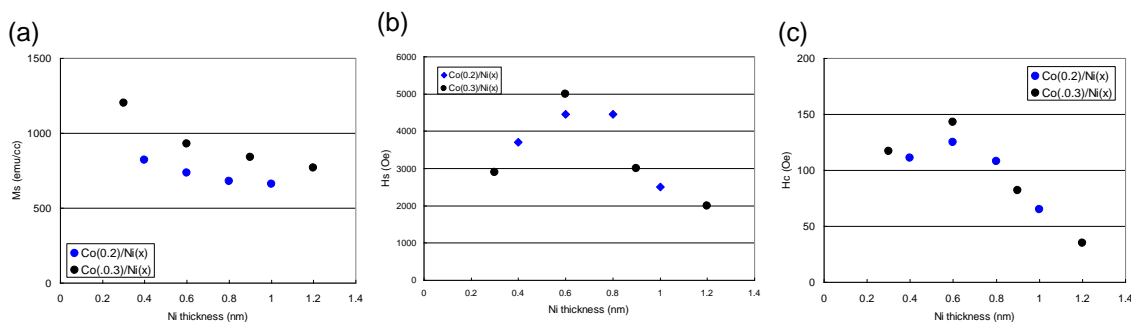


Fig.4-3-2 Co(x)/Ni(y) 膜の磁気特性 (a)磁化、(b)飽和磁場、(c)保磁力の膜厚依存性

磁化は Ni 膜厚とともに単調に増加し、 $H_c$  は Ni 膜厚  $0.6$  nm で最大になる。また、Co 膜厚が  $0.2, 0.3$  nm のときには Ni 膜厚が  $0.6$  nm で垂直磁気異方性が最も強くなっている。異方性

磁界に対応する  $H_s(=H_k-2\pi M_s)$  は  $H_c$  に比例している。M-H 曲線とあわせてみると、Ni 膜厚が薄い領域から  $H_c$  が最大となるまでの範囲では良好な角形性を示すが、Ni 膜厚が増して磁化が増えると  $H_c$  が低下し角形性が低下する。また、ヒステリシスが緩慢に飽和する過程を示し、磁化回転モードが重畳していることがわかる。

次に、Ni 膜厚を 0.6nm に固定し、Co 膜厚を変化させたときの磁気特性を調べた。磁化測定結果を Fig.4-3-3 に示す。

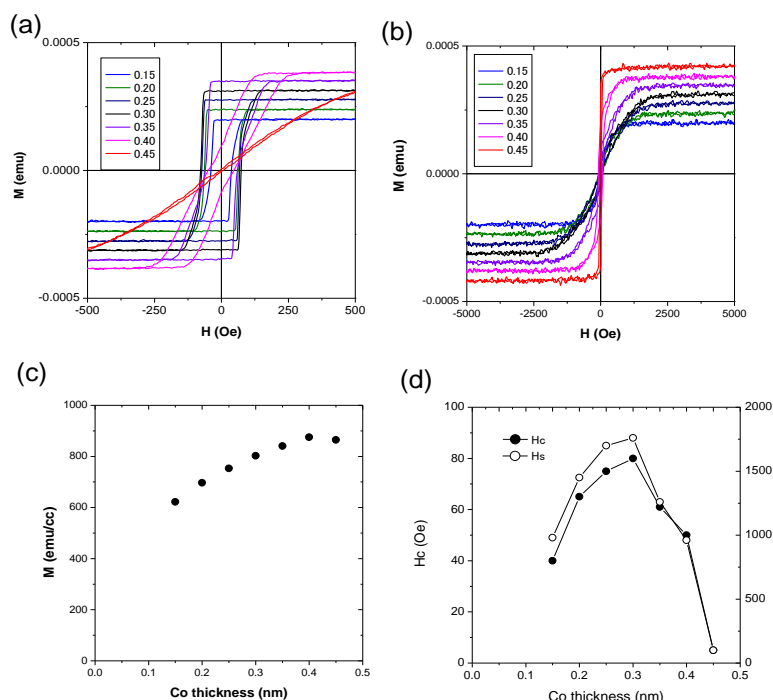


Fig.4-3-3 Ta(3)/Pt(1.6)/[Co(x)/Ni(0.6)]4/Pt(1.6)/Ta(3)/Substrate の磁化曲線

(a)  $x=0.15, 0.2, 0.25, 0.3, 0.35, 0.4, 0.45$  の  $n$  垂直方向、(b) 膜面方向から磁場掃引したときの測定結果、(c)磁化、(d)保磁力の Co 膜厚依存性

Co 膜厚が 0.15-0.35nm までの範囲では角形のヒステリシス曲線を示し、垂直磁化となる。一方、0.4nm ではヒステリシス曲線を示すもののゼロ磁場の磁化 (remanence) が大きく減少し、0.45nm で膜面垂直方向が困難軸となる磁化曲線を示す。磁化は Co 膜厚とともに単調に増加し、保磁力は 0.2-0.3nm で最大となる。この結果は、Co(0.2-0.3)/Ni(0.6)のときに垂直磁気異方性が最も強くなることを示しており、Daalderope らの結果と対応して Co:Ni=1:2~3 の膜厚比で垂直磁化となるように軌道磁気モーメントが安定化されたと考えられる[17]。

磁化の大きな膜でヒステリシス曲線の角形性が低下するのは、磁化回転モードが発生したためと考えられる。すなわち、垂直磁化膜では、まず反転核が形成された後、磁区成長が生じる。この場合は磁化反転過程が急峻となる。一方、磁化が膜面垂直方向から傾いた成分を持つ場合には、比較的強い磁場で磁化が徐々に磁化反転した結果、緩慢に飽和する

過程があらわれる。Fig.4-3-1 や Fig.4-3-3 で Ni 膜が厚い場合にみられる緩慢な磁化反転は、この磁化回転モードに対応する。面内成分は、膜面垂直方向の磁化が増大することにより反磁界が増加して磁化方向と逆向きに作用し、結晶磁気異方性に打ち勝って表面近傍に生じたものと考えられる。Co の磁気モーメントは Ni の約 3 倍であることから、わずかな膜厚変化で磁化が大きく増加して反磁界が発生し、面内磁化成分が増加したと考えられる。

#### 積層回数依存性

次に、積層回数と磁気異方性の関係を調べた。ここでは良好な垂直磁気異方性を示す Ta(3)/Pt(1.6)/[Co(x)/Ni(y)]z/Co/Pt(1.6)/Ta(3)/Si 基板、(x=0.3,y=0.6)なる構成で、積層回数 z を 1 ～6 回として試料を作製した。Fig.4-3-4 に磁化曲線を示す。

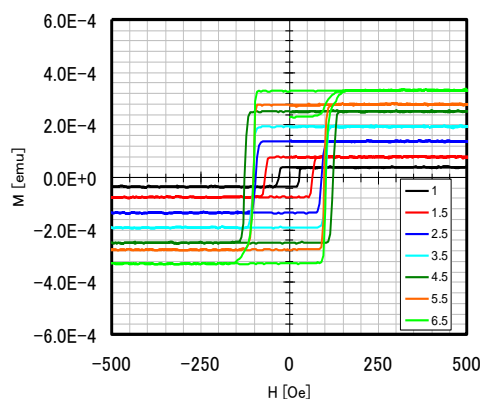


Fig.4-3-4 Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]z/Co/Pt(1.6)/Ta(3)/Si substrate の積層回数を変えたときの膜面垂直方向から測定した磁化曲線.

いずれも角形のヒステリシス曲線となり、垂直磁化膜であることがわかる。磁化  $M_s$  は積層回数とともに単純に増加するが、保磁力  $H_c$  は 4.5 回で最高となり、その後減少することを示している  $M_s$ 、 $H_c$  と積層回数の関係を Fig.4-3-5 に示す。

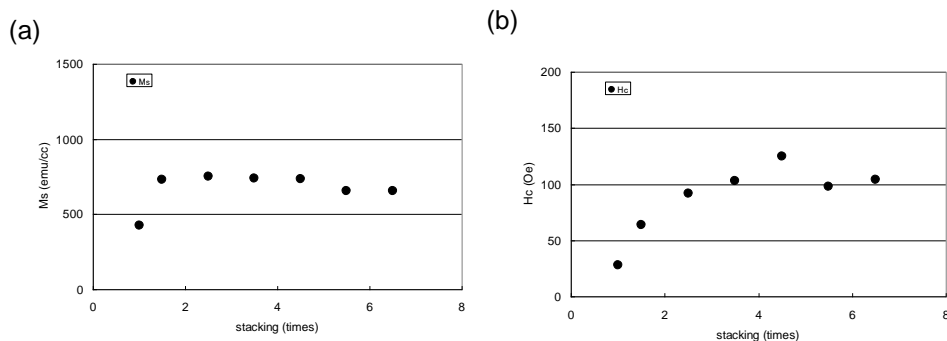


Fig.4-3-5 Ta(3)/Pt(1.6)/[Co(0.3)/ Ni(0.6)]z /Co/Pt(1.6)/Ta(3)/Si substrate の(a)磁化、(b)保磁力の積層数依存性

$M_s$  は積層回数とともに増加する。単位体積あたりの磁化は、積層回数 1 回のときは 400emu/cc と小さいものの、2 回以上で約 800emu/cc となり、それ以上はほぼ一定値となる。また、保磁力は積層回数 4 回で最大となり、それ以上になると保磁力の低下とともに面内磁化成分もあらわれる。積層回数とともに磁化が増加し反磁界が増加した結果、垂直異方性に変調を加え表面領域に面内磁化成分が発現したと考えられる。

#### 下地膜厚依存性

Ta/Pt 下地膜は、Ta 上で fcc(111)に強配向した Pt をテンプレートとして Co/Ni 積層膜を fcc(111)に強配向させ、垂直磁気異方性を発現させるために形成している。結晶は一般に最稠密面が表面になるように成長するため、十分に厚い Pt を形成すれば、fcc(111)面を得ることができる。しかし、細線に電流を通じて磁壁を動かす磁壁電流駆動では、磁性に寄与しない下地層に電流が流れると効率が低下することから、下地層は特性を発現できる範囲で薄膜化することが必要である。そこで、Co/Ni が良好な垂直磁気異方性を示す下地層膜厚の範囲を調べ、最適化をおこなった。

まず、Ta を 3nm とし、Pt 膜厚を変えたときの Co(0.3)/Ni(0.6)の磁気特性を調べた。Fig.4-3-6 に膜面垂直方向に磁場を掃引した磁化曲線を示す。

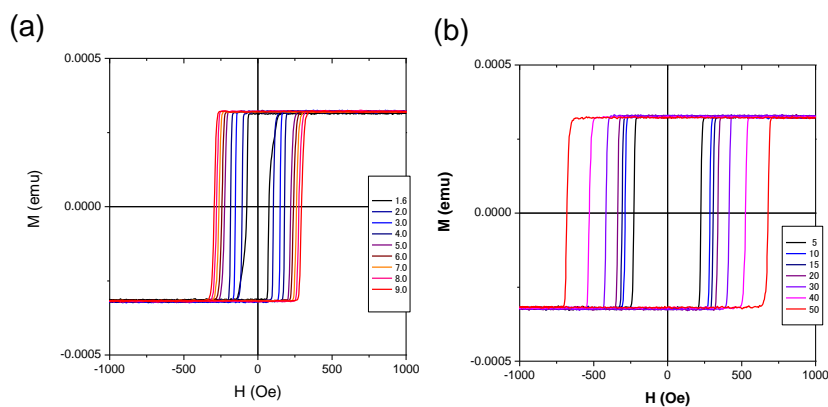


Fig.4-3-6 Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]4/Co/Pt(x)/Ta(3)/Si の磁化曲線

Pt 膜厚が 1.6nm 以上ではいずれも角形のヒステリシスとなり、垂直磁化膜になっていることがわかる。磁化は 800emu/cc であり、下地膜厚によらない。

次に、Ta を 3nm としたとき垂直磁化膜となる Pt の最低の膜厚(1.2nm)より少し厚い 1.6nm に固定して Ta 膜厚を変えたときの Co/Ni 積層膜の磁気特性を調べた。Fig.4-3-7 に磁化曲線を示す。

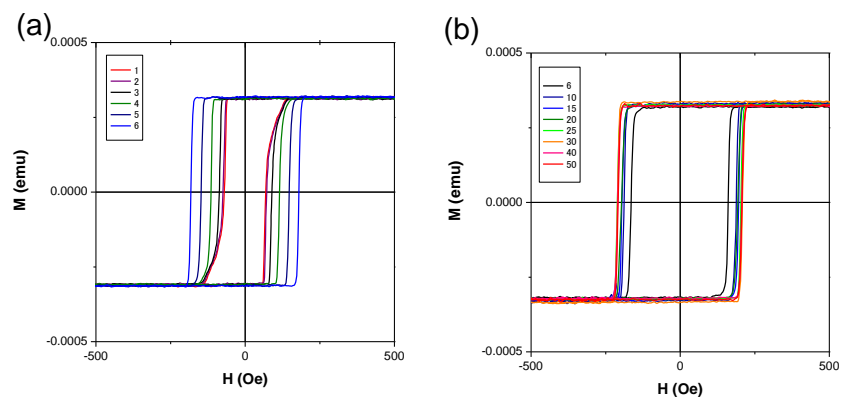


Fig.4-3-7 Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]4/Co/Pt(1.6)/Ta(x)/Si substrate の磁化曲線

Ta 膜厚 1.0nm 以上ではいずれも垂直磁化膜となる。1.0-2.0nm では面内磁化成分が混在するのに対して、3.0nm 以上では良好な角形性を示し、きれいな垂直磁化膜になっている。Fig.4-3-8 に Pt 膜厚および Ta 膜厚と保磁力の関係を示す。

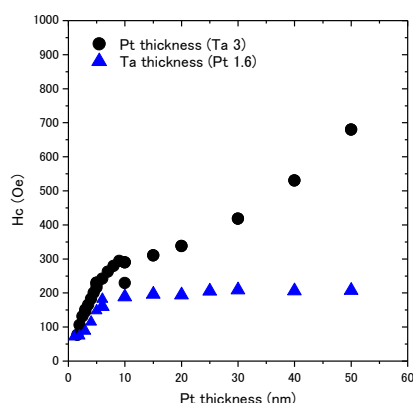


Fig.4-3-8 Ta(3)/Pt(1.6)/ [Co(0.3)/Ni(0.6)]4/Co/Pt(x)/Ta(y)/Si substrate 膜の保磁力 Pt,Ta 下地膜厚依存性

Pt 膜厚が 1.6nm 程度では保磁力は約 100Oe であるが、Pt 膜厚の増加とともに単調に増加し、Pt が 50nm では 700Oe まで増加する。Pt 膜厚の調整によって Co/Ni の保磁力が広範囲にわたり制御可能なことを示している。一方、Ta が 10nm までの範囲で保磁力は 700Oe から 200Oe にまで増加し、10-50nm では保磁力約 200Oe と一定である。Ta は Pt のように膜厚に対して Co/Ni 積層膜の垂直磁気異方性が変化しないことを示している。

Co/Ni の磁気異方性は fcc(111)への結晶配向強度で決まると考えられる。その配向性を決めるのは Pt であり、膜厚とともに向上する。これに対して一定の Pt 膜厚に対して Ta は 10nm



まで結晶配向性を向上する効果を持ち、それ以上では飽和するものと考えられる。

上述のように磁壁を低電流で動作させるためには磁性層に効果的に電流を通じることが必要であり、下地層は薄膜化して分流を抑制する必要がある。そこで、ここでは一様な垂直磁気異方性が得られる範囲で最も薄い Ta(3)/Pt(1.6)を下地層の構成とした。

#### 成膜ガス依存性

スパッタ法で作製した磁性膜の膜質や磁気特性は成膜ガスの種類に依存する。Co/Pt、Gd/Fe 多層膜などの垂直磁化膜で、ガス種とともに磁気異方性の強さが変わることが明らかにされており、界面の急峻さとの関係が指摘されている[22]。Co/Ni 多層膜でもガス種により磁気特性が変化する可能性がある。そこで、Ar、Kr、Xe の 3 種類を用いて Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3)/Si 基板構成の積層膜を作製し、磁気特性を調べた。Fig.4-3-9 は異なるガス種で作製した Co/Ni 膜の磁化曲線である。

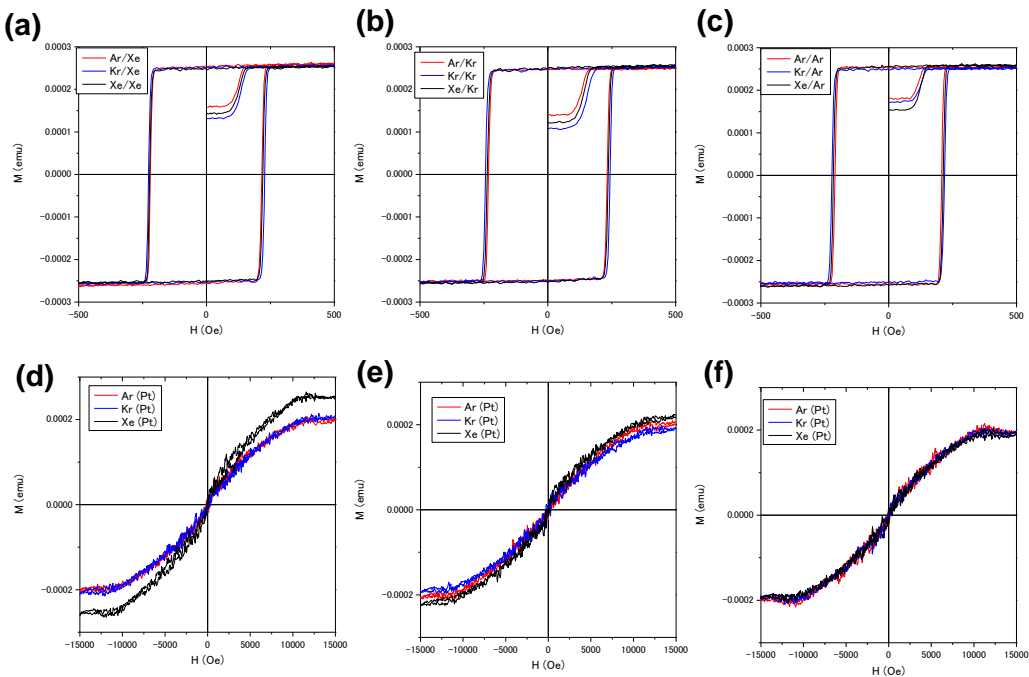


Fig.4-3-9 ガス種を変えて作製した Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3)/Si substrate 膜の磁化曲線

Co/Ni 膜を Ar、Kr、Xe で作製し、下地 Pt を Ar でスパッタした膜を垂直方向に磁場掃引して測定した磁化曲線が Fig.4-3-9(a)、下地 Pt を Kr でスパッタした膜の磁化曲線が Fig.4-3-9(b)、下地 Pt を Xe で作製した膜の磁化曲線が Fig.4-3-9(c)である。また、(a)(b)(c)それぞれの膜面平行に磁場を掃引して測定した磁化曲線がそれぞれ Fig.4-3-9(d)、(e)、(f)である。膜面垂直から磁場掃引した Fig.4-3-9(a)-(c)はいずれも良好な角形性を有するヒステリシ

ス曲線となり、反転磁界は成膜ガスによらない。また膜面平行に磁場印加して測定した磁化曲線はゼロ磁場近傍で磁場に比例して強い磁場では飽和する困難軸方向に特徴的な磁化過程となる。飽和する磁場は成膜ガスによらずほぼ一定である。いずれの条件で作製した試料も垂直磁化膜であり、その磁気特性はほぼ同じであることを示している。成膜ガスの影響を調べるため、ガスの質量に対して  $H_c$ 、 $H_s$  をプロットした結果を Fig.4-3-10 に示す。

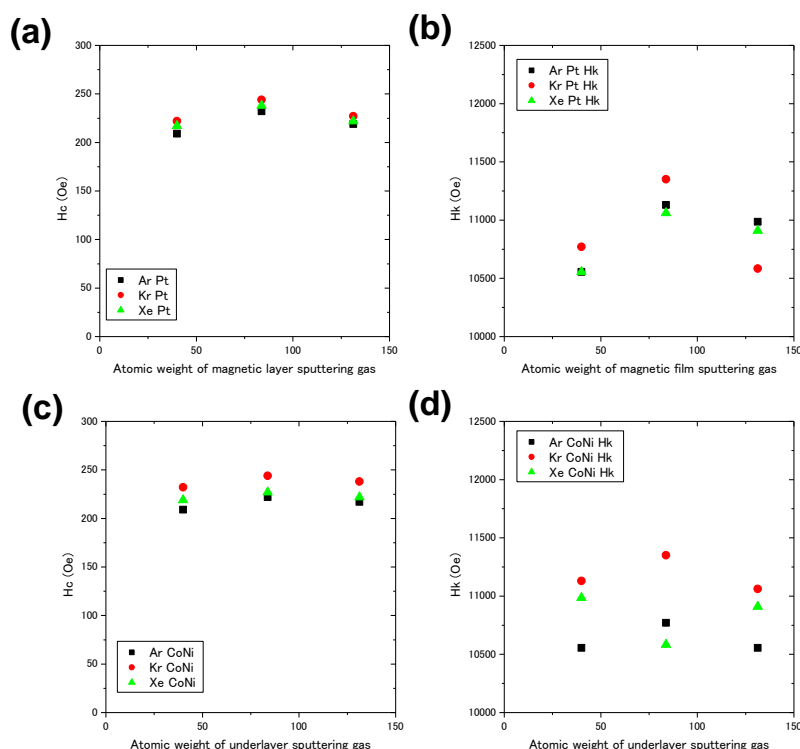


Fig.4-3-10 異なるガスで作製した Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3)/Si substrate 膜の保磁力と飽和磁場 スパッタガスの原子量依存性 (a)、(b)は、Co/Ni の成膜ガスの原子量を横軸、(c)、(d)は下地 Pt の成膜ガスの原子量を横軸としてプロット

Fig.4-3-10(a)、(b)は、Co/Ni の成膜ガスの原子量を横軸とし、下地 Pt を変えたときの  $H_c$  と  $H_s$ 、(c)、(d)は下地 Pt の成膜ガスの原子量を横軸とし、Co/Ni の成膜ガスを変えたときの  $H_c$  と  $H_s$  を示す。 $H_c$  は約 200Oe、 $H_s$  は約 11kOe であり、磁性膜、下地 Pt 膜の成膜ガス種を変えた組み合わせに対する変化は小さい。磁気特性がガス種に依存していないことがわかる。Co/Pt、Gd/Fe 多層膜とは異なるガス種依存性を持っていると考えられる[22]。次にガス種に依存した膜状態の違いを調べるため、AFM で多層膜の表面形態を調べた。Fig.4-3-11 にガスを変えて作製した膜の表面組織を示す。

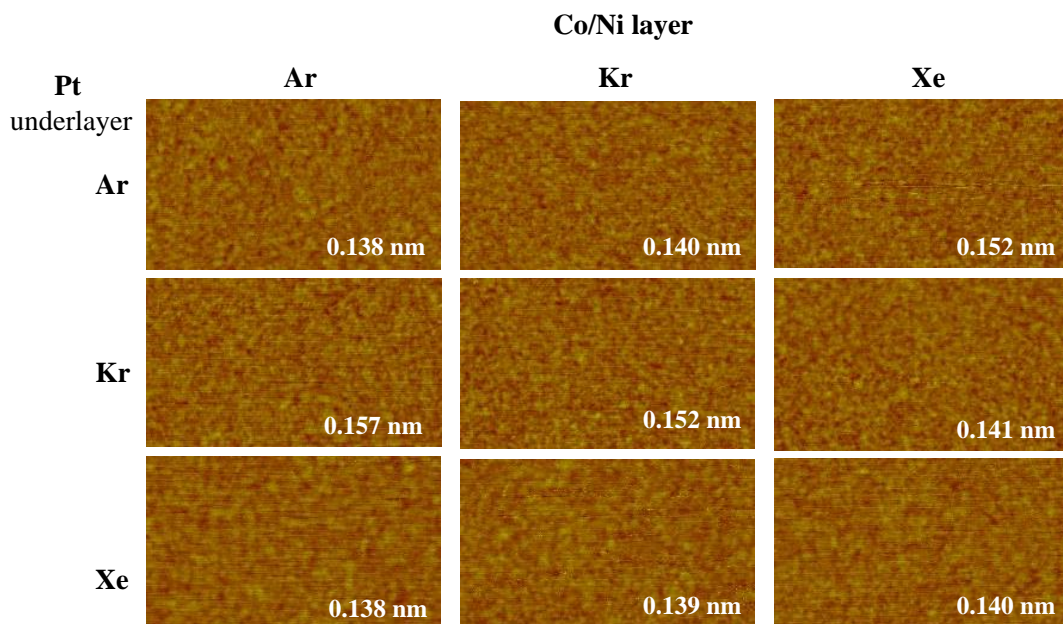


Fig.4-3-11 ガス種を変えて作製した Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.6)/Ta(3)/Si substrate 膜の AFM 像

いずれも平均表面粗さ Ra は 0.14-0.15nm とほぼ同等であり、系統的な違いは見られない。成膜時の表面、界面形成状態の違いが小さいと考えられ、Co/Pt や Gd/Co などにみられたガス種に依存した顕著な違いはないと考えられる。ただし、後述するように Co/Pt 積層膜では、Ar<Kr<Xe の順に異方性磁界が増加し、表面も平滑になっていた。このことは、Xe 成膜で Pt 下地層と磁性膜の界面が平滑になる可能性を持つ。これを考慮して Xe が成膜ガスに最適と考え、試料作製に用いることにした。

#### Co/Ni 積層膜構成の決定

Co/Ni 積層膜の積層膜厚、積層回数、下地膜、成膜ガスと磁気特性の関係を調べた結果、Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6 or 0.9)]4Co(0.3)/Pt(1.6)/Ta(3)/基板なる構成で良好な垂直磁化膜となることがわかり、Xe で成膜することにより表面状態の良好な膜が得られる可能性があることが示唆された。そこで、磁壁電流駆動測定するための標準構成として上述の膜を用いることにした。また、デバイス化に向けて Co/Ni を磁壁移動層とした MTJ の研究をするにはキャップ Ta,Pt を除いた [Co(0.3)/Ni(0.6 or 0.9)]4Co(0.3)/Pt(1.6)/Ta(3)/基板の構成を標準とし、これをアレンジした構成で最適化検討をおこなうことにした。

#### 4-4. Co/Ni 細線の磁壁電流駆動

##### 4-4-1. 電気測定による磁壁電流駆動の測定

4-3 の材料検討により最適化した Co/Ni 垂直磁化積層膜を細線に加工し、磁壁の電流駆動を調べた。本研究は京都大化学研究所との共同でおこなった。ここでは Tanigawa らにより報告された結果を略述する[13]。

磁壁移動用の膜には Ta/Pt を下地、キャップ層磁性層の上下に配し対称構造とした Ta(3)/Pt(1.6)/[Co(0.3)/Ni(0.6 or 0.9)]4/Co(0.3)/Pt(1.6)/Ta(3)/Si 基板を用いた。下地層とキャップ層を対称とした構成は、Co/Ni 磁性細線にそれ自身の電流によって発生した磁場の影響を取り除き、純粋なスピントルクによる磁壁移動を抽出するために設計したものである。すなわち、磁性細線に電流を通じたとき下地層、キャップ層に分流した成分から発生するローレンツ磁場は、細線の短軸方向に作用し、磁化反転を促進あるいは抑制する可能性がある。ローレンツ磁場は電流量に比例するので、同一の細線幅や長さの細線では、抵抗が同じになるように膜厚を設定すれば同一の磁場が発生する。Co/Ni 垂直磁化膜の上下の材料、膜厚をそろえれば、細線に対して同心円状に同一強度の磁場が発生し、Co/Ni 細線部分には逆方向の等量の磁場が作用して互いに相殺すると考えられる。この膜を磁性細線とし、磁場影響を取り去った構成で、純粋に電流による磁化の作用による磁壁移動を検証した。磁性膜は Magest-T200 を用いた DC スパッタ法により NEC で作製し、京都大学化学研究所小野研究室においてデバイスに加工、評価した[13]。

Fig.4-4-1 に測定した素子の形状および電気回路を示す。

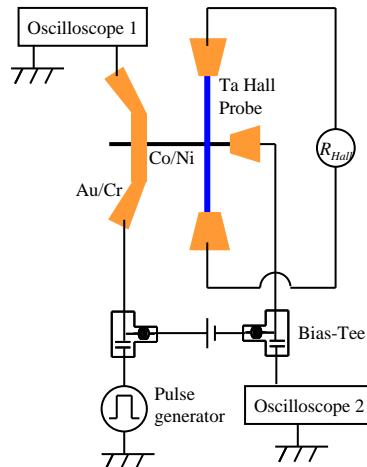


Fig.4-4-1 細線中磁壁駆動の測定のための素子構成と測定システム[13]

Co/Ni 磁性膜は電子ビーム露光および Ar イオンミリングにより幅 150nm の細線に加工され、その片側の端部に局所磁場による磁壁導入と電流注入をおこなう幅 500nm の Au 細線、反対側の端部に電流注入する Pad 状の Au 電極をリフトオフにより形成した。また Au 電極間には磁壁移動を検出するための幅 50nm の Ta 細線が設けられている。幅 500nm の Au 細

線は、その両端に電流を通じてローレンツ磁場を発生させ、Co/Ni 細線に磁壁を導入するためのものであり、同時に Au pad との間に電流パルスを与え、磁壁移動を誘起する役割を持つ。Ta 細線は、磁化方向を異常 Hall 抵抗によって検出する役割を持つ。この素子に対して、

- ① 4kOe の外部磁場を試料垂直方向に与えて、細線中の磁化方向をそろえる。
- ② Au 細線の両端に、細線の磁化方向と逆向きの磁場が発生するように、パルス電圧を印加する。パルスジェネレータを用いて幅 10nsec、電圧 25V のパルス電圧を与えると約 100mA の電流が細線に流れ、細線近傍に発生した磁場で局所的に磁化が反転し、磁壁が形成される。
- ③ Au 細線と Au pad 電極間にパルス電流を注入し磁壁移動させる。半導体パラメータアナライザを用いて Hall 抵抗を測定し磁化反転を検出する。

一定パルス幅で電流密度を変え、①～③のプロセスを繰り返して磁壁移動を測定し、移動確率が 50% となる値を臨界電流密度  $J_c$  と定義した。また一定電流密度、一定パルス幅の電流パルスを繰り返し与えて③の過程を繰り返し、磁化反転が生じたときの回数から磁壁移動速度を見積もった。その結果、磁壁移動が生じる臨界の電流密度  $J_c \sim 1.0 \times 10^{12} \text{ A/m}^2$  であり、 $J < 0$  のとき、磁壁の移動方向が逆向きの電流を与えたときに磁壁移動が起こることが明らかになった。これは、電子の方向にのみ磁壁移動が起こったことを示しており、電流の向きで磁壁を制御する磁壁移動メモリに適用可能な材料であることを現している。また、細線幅と磁壁移動の臨界電流を調べたところ、細線ほど磁壁移動が低電流で生じることが明らかになった。こうした結果は、Co/Ni 垂直磁化細線では、導入した磁壁を電流方向により移動させることが可能で、微細化するほど低電流で動作しうるものであること、すなわちスケールリングを満たす性質を有していることを示している。磁壁移動メモリに好適な材料と考えられる。

細線幅とともに電流密度が低減する現象については Koyama らが Co/Ni 細線幅を更に狭くして磁壁電流駆動を調べ、幅 35nm で約  $2.0 \times 10^{12} \text{ A/m}^2$  で極小値をとり、それ以下の幅で  $J_c$  が再び増加することを明らかにしている[23]。細線幅とともに臨界電流密度が変化する様子は以下のように考えられる。磁壁電流駆動において、磁壁は Walker breakdown を起こして Néel 磁壁 → Bloch 磁壁 → Néel 磁壁 → Bloch 磁壁 → … と交互に変化しながら移動する。細線幅が相対的に広いとき、線幅方向からの反磁界が弱く Bloch 磁壁が安定化されている。このため、Néel 磁壁を形成するエネルギーが高くなり、磁壁移動の臨界電流値は相対的に高い。線幅が減少すると線幅方向の反磁界が強くなるため Bloch 磁壁と Néel 磁壁のエネルギー差が小さくなり、磁化回転が容易になるため磁壁電流駆動のエネルギーが低減する。これにより細線幅の低減とともに閾値電流密度が低下する。S-W. Jung らは 1 次元細線に反磁界を考慮したモデルで LLG 方程式を解いてこのことを示し、特に Bloch 磁壁と Néel 磁壁の形成エネルギーが同等となる細線で閾電流密度が極小をとることを予測している。細線幅が狭くなると、形状磁気異方性の影響で Bloch 磁壁が Néel 磁壁に変化する[24]。Néel 磁壁を形成する細線幅が数 10nm 以下になると、電流による磁化回転によって膜面垂直方向に磁

化が向いたとき強く反磁界が作用するため、これを乗り越えるために高い電流密度が必要となり臨界電流密度が増加すると考えられる。このことは、Co/Ni 磁性細線が電子による磁壁移動が磁壁構造によるピン留めで決定づけられる内因性ピニングによる磁壁電流駆動現象であることを示す結果である。

Co/Ni 垂直磁化細線の電氣的評価による磁壁電流駆動に関しては、このほかに Co/Ni の積層構造との臨界電流密度の関係などについても調べられている。Ueda らは、Co/Ni の積層膜厚比と磁壁移動の臨界電流の関係を調べ、Co(0.2)/Ni(0.6)であるとき、最も電流が小さくなることを示している[25]。また、Fukami らは Co/Ni を挟む下地層およびキャップ層に用いられる Pt 膜厚と臨界電流の関係を調べ、Pt 下地層は膜厚が 2nm のとき臨界電流密度が極小となること、キャップ層 Pt の膜厚は動作電流に影響を与えないことを示している[26]。

#### 4-4-2. SPELEEM による垂直磁化 Co/Ni 磁性細線の磁区観察

前節で述べた電気測定は、効率よく多くの素子からデータが得られるので、統計精度の高い磁壁電流駆動のための臨界電流密度や磁壁移動速度を調べることができる。また、検出は素子と同等の検証ができるためデバイス動作を知る意味で有効である。ただし、電気測定では磁壁形状や欠陥サイトへの磁壁トラップや多磁区化などについては間接的な情報しか得られない。磁壁の動きは外乱要因に敏感であり、形状や欠陥に依存して影響を受ける。電気測定とあわせての磁区を直接観察することが重要である。

磁壁移動素子の磁区観察は、第 3 章にも記載したように、MFM や XMCD-PEEM が有効である。実際、Co/Ni 磁性細線の磁壁電流駆動の最初の検証は MFM による磁区観察を通じてであった[15]。この研究では、探針からの磁束の影響を抑制するために細線を zigzag 構造として凹んだ部分を磁壁トラップして磁場に対して動きにくい状態を作り、電流を与えたときに磁壁がトラップサイト間をとびとびに移動する様子を観察したものである。形状を変えることで形成された磁壁トラップサイトによって MFM 探針からの磁束影響を抑制することができ、磁壁移動を見ることができた。ところが、磁壁はトラップサイト間を不連続に移動するため磁壁移動速度が求めにくい。また、くびれた部分で電流が集中し、電流密度に不均一が生じるため臨界電流密度の定量が困難である。定量性の高い実験をおこなうためには、直線状の細線を用いることが必要である。ところが MFM では探針の磁束が細線の磁化状態に影響を与える可能性がある。Co/Ni 細線の磁壁移動磁界は約 100Oe であり、磁壁トラップ磁場が数 10Oe の permalloy の U 字形状パターンなどと比較すれば外乱磁場に対する影響は受けにくい条件にある。しかし、磁壁の形成された Co/Ni の磁区像を MFM 観察すると、Fig.4-4-5 に示したように観察途中で磁壁の消失、移動する様子がみられ、複数回探針を掃引すると磁区像が変化する。



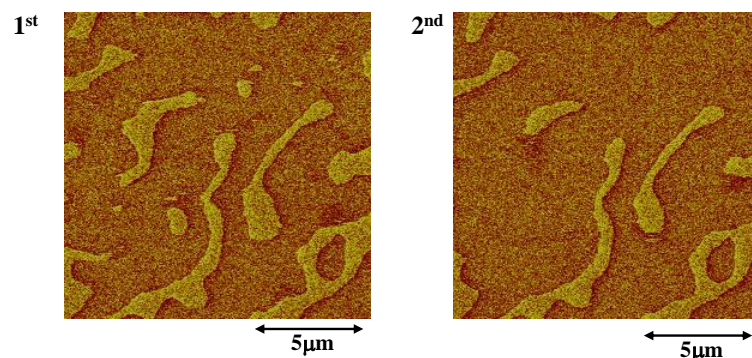


Fig.4-4-5 成膜したままの状態における Co/Ni 積層膜の磁化状態 左図は探針掃引が 1 回目、右図は 2 度目の探針掃引で得られた像である。

この結果は Co/Ni の磁区を乱すことなく MFM 観察することが困難であり、磁区観察には磁場影響のない別の手法を用いるべきであることを現している。第 3 章でも示したように XMCD-PEEM は観察時のプローブによる磁場がなく in-situ 電流注入などの拡張性があるため、磁壁電流駆動現象の観察に有効である。そこで、垂直磁化 Co/Ni 細線の XMCD-PEEM による磁区観察を試みた[27-29]。ただし、第 3 章で用いた SPring-8、BL25SU 設置の XMCD-PEEM 装置は空間分解能が 100nm であり、実デバイスとして検討している幅 200nm 以下の細線を観察するには性能が不十分である。そこで、本研究では SPring-8、BL17SU 設置の SPELEEM (Spectroscopic and Photoelectron low energy electron microscope : ELMITEC 社製)を用いて磁区観察をおこなった。

SPELEEM による磁区観察の原理は XMCD-PEEM と同じである。SPELEEM は、そもそも試料に電子を照射し、反射・回折電子、あるいは放出された二次電子などを対物レンズで顕微鏡に引き込み、電子レンズにより拡大投影する電子顕微鏡装置である。試料表面の形状や状態を反映した電子放出分布を得ることができる。SPELEEM 装置を放射光施設に置き、電子のかわりに円偏光状態の放射光を試料に照射して発生する光電子を取り込み、X 線磁気円二色性を利用すれば XMCD-PEEM 同様の磁区像を得ることができる。BL17SU 設置の SPELEEM を、試料と対物レンズの間に 10-20kV の高電圧を印加することで試料をカソードとみなした電子レンズ系が構成されている。これにより低速な 2 次電子などに対する空間分解能を高めることができ、20nm 程度の高い空間分解能が得られるため、線幅が 100-200nm 以下で良好な磁壁電流駆動を示す Co/Ni 細線の磁区観察が可能である。この研究は SPring-8 重点産業利用課題 2009B、2010A,B、2011A で実施し、JASRI/SPring-8 の小飼真人氏、大河内拓雄氏、木下豊彦氏の協力を得て実験した[28,29]。

#### Co/Ni 膜構成の検討

最初に細線中の磁化配置を高コントラストに観察するための Co/Ni 垂直磁化膜の積層構成を検討した。SPELEEM 像を構成する光電子は表面状態、表面層に敏感であり、特に最表

面にキャップ層があると磁性層からの光電子を吸収・散乱し、磁気コントラストに影響を与える。キャップ層はないほうが望ましい。一方、Co/Ni 積層膜の磁化・磁気異方性を損なうことなく細線に加工し、また磁壁電流駆動を起こすためにキャップ層は不可欠な要素である。したがって高コントラストに磁区観察し、定量精度の高い磁壁電流駆動の解析をするためには、この二つの要素を両立する磁性膜の構成にする必要がある。磁壁移動が観測されている Co/Ni 垂直磁化膜で用いている Ta/Pt はいずれも原子番号の大きい重い元素であるため、光電子の散乱・吸収への影響が大きいと考えられる。ただし、Pt は特に磁気特性への影響が大きいことから、できるだけ残すことが望ましいので、最表面の Ta キャップ層の膜厚を変え、磁気コントラストへの影響を調べることにした。

試料構成は、Ta(x)/Pt(1.6nm)/ [Co(0.3nm)/Ni(0.9nm)]<sub>4</sub>/Co(0.3nm)/Pt(1.6nm)/Ta(3nm)/Si 基板 (x=0.0、1.0、2.0、3.0nm) とした。成膜は、DC マグネトロンスパッタ法(MAGEST-T200 ULVAC 製)でおこなった。as-sputter 状態を XMCD-PEEM で観察し、磁区コントラストの強さを調べた。

Fig.4-4-6 は Ni の L-III 光電子スペクトルおよび磁区観察の結果である。

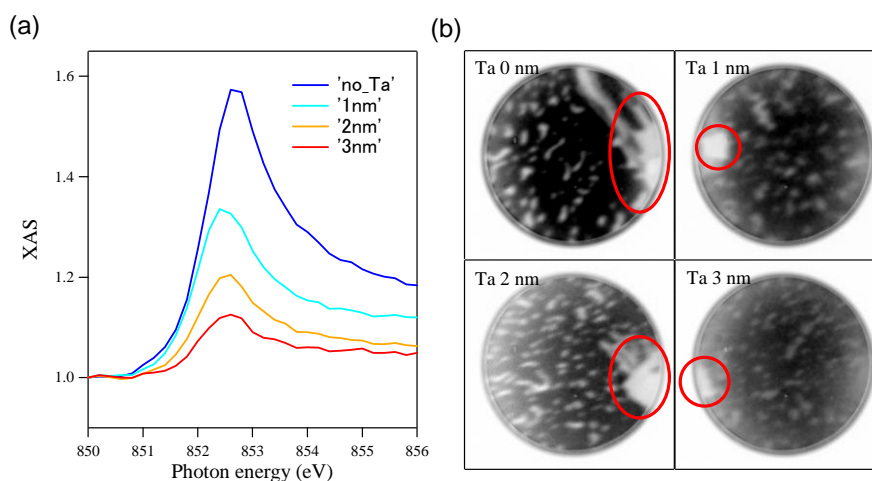


Fig.4-4-6 Ta キャップ層の厚みが異なる Co/Ni 膜の Ni L-III スペクトルと磁区像

Co L-III スペクトル強度は Ta 膜が薄い試料ほど強くなり、Ta(3nm)キャップ付きの膜と比較して Ta をつけていない膜では光電子強度が 4-5 倍になる。また、磁区像も Ta が薄いほど鮮明になっている。これは Ta が薄いほど良好な磁区像が得られることを示している。上述のように Ta キャップ層に高い精度で細線を形成する役割と Pt/Ta 構成下地と対称な非磁性伝導層として電流磁場を打ち消す役割を担うが、本研究では電流による磁壁移動がよく見えるよう磁区コントラストが高くなることを重視して、Ta キャップ層なしの構成とした。

磁区観察用素子の作製



Pt(1.6nm)/[Co(0.3nm)/Ni(0.9nm)]<sub>4</sub>/Co(0.3nm)/Pt(1.6nm)/Ta(3nm)/Si 基板なる構成の垂直磁化膜を作製後、レジスト塗布、電子ビーム露光をおこなってパターンを形成し、Ar イオンミリングを用いて磁性細線に加工した。ここでは、観察可能な細線幅の範囲を知る目的の素子および磁壁電流駆動用素子を作製した。Fig.4-4-7 に作製した素子パターンの模式図を示す。

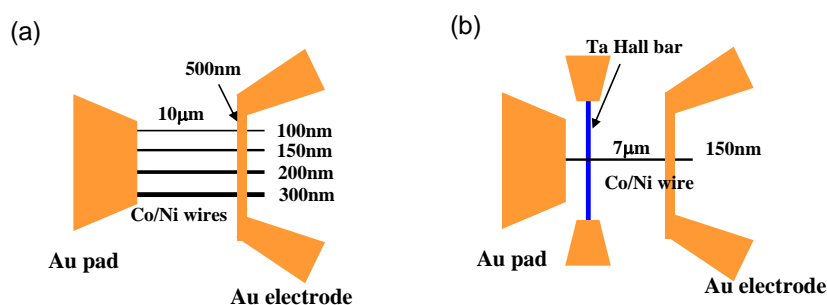


Fig.4-4-7 SPELEEM 観察用に作製した磁壁電流駆動素子の模式図

Fig.4-4-7(a)は測定の分解能を知るための素子である。Co/Ni を幅 100,150,200,300nm、長さ 10 $\mu$ m の細線パターンとし、これに磁壁導入用として Co/Ni 細線に直交する配置で幅 500nm の Au 細線、その反対側に電流端子としての Au pad を形成した素子を作製した。また、Fig.4-4-7(b)は磁壁電流駆動検証用のパターンである。細線幅 150nm、長さ 10 $\mu$ m の細線に加工し、Au 細線端部から 7 $\mu$ m の位置に Ta からなる磁壁検出用 Hall bar を形成した素子である。ここにも磁壁導入および電流注入に用いる Au 細線と Au pad 電極が磁性細線上に形成されている。この素子は磁壁移動の電氣的評価に用いているものと同じ構造であり、観察前後に磁壁電流駆動の確認ができる。10mm 角のチップ内に 15 個の素子を作製し、事前に電流駆動を確認した素子について磁区を観察した。

観察試料は、最初に 4kOe の磁場を面直方向に印加して細線を単磁区化し、次いで磁壁導入用 Au 細線の両端にパルス電流を流して発生する磁場により磁壁を導入した後、磁性細線両端の Au 電極に電流を通じて磁壁移動を誘起することで作製した。加工および電流注入は、京都大学化学研究所小野研究室でなされた。

#### 磁区観察

実験に用いた SPELEEM 装置では、X 線が試料の面方向に対して 15 度の角度を持って入射する構造になっており、膜面垂直磁化の上下方向に対して  $\sin 15^\circ$  の射影成分を持つ。このため、右回り、左回りの偏光方向を入射すると、垂直磁化においても磁化配置に依存して符号が反転し、磁気コントラストが得られる。PEEM 像のコントラストは元素からの XMCD 強度に依存する。光電子スペクトル強度は、各元素の XMCD とその体積に比例し、また強磁性金属の XMCD は元素の磁気モーメントの大きさにほぼ比例する。Co は 1.6 $\mu_B$ 、Ni は 0.7  $\mu_B$  であり、今回作製した Co/Ni の膜厚比は 0.3/0.9 であることから、XMCD の比は

Co/Ni=4.8/6.3 となり Ni からの XMCD が強くなることが予想される。ところが、Co および Ni の L-III スペクトル測定をおこなったところ、Co スペクトルの強度が相対的に強かった。PEEM では XMCD の反射スペクトルを用いるため表面に近い側にある Co 層からの寄与が相対的に大きいためと考えられる。観察するには大きなコントラストが得られる Co L-III(778eV)のピークが有利であるので、これを用いることにした。

Fig.4-4-8(a)は、100-300nm の細線幅を持つ素子の磁壁導入後の視野径 (FOV:Field of View) 15 $\mu$ m で撮影した PEEM 像である。

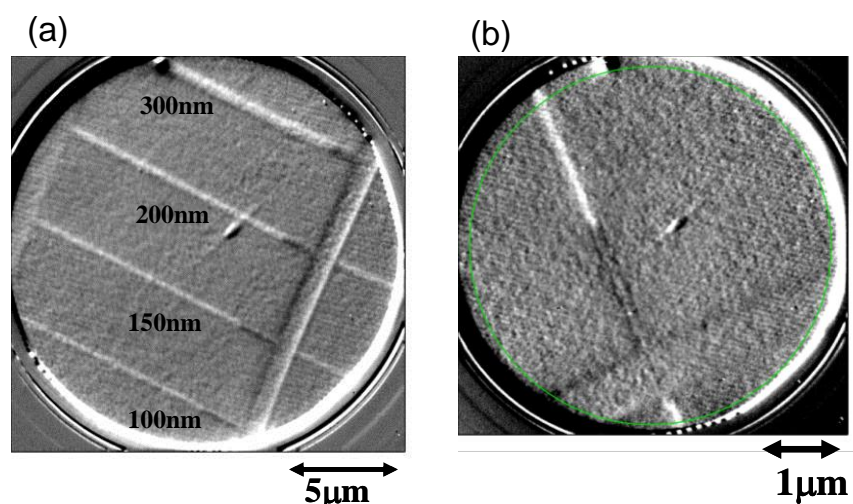


Fig.4-4-8 磁壁導入後の Co/Ni 細線の SPELEEM 像 (a)細線幅 100,150,200,300nm の像、(b) 100nm 細線を拡大して観察した像[29]

この像は、細線を膜面の下から上に S $\rightarrow$ N となる方向で着磁した後、Au 細線に 100mA の電流を図面上から下方向に 20nsec 流したときに発生した磁場で形成された磁区像であり、膜面の下から上に S $\rightarrow$ N としたときに磁化が白く、下向き磁化が黒くなるように設定している。いずれの細線も Au の電流導入部分から約 200nm の位置で黒、それよりも離れた部分で白い像になっていることがわかる。これは、Au 細線に導入した電流で発生した磁場により細線に磁壁が導入されたことを示す。磁壁位置は約 100~200nm である。なお、この図では、磁壁位置は線幅が狭いほど大きくなっているが、複数の素子を観察したところ必ずしも磁壁位置は細線幅に依存しなかった。Au 細線から発生した磁場分布は Co/Ni 細線とは無関係に決まるため、磁壁導入位置のばらつきをみていると考えられる。

次に、本試料に対する SPELEEM の空間分解能を調べた。磁壁電流駆動のダイナミクスを解析するには、磁区像から電流パルスによる磁壁移動距離および磁壁形状の変化を知ることが重要であり、細線中の磁区構造を詳細に観察する必要がある。SPELEEM の空間分解能は約 20nm であるから本実験で作製した細線の最小幅 100nm を観察するには十分と考えられる。Fig.4-4-11(b)は、100nm 細線部分を FOV 5 $\mu$ m で観察した結果である。100nm 細線中の磁区は十分なコントラストで観察できており、磁壁の平均位置を定量化することは可能

である。一方、磁壁先端の形状までは十分に分解して解析できるものではなかった。垂直磁化膜の磁壁幅は 10nm であり、細線中での磁壁位置の変動も 10-20nm 程度であるため十分に分解できなかったと思われる。観察に必要なコントラストを得るためには光電子像を数 10 秒にわたって蓄積する必要がある、その間に試料のナノメータオーダのドリフトが生じ、像がぼやけてしまうことが大きな要因と考えられる。このため、本研究では磁壁移動距離に焦点をおいた解析をおこなうことにした。本実験では、事前に素子の特性を電氣的に評価可能であり、SPELEEM 装置内で電流導入できる Fig.4-4-7(b)タイプの素子を用いて観察をおこなった。細線幅は 150nm で、Ta Hall bar を組み込んだ構成である。観察にはあらかじめ電氣的測定により磁壁導入、磁壁電流駆動の確認をおこなった素子を用いた。SPELEEM 装置にて FOV 15 $\mu$ m で観察した代表的な像を Fig.4-4-9 に示す。

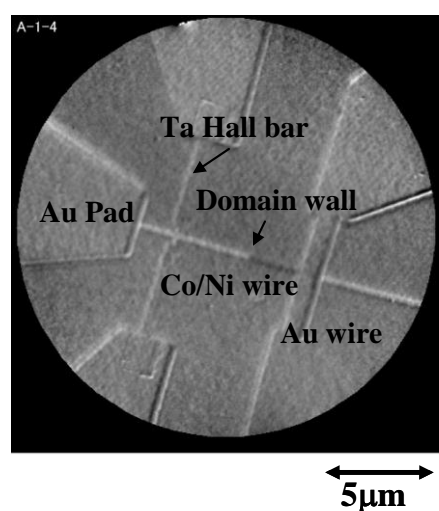


Fig.4-4-9 SPELEEM 中で電流導入するために作製した素子の像

150nm 幅の Co/Ni 細線と電流導入用 Au 細線および Au pad、Ta Hall bar で構成されたデバイスが確認される。Co/Ni 細線中には明確な磁壁が観察され、十分なコントラストで磁壁位置を測定できることがわかる。

磁壁を形成した後、電流を通じる前後での磁化配置を調べた。Fig.4-4-10 に、FOV5 $\mu$ m で観察した磁性細線を示す。

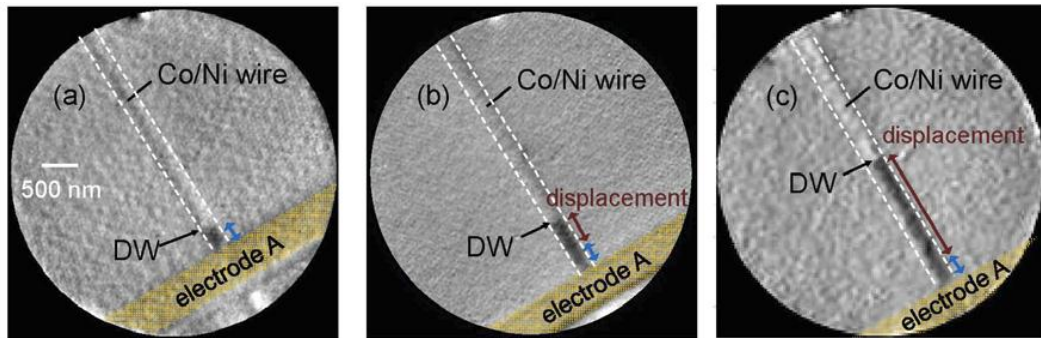


Fig.4-4-10 パルス電流印加前後の SPELEEM 像 (a)磁壁導入、パルス電流なし、(b)磁壁導入後電流密度  $2.0 \times 10^{12} \text{ A/m}^2$  の電流パルス 1 回、(c)は 3 回与えた後の磁区像 [27]

ここで、Fig.4-4-10(a)は磁壁導入のみの像、Fig.4-4-10(b)は幅 10nsec、電流密度  $2.0 \times 10^{12} \text{ A/m}^2$  の電流パルスを 1 回、Fig.4-4-10(c)は 3 回与えた後の磁区像である。磁壁導入のみの像には Au 電極から約 200nm に磁気コントラスト変化がみられる。これは、Au に通じた電流による磁場で形成された初期の磁壁を示している。同様の条件で磁壁を導入した試料を複数個観察したところ、いずれも Au 電極から 200-300nm の範囲に磁壁が形成されていた。電流で Au 細線に発生した磁場の強さが同一であり、磁壁位置の再現性はよいと考えられる。本実験では初期の磁壁位置を同一と考えて速度の見積もりをおこなうことにした。Fig.4-4-10(b)、(c)から、パルス電流印加により磁壁の移動していることがわかる。磁壁位置は、Au 端部から 1000nm、1800nm の位置に移動している。電流パルスは細線の左上から右下方向に流れており、磁壁の移動方向は電流と逆向き、すなわち電子の流れる方向に移動していることを示している。電流を通じて移動した磁壁位置と初期の磁壁位置の差分をとり、パルス幅で割ることで求めた磁壁移動速度は約 40m/sec であった。これは電気特性と対応する結果である。ただし、同一条件で電流パルスを与えても磁壁移動距離は同一ではなく、ばらつきが見られた。そこで、同一条件で作製した素子に、同一の条件で磁壁導入、パルス電流印加をおこなった試料を 10~12 個用意して観察し、統計的に磁壁移動速度を求めた。ここでは、Co/Ni 磁性細線の線幅を 150nm とし、Au 細線(500nm)から  $3.9 \mu\text{m}$  の位置に Ta の磁壁検出用ホールバーを形成した素子で磁壁移動を評価した。Fig.4-4-13 の実験同様、この素子を単磁区化、磁壁導入した後、電流密度  $J=2.6 \times 10^{12} \text{ A/m}^2$  の条件で、(1)幅 10nsec の 1、3、6 回の複数回電流パルス、および(2)幅 10、30、60nsec の単一電流パルスを印加し、これを SPELEEM で観察した。10nsec パルスを複数回与えた場合の磁壁移動速度を Fig.4-4-11 に示す。

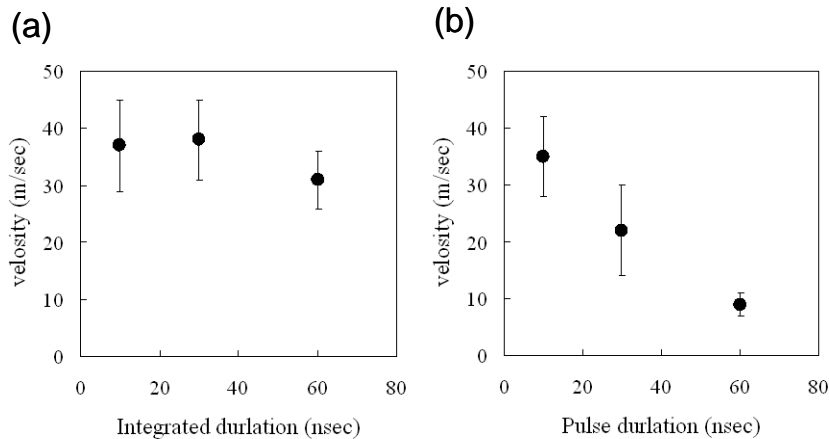


Fig.4-4-11 磁壁移動速度のパルス印加回数依存性、(a) 10nsec パルスを繰り返し印加、(b) 10,30,60nsec 単発パルス印加

Fig.4-4-11(a)は1回、(b)は3回。(c)は6回印加後の磁壁移動速度を示したものである。

平均的な磁壁移動距離はパルス幅の増加とともに増加し、移動距離には約 20%のばらつきがあった。これは、電気特性評価でも得られた結果と同等である。このとき、磁壁移動速度はパルス1回では  $37 \pm 8 \text{ m/sec}$ 、3回で  $38 \pm 7 \text{ m/sec}$ 、6回で  $31 \pm 5 \text{ m/sec}$  であった。単一パルスを与えた場合の磁壁移動距離と幅との関係が Fig.4-4-11(b)である。この場合も磁壁移動のばらつきは約 20%あり、それを反映して磁壁移動速度にもばらつきがあった。また、60nsec パルスを与えた場合には多磁区化する場合もあった。磁壁移動距離をパルス幅で除して求めた磁壁移動速度は、10nsec で  $37 \pm 8 \text{ m/sec}$ 、30nsec では  $22 \pm 8 \text{ m/sec}$ 、60nsec では  $9 \pm 2 \text{ m/sec}$  であり、パルス幅とともに速度が減少した[29]。

同一素子に対して電気測定により 10nsec パルスを複数回与えて求めた磁壁移動速度は約 35m/sec であり、ばらつきは約 20%であった。これは SPELEEM 観察の複数回パルス印加の結果と一致している。電気測定による磁化反転検出が磁壁移動に対応することが確認され、異常ホール効果を利用した磁壁電流駆動評価の妥当性を裏付けている。単一パルス印加の場合、磁壁移動速度はパルス長とともに低減し、多磁区化する場合もあった。多磁区化は 60nsec の長いパルスで顕著であり、特に Au 電極間の中心近傍に磁区が形成されていた。これはパルス電流の印加にともなって細線がジュール熱により加熱され、磁気異方性を消失する温度近傍に昇温したために生じたと考えられる。短いパルスで磁壁移動させることがメモリの安定動作につながると考えられる。

以上の検討により Co/Ni 垂直磁化磁性細線は磁壁を電流駆動できる材料であることが示された。また、この系ではスピントルクによる磁壁移動が支配的であることがわかった。磁壁移動メモリへの適用に有望な材料と考えられる。そこで、次にこの磁壁移動層を用いて垂直磁化かつ MR 比の高い磁気トンネル接合作製の研究をおこなった。

#### 4-5. 垂直磁化型磁壁電流駆動用 高 MR-MTJ の研究

磁壁移動現象をメモリ応用するには磁壁移動で変化した磁化方向を高速に検出する高MR比のMTJが不可欠である。高MR比を得るためにはトンネルバリア層にMgO膜を用い、コヒーレントトンネリングが支配的となるようにバリア界面の磁性膜を最適化することが有効である。したがって磁壁電流駆動を示す膜を用いて、高MR比の得られる積層膜の最適化が磁壁移動メモリ用MTJの課題となる。本節ではこうした背景を元に磁壁移動メモリの動作性能を向上可能な高MR比のMTJを研究した結果について述べる。

##### 4-5-1. 磁壁移動メモリ用 MTJ 構造

垂直磁化を利用した磁壁移動メモリのデバイス構造は、大別して二つの構造がある。Fig.4-5-1 に模式図を示す。

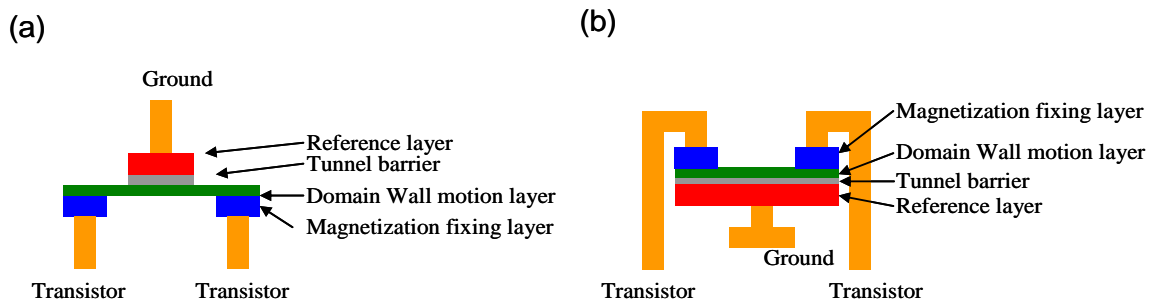


Fig.4-5-1 垂直型磁壁移動メモリ デバイス構造の模式図 (a) 磁壁移動層を基板側にした top-pin 構造、(b)磁壁移動層を膜面側にした bottom-pin 構造

磁壁移動層を基板側に形成する構造である (Fig.4-5-1(a))。この構造では、磁化固定のための垂直磁化パターンを基板に埋め込んで形成し、その上に磁壁移動層、トンネルバリア層、参照層からなる構成の MTJ を形成する。参照層(pin 層)を膜の上部に置くこの MTJ 構造は top-pin 型と呼ばれる。この構造の素子は、磁化固定層を兼ねた電流端子を基板側から直接磁壁移動領域に接続できるため、メモリセルを小さくできるという利点があり、高密度化に有利である。ただし、電流端子を兼ねた磁化固定層を形成したのち磁壁移動層を成膜するプロセスを必要とするため、両者の磁気結合制御が課題である。もうひとつは、参照層を基板側に配置した構造である (Fig.4-5-1(b))。基板側 (膜の底側) に参照層を置く構成の MTJ は bottom-pin 型と呼ばれる。参照層の上にトンネルバリア層、磁壁移動層で構成された MTJ を形成し、磁壁移動層の上に磁化固定のための垂直磁化膜を作製する。磁化固定のための垂直磁化膜を磁壁移動層となる磁性細線の両端に残し、磁化固定領域とする構造とすることで磁壁移動素子が実現される。磁化固定層の加工に際して磁壁移動層にダメージを与える可能性を持ち、トランジスタからの電流端子を膜面側からとる必要があり、磁性パターンの外側に電流端子を形成しなければならない点で、メモリセルサイズが大きくなるという問題はあるが、素子化が容易である。



本節では、まず基本的な MTJ 特性を bottom-pin 型、top-pin 型の両方について調べた結果を述べる。次いで特に素子面積が小さくできる top-pin 型 MTJ に関して、MR 比の向上および高 MR 比のために改良した磁壁移動層の電流駆動の結果について記述する。

#### 4-5-2 MTJ各層の構成

MTJは、磁壁移動によって磁化反転を起こす磁壁移動層、電子をスピンの方向によってフィルタリングしてMR比を発現するトンネルバリア層、一定の磁化方向をなす参照層で構成される。以下にここで検討するMTJを構成する各層について述べる。

##### Co/Ni磁壁移動層

4-3章で述べたように、Co/Ni積層膜では膜厚比をCo(0.3)/Ni(0.6)を中心とし積層回数が4回するとき磁気異方性が強くなりて垂直磁化が安定化される。また、[Co(0.3)/Ni(0.6,0.9)]4/Co(0.3)なる構成で磁壁電流駆動が確認されている。ここではデバイス応用を考慮し、この構成をMTJに適用することにした。

##### トンネルバリア層

トンネルバリア層にはコヒーレントトンネリング現象により高いMR比の得られるMgO膜を用いた。MgO膜を用いたMTJでは、スパッタ法を用いて作製したCoFeB/MgO/CoFeBで230%の高いMR比が室温で得られることが示されており[30]、第2章でも記述したように同様の構成のMTJで200%以上のMR比を得ることができている。高MR比を実現するために有効な材料と考えられる。そこで、本研究ではMgO膜をトンネルバリア膜とすることにした。

MgO膜の作製方法には、高周波(RF: Radio Frequency)パワーを絶縁性のMgOターゲットに与え直接スパッタする方法と、Mg膜をを直流(DC: Direct Current)スパッタ法で形成し、これに酸化を施す方法とがある。本研究では、高MR比を実現した実績を有し、酸化プロセスを経ずに膜形成できるRFスパッタ法を用いてMgOを作製することにした。

##### 参照層

参照層は、磁壁移動層が磁化反転したときに磁化が回転せず一方向を向いていることが必要であるため、大きな保磁力を有する垂直磁化膜が要求される。ここでは、良好な角形性を有し保磁力の大きな垂直磁化膜が得られるCo/Pt積層膜を用いた。Co/Pt積層膜単独ではMgOバリア端部に形成される磁極からの漏洩磁束がCo/Ni磁壁移動層に作用し、磁化反転動作に影響を与える可能性がある。そこで、漏洩磁束を低減させるため、2組のCo/Pt積層膜をRuを介して反強磁性結合させた積層フェリ構造構成とした。

Co/Pt積層膜を垂直磁化とするには、Co/Ni同様にfcc(111)面に強配向する必要がある[17,31-33]。bottom-pin構造では、下地層を最適化することにより結晶構造の制御が可能であり、TaおよびPtを下地とすることによりfcc(111)を強配向させることが可能である。一方、

Top-pin構造ではMgOトンネルバリア膜の上でCo/Ptをfcc(111)に強配向させなければならない。MgO膜はNaCl構造(001)面に強配向のときに高MR比が得られるという特徴があるので、Co/Pt(111)とは格子の整合が悪い。したがってMgO膜をバリア層として垂直磁化を維持しつつ高いMR比を得ることは結晶構造の観点からは困難である。こうした困難を克服して良好な垂直磁化Co/Pt膜を開発することがTop-pin型磁壁移動型MTJを作る重要な要素となる。そこで、Co/Ptの磁気特性最適化の検討をおこなった。以下には結果を述べる。

参照層Co/Pt積層膜の磁気特性。

まず、Co/Pt積層膜の磁気特性の膜厚比依存性を調べた。Fig.4-5-2にPt膜厚を2nm、積層回数を4回に固定し、Co膜厚を0.2-1.2nmの範囲で変えて作製した膜を膜面垂直方向に磁場掃引して測定した磁化曲線および磁化、保磁力とCo膜厚の関係を示す。

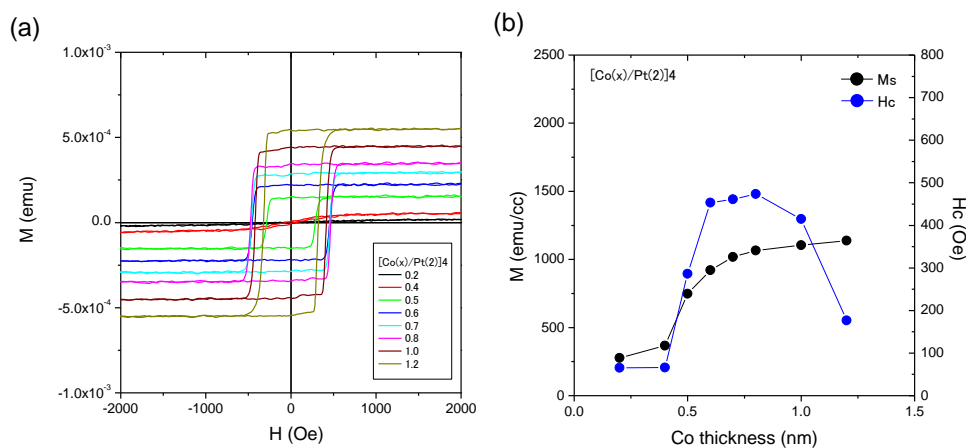


Fig.4-5-2 Pt膜厚を2nmに固定し、Co膜厚を変えて作製したCo/Pt積層膜の膜面垂直方向の(a)磁化曲線と(b)磁化、保磁力のCo膜厚依存性

Fig.4-5-2(a)に示した磁化曲線から、Co膜厚が0.4nm以上で垂直磁化膜となることがわかる。全磁化はCo膜厚とともに単調に増加するが、単位体積あたりの磁気モーメントは垂直磁化の発現する0.5nm以上で急増した後漸増し、約0.8nmで飽和する。磁化の最大値は1100emu/ccである。CoはPt表面上でfcc(111)に強配向したとき垂直磁気異方性が発現する。これは軌道磁気モーメントが膜面垂直方向に配列するためと考えられる。Coが0.5nm以上になると軌道磁気モーメントのそろい連続膜となって垂直磁気異方性が発現したと考えられる。保磁力は0.6-0.8nmのときに最大である。膜厚比率で考えると、Co/Pt=1/4以上のとき垂直磁化となり、1/3程度で保磁力が最大となることを示している。

次に、積層回数と磁気特性の関係を調べた。Fig.4-5-3にCo(0.7)/Pt(1.0)なる膜厚比で、積層回数を2-5回に変えて作製したときの磁気特性を示す。



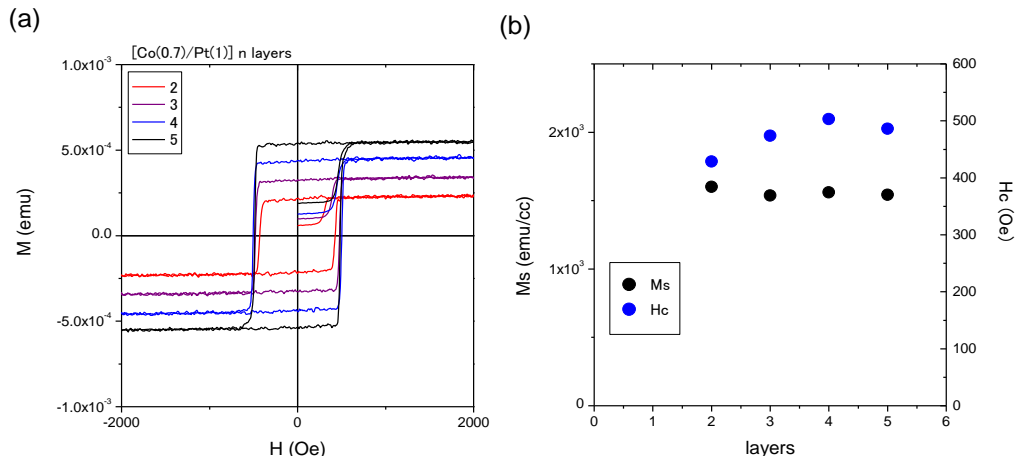


Fig.4-5-3 積層回数を変えて作製したCo(0.7)/Pt(1)積層膜の(a)磁化曲線と(b)磁化、保磁力の積層回数依存性

積層回数2-5回の範囲ではいずれも垂直磁化膜となり、全磁化は単調に増加する。一方、保磁力は4回積層したときに最大となる。単位体積あたりの磁気モーメントはほぼ一定でありCoの有する磁気モーメントは積層回数によらない。保磁力は磁気異方性を担う全体積と反磁界のバランスで決まる。積層回数が2回では体積が小さいため磁気異方性エネルギーも小さい。一方、積層回数を増すと垂直異方性エネルギーは増加するが、磁化の増加とともに反磁界が増加するため異方性が低減する。積層回数4回で保磁力が最大となるのはこのような理由によると考えられる。参照層に要求される安定な磁化方向を有する膜とするには膜厚比をCo/Pt=1/3、積層回数を4回として保磁力の高い状態にするのが有効と考えられる。以下では、この構成を基本として磁気特性を調べることにする。

次に、成膜ガス種が磁気特性に及ぼす影響を調べ、最適なプロセス条件の探索をおこなった。ここでは、Co/Ni膜と同様にAr、Kr、Xeを成膜ガスとしてCo/Pt膜を作製した。膜構成は、 $[\text{Co}(0.4)/\text{Pt}(1.2)]4/\text{Co}(0.4)/\text{Pt}(1.6)/\text{Ta}(3)/\text{Si}$ 基板である。膜面垂直方向から磁場印加して測定した磁化曲線をFig.4-5-4に示す。

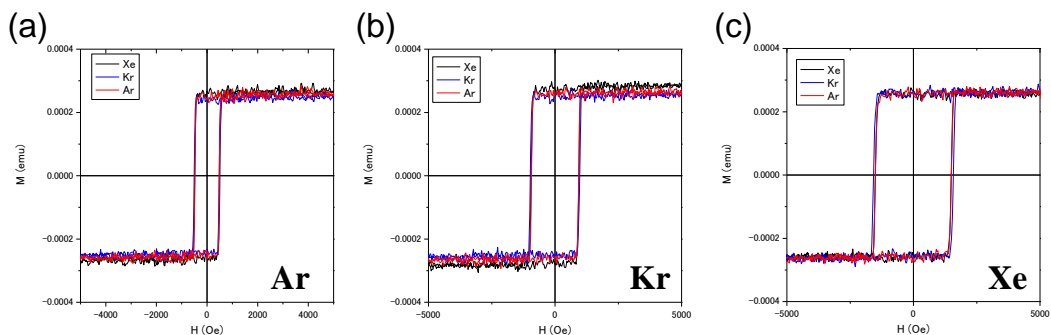


Fig.4-5-4 成膜ガス種をAr,Kr,Xeと変えて作製した $[\text{Co}(0.4)/\text{Pt}(1.2)]4/\text{Co}(0.4)/\text{Pt}(1.6)/\text{Ta}(3)/\text{Si}$ 基板構成膜の磁化曲線

Fig.4-5-4(a)はAr、(b)はKr、(c)はXeでCo/Pt膜を作製し、それぞれに対して下地PtをAr,Kr,Xeで作製した膜の磁化曲線である。Co/Ptの成膜ガスの原子量がAr、Kr、Xeと増加するとともに保磁力は500Oe、1000Oe、1500Oeと単調に増大する。一方、下地Ptだけを変えても磁気特性はほとんど変化しないことがわかる。Co/Ptおよび下地Ptの成膜ガスの原子量を横軸にしてH<sub>c</sub>をプロットしたのが、Fig.4-5-5である。

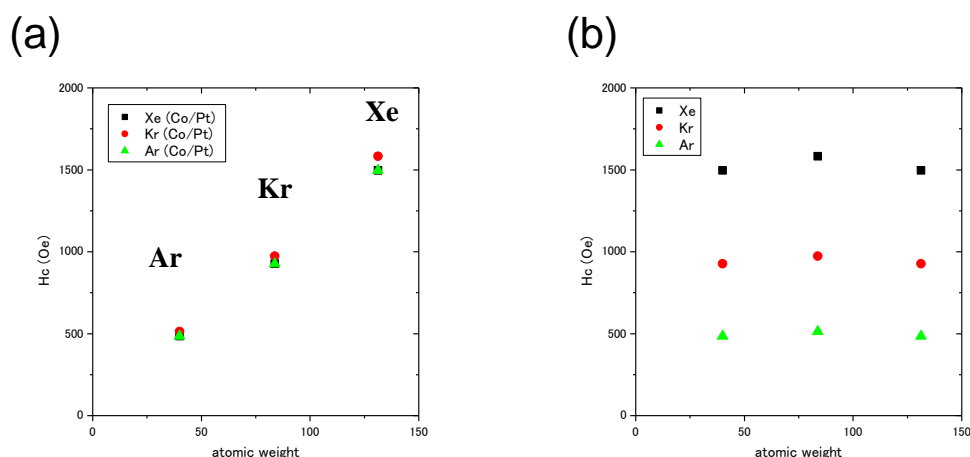


Fig.4-5-5 成膜ガス種を変えて作製した[Co(0.4)/Pt(1.2)]<sub>4</sub>/Co(0.4)/Pt(1.6)/Ta(3) /Si基板構成膜の保磁力と成膜ガスの原子量との関係 (a) Co/Pt膜の成膜ガス種を変えたとき、(b)下地Ptの成膜ガス種を変えたときの原子量に対する依存性

Fig.4-5-5(a)から、Co/Ptを成膜したガスの原子量と $H_c$ との間にはほぼ正比例の関係があることがわかる。これに対して下地Ptだけをかえても保磁力は変化しない。前述のように参照層にはより大きな保磁力が必要であることから、Co/Pt膜をXeガスで成膜することが最適と考えられる。

スパッタ法は、プラズマ中でイオン化したガスが固体表面原子と衝突して運動量を交換し、原子をたたき出すことを利用する成膜方法である。Arなど軽い元素がPtなどの重い元素と運動量を交換したとき、Arイオンは反跳を受けて成膜元素とともに基板に到達する。この反跳したイオンが、たたき出した元素に運動エネルギーを与えて基板上での拡散を促進する。一方、KrやXeはPtと質量が近く、運動量交換を起こしてもKrやXeイオンが反跳されることが少ない。このため、基板側に戻ることも少なく、たたき出された原子が基板に到達した際にそれ以上のエネルギーを与えることもない。基板上での拡散が抑制される。このような状態ではCoとともに合金化を起こしにくく、界面がシャープになる。Co/Pt系ではCoの軌道磁気モーメントがPtとの界面で膜面平行方向にそろうことによって垂直磁気異方性が発現し、シャープな界面が形成されるほど異方性は強くなると考えられる。こうしたことがXeガスによる保磁力増大の起源になっていると考えられる[22]。

良好な参照層を得るには、磁区を形成せず、また磁壁移動層に対して磁気的な影響を与えない構造にする必要がある。Co/Pt垂直磁化膜単層を参照層とした場合、膜表面に磁極が形成される。磁極から漏洩する磁束はバイアス磁界となって磁壁動作に影響を与える可能性がある。また、単層では静磁エネルギーを低減させるため磁区を形成しやすい状態にある。参照層内に磁区が形成されると、場所依存してMR比の極性が変化する、データの0,1の区別が正確になされない可能性がある。参照層には漏洩磁束および磁区形成を抑制する構造が必要とされる。こうした構造として有効なのが、垂直磁化膜どうしを反強磁性結合させ、逆向きにした積層フェリ構造である。反強磁性の磁化配置とすることで2層の磁化方向が逆になり、膜厚方向で互いの磁束が打ち消される。このため、漏洩磁束が抑制され、それにともない膜面内方向で静磁エネルギーを下げる必要がなくなり、磁壁形成が抑制される。これにより、一方向の磁化が維持され、同時に参照層から磁壁移動層への漏洩磁束も抑制される。

積層フェリ構造を実現するためには、良好な反強磁性結合を形成することが必要である。反強磁性結合した積層膜の磁化曲線は、Fig.4-5-6のようになる。

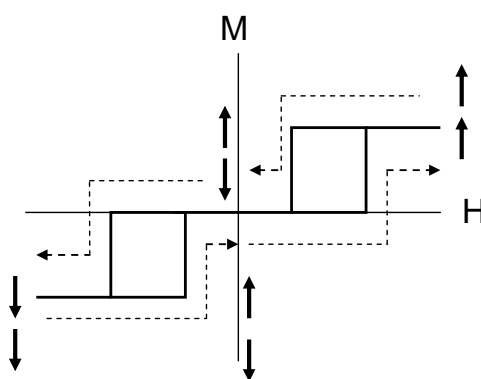


Fig.4-5-6 反強磁性結合した積層膜の磁化曲線模式図

ゼロ磁場では2つの強磁性層の間で反強磁性結合をしているため、各層の磁化を同じにすれば合成した磁化がほぼゼロになる。これに膜面垂直方向から磁場を印加すると反強磁性結合が壊れて磁化反転をおこし強磁性磁化配置となる。磁場を弱くすると再び反強磁性構造が安定化されて片側の磁化が反転する。Co/Ptの磁気ヒステリシスのため、磁場強度を増す場合と減らす場合とでは反転磁界が異なる。その結果、ゼロ磁場からシフトした磁場にヒステリシスを形成する。シフト量は磁気結合の強さを反映し、シフト磁場が大きいほど反強磁性結合が強く、磁壁移動層の磁化反転にともなう磁場が発生しても影響を受けにくくなる。面内磁化膜の研究によりRuが強い反強磁性結合を示すことが明らかにされているので、ここでもRuを介した交換結合で2組のCo/Pt積層膜を反強磁性状態にすることを考えた。Ru膜厚を変えて作製した[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(x)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Pt(2)/基板なる構成の積層フェリ構造膜の代表的な磁化曲線をFig.4-5-7に示す。

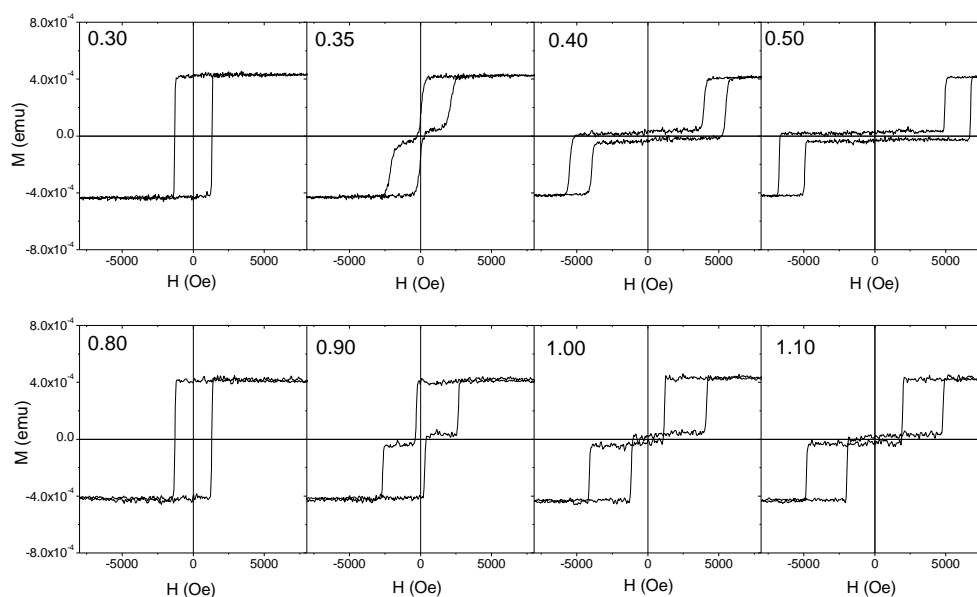


Fig.4-5-7 Ru膜厚を変えて作製した[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(x)/ [Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Pt(2)積層構造膜の磁化曲線

ここではRu膜厚を0.30-1.1nmの間で変えている。Ru膜厚が0.35nmでは2層が強磁性的に結合し、単一の磁化曲線である。0.35nm以上で反強磁性結合となり、Fig.4-5-6に示したヒステリシスの分離した磁化曲線となる。Ru膜厚を増すと結合が弱くなり分離は減少する。0.75～0.80nmでは強磁性結合状態となり単一ヒステリシスを示し、更に膜厚を増すと再び二つのヒステリシスに分離する。Ru膜厚を増加すると2つのヒステリシス曲線の分離が大きくなり、反強磁性結合が強くなる。交換結合を反映するヒステリシスのシフト量とRu膜厚の関係をプロットしたのがFig.4-5-8である。

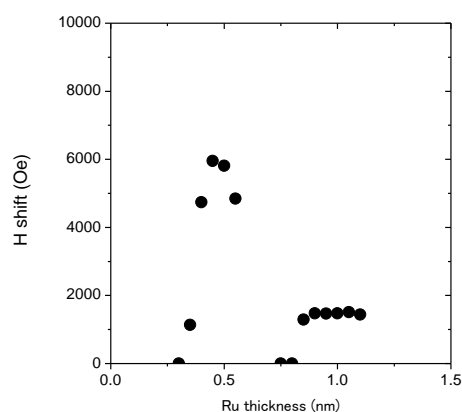


Fig.4-5-8 Ru膜厚を変えて作製した[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(x)/ [Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Pt(2)積層構造膜ヒステリシスシフト量のRu膜厚依存性

シフト磁界は0.4nmと1.0nmを中心としてピークをとり、二つの強磁性膜がRu膜厚に対して振動的に結合が変化していることがわかる。Ru膜厚依存は、膜面方向に磁気異方性を有するCoFe/Ru/CoFeなどの構成で見られる現象と同じである。こうした振動的に減衰する磁気結合は伝導電子を介したRKKY相互作用によると考えられる。参照層はフリー層の磁化反転磁界領域よりも十分に強い磁場で磁化反転することが要求される。そのためには、反強磁性結合の強い領域を利用することが必要となる。交換結合のピークはRu0.4nm、1.0nmの2カ所にある。Ru膜厚0.4nmのとき、磁気結合は強いが、わずかな膜厚変化に対して結合は大きく変化する。一方、膜厚1.0nmでは結合強度が1/3程度に減少するが、±0.1nmの変動に対して変化が小さい。4-4.で示したように、磁壁移動層となるCo/Ni積層膜を幅100-200nmの細線とすると反転磁界が2000Oeと大きくなる。そこで、ここでは交換結合がこれよりも強くなるRu膜厚0.4nmが適切と考え、MTJに適用することにした。

#### 4-5-3. Bottom-pin 型 MTJ の検討

Fig.4-5-1(a)に示したように Bottom-pin 型 MTJ のメモリは、固定層が基板側、磁壁移動層が膜面側に形成される。また、磁壁移動層が膜面側にあるため磁壁トラップサイトを形成するための磁化固定層は表面側に形成される。参照層を基板側に形成するため磁気特性の制御が容易であり、MTJ 上の磁化固定層は加工が容易で磁壁トラップサイトの最適化も容易であるという利点がある。ただし、磁壁移動層をトンネルバリアである MgO 上に形成する必要がある、磁壁移動するように制御することが必要になる。

以下では、MTJ に Pt(2)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.0)/Co(0.4)/MgO(1.8)/[Co(0.5)/Pt(1.0)]4/Co(0.5)/Ru(0.4)/[Co(0.5)/Pt(1.0)]4/Co(0.5)/Pt(3)/Ta(5)/Substrate、磁化固定層に[Co(0.5)/Pt(1.0)]5 なる構成の垂直磁化膜を積層して検討をおこなった。積層構成を Fig.4-5-9 に示す。

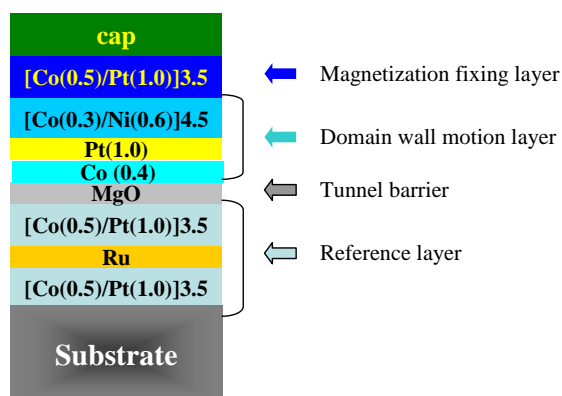


Fig.4-5-9 bottom-pin 型磁壁移動 MTJ の模式図

Pt/Ta 下地層は、MTJ は基板と磁性膜を電氣的に接続させ、磁性膜の垂直磁気異方性を制御するための層であると同時に参照層である Co/Pt を fcc(111)方向に強配向させるテンプレートの役割も有している。参照層は、[Co(0.5)/Pt(1.0)]4/Co(0.5)/Ru(0.4)/[Co(0.5)/Pt(1.0)]4

/Co(0.5)なる構成である。Co/Pt の膜厚比は保磁力が最大となる Co:Pt=1:2 とし、Ru 膜を介して上下に形成し反強磁性的に結合させている。Ru 膜厚は反強磁性結合が最大となる 0.4nm としている。

トンネルバリア層 MgO の上下層には強磁性 Co を形成して磁気抵抗効果を発現させる。また、Co/Ni 磁壁移動層と MgO 上 Co との間には Pt 中間層を挿入している。この Pt は、[Co(0.3)/Ni(0.6)]4 からなる磁壁移動層を fcc(111)に強配向させ、垂直磁気異方性を得る役割を持つ。磁壁移動層の上には cap 層 Pt、さらに磁化固定層として垂直磁化[Co(0.5)/Pt(1.0)]5 を形成して磁気結合させる。

マグネトロンスパッタ装置 MAGEST-T200 (ULVAC)を用い、MgO トンネルバリア膜が RF マグネトロンスパッタ法、それ以外の磁性膜、金属膜は DC マグネトロンスパッタ法で Si 基板上に MTJ を作製した。300℃、無磁場の環境で 2 時間熱処理をおこなった試料の磁気特性を VSM 装置で測定した結果が Fig.4-5-10 である。膜面垂直方向から±5000Oe の磁場を掃引して測定した MTJ の磁化曲線である。

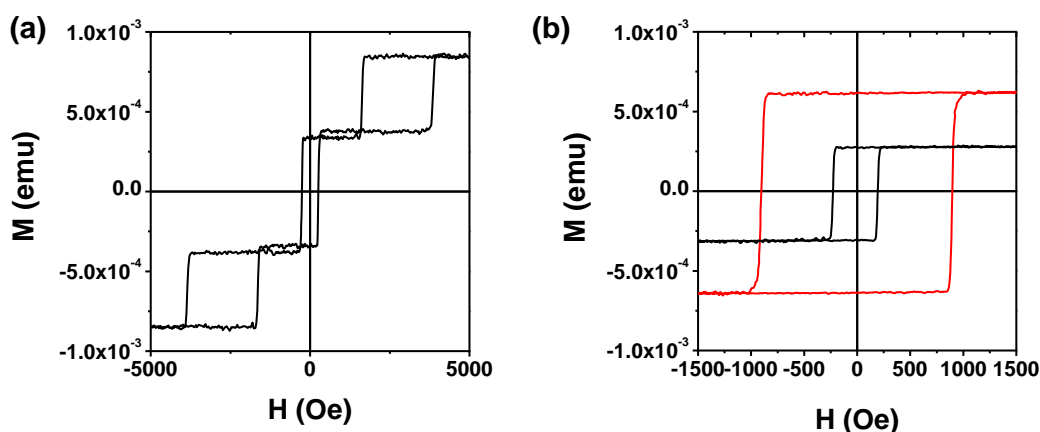


Fig.4-5-10 bottom-pin 型 MTJ : Pt(2)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.0)/Co(0.4)/MgO(1.8)/[Co(0.5)/Pt(1.0)]4/Co(0.5) /Ru(0.4)/[Co(0.5)/Pt(1.0)]4/Co(0.5)/Pt(3)/Ta(5)/Substrate の(a)磁化曲線メジャーLOOP、(b)マイナーループ 黒線は MTJ、赤線はフリー層上に磁化固定層として [Co(0.5)/Pt(1.0)]5 を積層したときの磁化曲線

まず、磁化固定層を成膜していない MTJ の磁化曲線を Fig.4-5-10(a)に示す。3 つの良好な角型を持つヒステリシスを示している。ゼロ磁場を中心とし、反転磁界が約 250Oe のヒステリシスは磁壁移動層である Co/Ni の磁化反転、-3500～-2000Oe、+2000～+3500Oe の範囲にあるふたつのヒステリシス曲線は、参照層の磁化反転を示している。この MTJ で磁壁移動層と参照層はいずれも垂直磁化膜であること、磁壁移動層と参照層は MgO により磁気結合が分断され独立に磁化反転することを現している。

Fig.4-5-10(b)に±1500Oe の範囲で測定したマイナーループを示す。黒は Co/Ni 磁壁移動層

のみを作製した膜の磁化曲線、赤は Co/Ni 磁壁移動層に Co/Pt 磁化固定層を積層させた膜の磁化曲線である。Co/Ni 膜は約 250Oe で磁化反転をしているのに対して、Co/Ni と Co/Pt を積層させた膜では約 1000Oe で一斉に磁化反転していることがわかる。これは、Co/Ni と Co/Pt とが磁氣的に結合していることを示している。磁壁移動層と磁化固定層が独立に磁化反転する場合、それぞれの保磁力で磁化反転して 2 つのヒステリシスループで構成される磁化曲線になるはずである。しかし、この膜は単一の磁化過程を示し、磁壁移動層単独よりも大きな保磁力を有している。Co/Ni と Co/Pt とが 1nm の Pt を介して強磁性結合するため、両者が磁氣的に一樣となったためと考えられる。MTJ の膜表面側の Co/Pt を除去した構造とすれば、[Co/Ni]/[Co/Pt] 部分は保磁力約 1000Oe、[Co/Ni] 部分は保磁力約 250Oe となるため、最初に磁化を飽和させた後、逆方向から弱い磁場印加することにより磁壁導入が可能ならずである。

得られた MTJ の磁気抵抗特性を CIPT (Current-in-plane tunneling) 装置 (Capres 社製) を用いて測定した。ここでは、Co/Pt 磁化固定層のない磁壁移動層、トンネルバリア層、参照層からなる構成の MTJ のキャップに連続成膜で Ru を 7nm 作製した試料について測定をおこなった。まず +12kOe の磁場を印加して磁化を一方向に飽和させた状態で接合抵抗を測定する。これは、トンネルバリア層上下の磁化が平行な状態にある。次いで -500Oe の磁場により磁壁移動層の磁化を反転させた状態を作り、再び接合抵抗を測定する。この状態ではバリア上下の磁化が反平行である。磁化が平行状態の接合抵抗を  $R_p$ 、反平行状態の接合抵抗を  $R_{AP}$  とし、(2-18) 式

$$MR = \frac{R_{AP} - R_p}{R_p}$$

から MR 比を求めた。 $R_p$  は  $18.0\text{k}\Omega\mu\text{m}^2$ 、 $R_{AP}$  は  $20.5\text{k}\Omega\mu\text{m}^2$  と得られ、MR 比は約 13% であった。これまで作製してきた MgO トンネルバリア層を持つ面内型 MTJ の MR 比 200% 以上と比較すると非常に小さい値である。これは、MgO が [001] に配向した状態で  $\Delta 1$  バンドの選択的なトンネル伝導が生じて高い MR 比となる系とは異なる状態にあるためと考えられる。デバイスに適用するには MR 比が小さく、改良が必要になる。ただし、前述のように bottom-pin 構造の MTJ を用いた素子の微細化には適さない。そこで高 MR 化の検討は次に述べる top-pin 構造の MTJ でおこなうことにし、bottom-pin 構造 MTJ では素子化が容易であるという利点を用いて垂直型磁壁電流駆動メモリの原理動作検証に適用することにした。素子化検討の詳細は 4-6 で述べる。

#### 4-5-4. top-pin 構造 MTJ の検討

Bottom-pin 構造では、磁壁移動層が膜面側にあるのに対して磁壁を駆動する CMOS トランジスタが基板側に形成あるため、素子形成に際して電流端子を MTJ の下方から上方に引き出す必要がある。このため、メモリセル面積の縮小が難しいという問題がある。これに対して top-pin 型は、デバイスを動作させる磁壁移動層が基板側にあり、結晶配向による磁気特性

の制御が容易である。またCMOSトランジスタからの配線上に保磁力の大きな磁化固定層を形成することで磁壁トラップサイトを設け、素子サイズの縮小に容易に対応できる利点がある。結晶状態の異なるトンネルバリア層の上で参照層の結晶磁気異方性を強化することは困難と予想されるものの更にデバイス性能の向上を目指し、大容量かつ低電流密度の実現が期待される。そこで、ここではTop pin型MTJの検討をおこなった[34]。

top pin型MTJの基本となる構成はFig.4-5-11に示したように下地層、Co/Ni磁壁移動層、MgOトンネルバリア層、参照（reference）層、キャップ(cap)層で構成される。

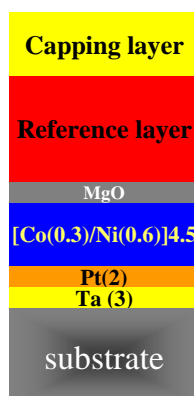


Fig.4-5-11 top-pin型MTJの模式図

まずMTJを構成する各層をについて良好な磁気特性、MR特性が得られる条件を探索した。bottom-pin構造で述べたCo/Ni磁壁移動層、MgOトンネルバリア層、Co/Pt積層フェリ型参照層を組み合わせ、Ta(3)/[Pt(0.8)/Co(0.4)]4/Ru(0.4)/Co(0.4)/[Pt(0.8)/Co(0.4)]4/MgO(1.8)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.6)/Ta(3)/Si基板なる構成のMTJを無磁場中で300℃、2時間の熱処理をおこなった試料について磁気特性と接合抵抗、MR比を測定した。典型的な磁化曲線をFig.4-5-12に示す。

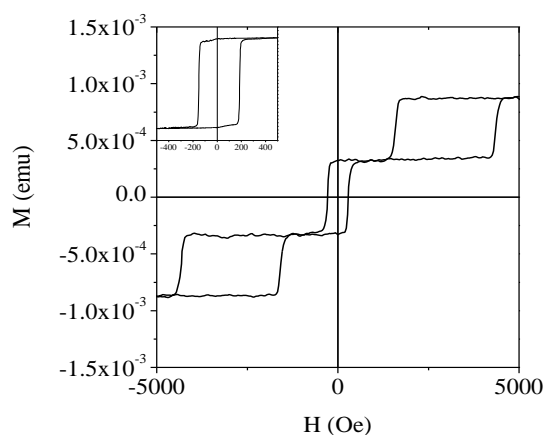


Fig.4-5-12 top-pin型MTJの磁化曲線



ゼロ磁場を中心とした反転磁場 $\pm 2000\text{Oe}$ のヒステリシスと $\pm 3000\text{Oe}$ を中心とした2つのヒステリシスが合成された3つのヒステリシス曲線で磁化曲線が構成されている。既述の通り、ゼロ磁場中心のものはCo/Ni磁壁移動層の磁化曲線、 $\pm 3000\text{Oe}$ のヒステリシス曲線は反強磁性結合した2層Co/Pt積層膜によるものである。これはMgOにより2種類の磁性層が独立じ磁化反転することを現しており、 $1000\text{Oe}$ 以下では磁壁移動層の磁化反転に対して参照層の磁化方向が変化しない、すなわち磁壁移動MRAMの書込、読み出し機能を持ったMTJになっていることを示している。

この構成の膜に対して、接合抵抗とMR比をCIPTにより測定した。まず、 $+12\text{kOe}$ の磁場を印加することで、磁壁移動層と参照層の磁化を平行にそろえて接合抵抗 $R_p$ を測定した。次いで、 $-500\text{Oe}$ の磁場を与え、磁壁移動層の磁化だけを反転させ、参照層と反平行状態の接合抵抗 $R_{AP}$ を測定して(2-18)に基づいてMR比を求めた。その結果、接合抵抗は $3000\Omega\mu\text{m}^2$ 、MR比は13%であった。これは4-5-3で述べたbottom pin型MTJと同程度のMR比である。また、Co/Pt積層膜を磁性層とし、MgOをトンネルバリア膜としたMTJについて報告されているものとも同程度である。実デバイスに適用するためには小さな値であり、MR比の向上が必要である。

#### 4-5-5. MTJのMR比向上検討

MgOトンネルバリア膜を用いた面内磁化型のMTJでは、フリー層、参照層にNiFeやCoFeを用いた場合70-80%、CoFeBを用いた場合には200%を超えるものが得られている。CoFeBで高いMR比が得られるのは、MgOトンネルバリア層には、NaCl構造の(001)面にコヒーレントトンネリングを起こす電子軌道が形成されているためと考えられている。FeやCo(001)のアップスピンバンドは、フェルミエネルギーよりも低い位置にあるため、バリア中の軌道を介して隣接金属層に高い遷移確率を有するが、ダウンスピンバンドはフェルミエネルギーよりも高い位置にあるため、遷移を起こさない。ハーフメタリックな電子配置となるため磁化方向に依存して抵抗が大きく異なり高いMR比を示す。ところが、NiFeやCoFeはfcc構造であり、良好な軟磁気特性を示す(111)配向ではMgOの結晶配向が(001)とはならず、また磁性体もハーフメタリックにはならない。このため高いMR比が得られない。構造の観点からCo/Ni垂直磁化膜はNiFeなどと同じであり、MR比が向上しない原因と考えられる。

Fig.4-5-13にCo/Ni上にMgOを形成した場合の断面TEM像と各層の格子像を高速フーリエ変換（FFT）解析して得た回折スポットを示す。

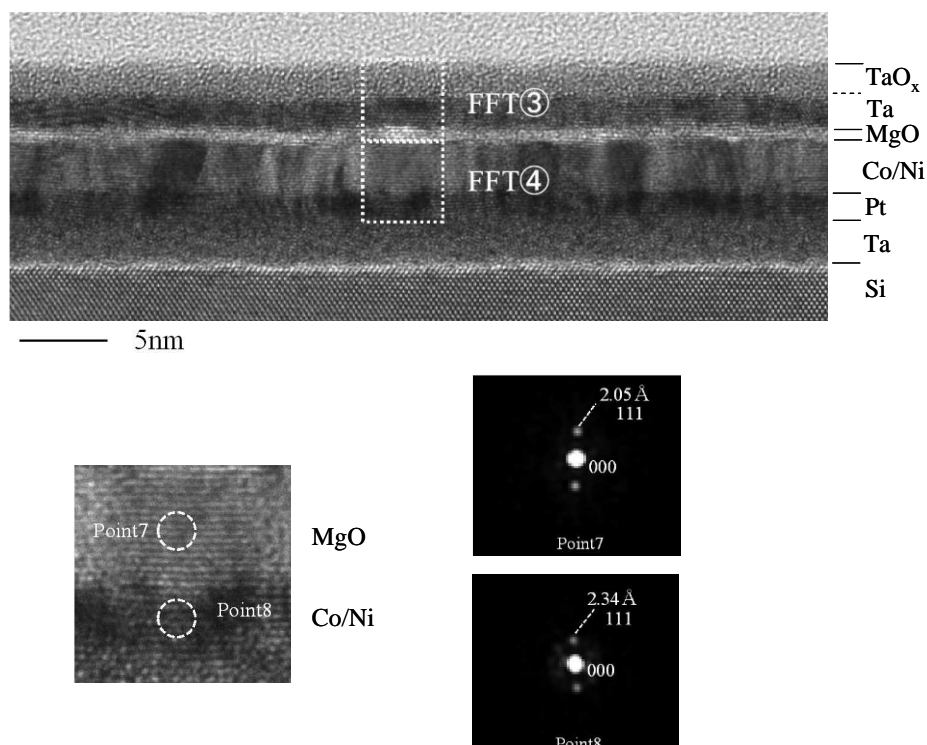


Fig.4-5-13 Co/Ni上にMgOを形成した積層膜の断面TEM像と各層の格子像を高速フーリエ変換（FFT）解析して得た回折スポット

Co/Niはfcc構造であり、膜面平行に(111)面が積層されている。その上に形成されたMgO膜は一様にbcc構造となっているが、結晶方向は(111)面である。前節で述べたように、これまで作製してきた磁壁移動素子用のMTJは、トンネルバリア界面が積層順に[Co/Pt]/MgO/[Co/Ni]あるいは[Co/Ni]/MgO/[Co/Pt]であり、いずれもMgOと接する材料はfcc(111)面に強配向した構造である。この場合、Fig.4-5-13に示したようMgOはbcc(111)面となり、コヒーレントトンネリングで電子がバリアを透過する確率が高くなる(001)面の強配向は得られない。またCoもfcc構造であり、100%以上の高いMR比を得るために必要なbcc-(001)構造とは異なる。このため、磁性を担うd電子がハーフメタリックなバンド構造にならず、アップスピン、ダウンスピンでの遷移確率の差が小さい。すなわち、MgOの上下に形成されるCo/Ni、Co/Pt由来のCoとMgOがいずれもコヒーレントトンネリングを発現する構造になっていないため、MR比は約15%と低い値に留まると考えられる。高MR比を実現するには、トンネルバリア界面でbcc(001)配向になるように積層構造を制御する必要がある。ただし、Co/Ni、Co/Ptでは、膜面垂直方向にfcc(111)を強配向させることが強い垂直磁気異方性を発現するための条件である[17,18,21]。このため、磁壁移動特性および磁化方向安定性を維持するにはこれらの構造を維持しつつ、MgO膜の結晶構造を制御する必要がある。

こうした状態にある積層膜で高いMR比を得るに、垂直磁化となるCo/NiおよびCo/PtとMgOバリアの間にCoFeBを挿入する方法が有効と考えられる。CoFeBは成膜したままの状態

では非結晶であり、MgOと界面を形成する構造で熱処理を施すことによりCoFeB/MgO/CoFeBなる積層構造が膜面垂直方向にbcc(001)配向するようになる。この構造のトンネル接合とCo/NiあるいはCo/Pt垂直磁化膜とを磁気結合させることでMR比の高い垂直膜が得られる可能性がある。ただし、CoFeB単体は強い面内磁化膜であるため、垂直磁化膜にするためには磁気結合の制御が必要となる。これまでに、スピン注入磁化反転を利用したMRAM(STT-MRAM)において垂直磁化型MTJを高MR化する手法の研究がなされ、TbFeCoを参照層、スピン注入磁化反転材料にL<sub>10</sub>型FePd、FePt合金薄膜を用い、フリー層および参照層とMgOとの間にCoFeB膜を挿入することにより200%を超える高いMR比を有するMTJが得られることが明らかにされている[35,36]。我々は、こうした知見を背景に、CoFeB膜をMgO膜とCo/Niの間に挿入した磁壁移動層の検討をおこなった。

#### CoFeB挿入磁壁移動層の磁気特性(1) 直接積層

まずCo/Ni磁壁移動層およびCo/Pt参照膜とCoFeBとを直接積層させ、磁気特性への影響を調べた。Ta(3)/MgO(1.5)/CoFeB(x)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3)/基板なる構成の膜を成膜し、300℃、2時間で熱処理した後、膜面垂直方向から磁場印加して磁化を測定した。得られた磁化曲線をFig.4-5-14に示す。

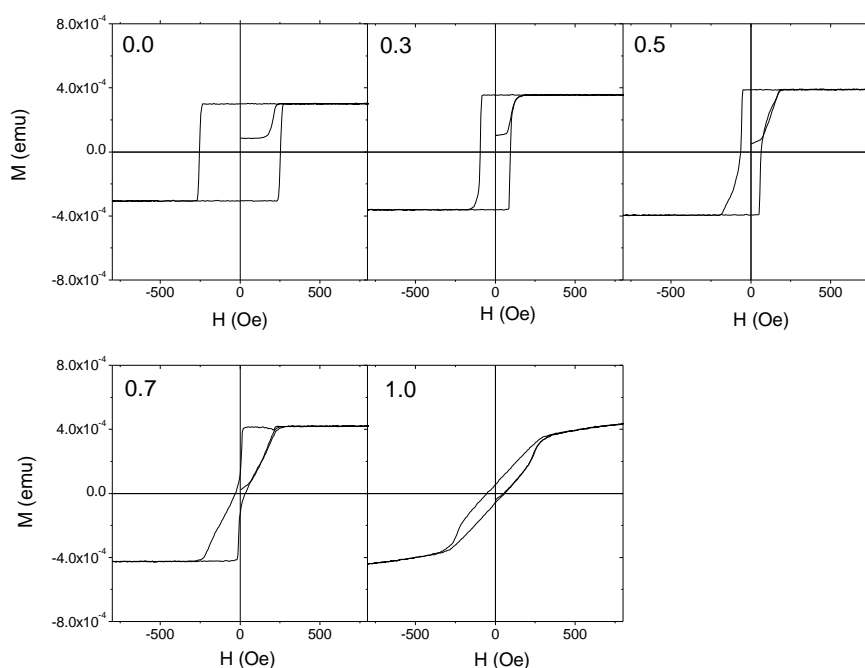


Fig.4-5-14 CoFeB膜厚を変えて作製したTa(3)/MgO(1.5)/CoFeB(x)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3)/基板構成の膜の磁化曲線

CoFeB膜の厚さを0.5nmまでは良好な角形を示し、ゼロ磁場における磁化（remanence）が飽和磁化と同じとなる垂直磁化膜となる。0.7nm以上になると、垂直磁化成分はあるが、

remanenceが飽和磁化から減少し、面内に傾いた成分があらわれる。またCoFeB厚さが1.0nmではヒステリシスは持つものの、磁場とともに磁化が増加しており、面内磁化成分が支配的になっている。このことから、CoFeB膜をCo/Niに直接積層した場合、垂直磁化となるのは膜厚0.5nm以下の場合であることがわかる。

次に、参照層となるCo/Pt積層フェリ膜について、MgO膜とCo/Pt積層膜の間にCoFeBを挿入したときの磁気特性を調べた。

Ta(3)/[Pt(0.8)/Co(0.4)]<sub>4</sub>/Ru(0.4)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/CoFeB(x)/MgO(1.8)/Ta(3)/基板なる構成の膜を作製し、300℃、2時間熱処理して磁気特性を測定した結果をFig.4-5-15に示す。

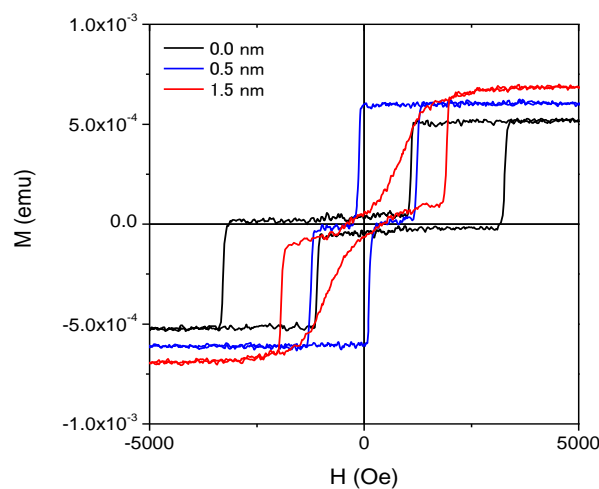


Fig.4-5-15 CoFeB膜厚を変えて作製したTa(3)/[Pt(0.8)/Co(0.4)]<sub>4</sub>/Ru(0.4)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/CoFeB(x)/MgO(1.8)/Ta(3)/基板積層膜の磁化曲線

CoFeB膜を挿入することにより、第一、第三象限にあらわれるヒステリシスの間隔が狭くなる。CoFeB膜厚0.5nmまでは二つのヒステリシスが良好な角形を示すが、積層膜厚を1.0nmにすると、ヒステリシスの角形性が悪くなるとともに磁場とともに磁化の増加する成分、すなわち面内成分が顕著になる。磁壁移動層と同様、CoFeB膜厚0.5nmまでは垂直磁化膜が得られるが、それ以上の膜厚になると磁気異方性が影響を受けることがわかる。安定な磁気特性を得るためには磁壁移動層、参照層ともにCoFeB膜厚を0.5nm以下にする必要がある。これは、CoFeBの磁気特性に由来すると考えられる、すなわちCoFeB膜の磁化は約1300emu/ccと大きい、結晶磁気異方性が小さく、薄膜では形状磁気異方性の影響で面内磁化となりやすい。一方、Co/Niは約800emu/cc、Co/Ptは約400emu/ccと、CoFeBに比較して小さな磁化である。CoFeBの膜厚増加すなわち体積増加とともに、垂直磁化よりも面内磁化成分が大きくなる。そのため、CoFeBとCo/Ni、Co/Ptの積層膜が面内磁化膜になると考えられる。直接結合させた場合、垂直磁化MTJの得られるCoFeB膜厚は制限されるのでより厚い膜厚でCoFeBを垂直磁化にする構造を見出す必要がある。

## CoFeB挿入磁壁移動層の磁気特性(2) Ru交換結合層の挿入

磁気結合の制御には、上述のような直接積層する方法と、RuやCuといった非金属物質を介し磁性層間をRKKY相互作用で結合させる方法がある。RKKY相互作用は、積層する層の膜厚とともに強磁性結合、反強磁性結合が振動的に現れる。Watanabeらはこの現象を利用してCoCrPt膜とCoFeとの間にRuを挿入して磁気結合を制御し、面内磁気異方性の強いCoFeを垂直磁化とすることに成功している[37]。積層垂直磁化膜の作製には有効な手法と考えられる。そこで、Co/Ni上にRuを介して面内磁化膜であるCoFeBを作製し、垂直磁化となる条件を検討した。Fig.4-5-16にCo/NiとCoFeBとの間にRuを挿入し膜厚を0.4-2.4nmの範囲で変化させたときの磁化曲線を示す。ここではCoFeB膜厚を1.0nmとしている。

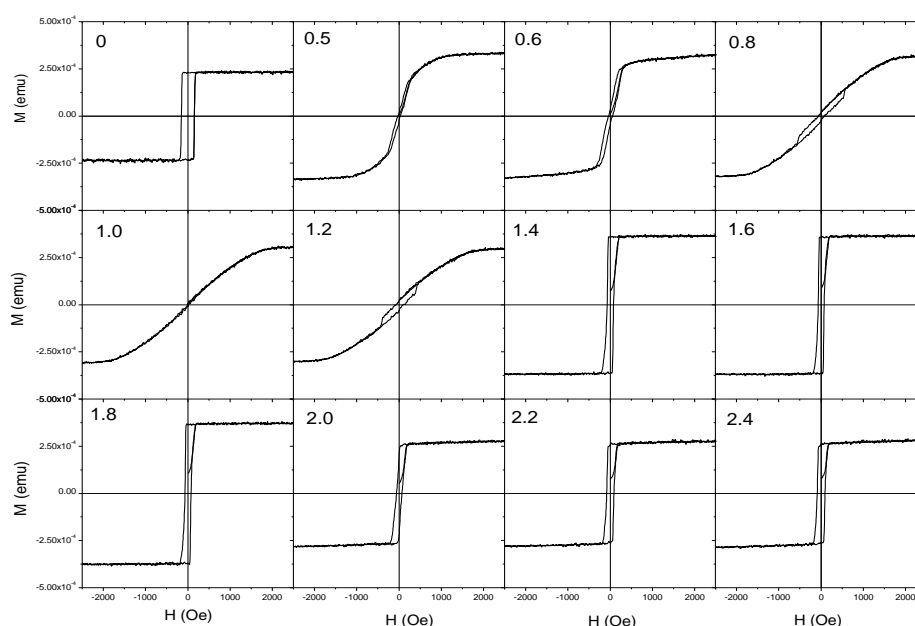


Fig.4-5-16 Ru膜厚を変えて作製したTa(3)/MgO(1.5)/CoFeB(x)/Ru(x)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.6)/Ta(3)/基板構成膜の磁化曲線

Ru膜厚が1.2nm以下のとき面内磁化膜となり、1.4-2.4nmで垂直磁化膜となる。Ru膜が1.4-1.8nmのとき磁化はCo/Ni単層に比較して増大する。垂直方向にCoFeBの磁化成分が重畳したことを示している。一方、2.0nm以上では磁化が減少している。その原因を調べるため、磁場掃引範囲を広げて測定をおこなった。Fig.4-5-17にCoFeBを積層しないCo/Ni膜および膜厚1.4nm、2.0nmのRuの上に1nmのCoFeBを積層した膜の磁化曲線を示す。

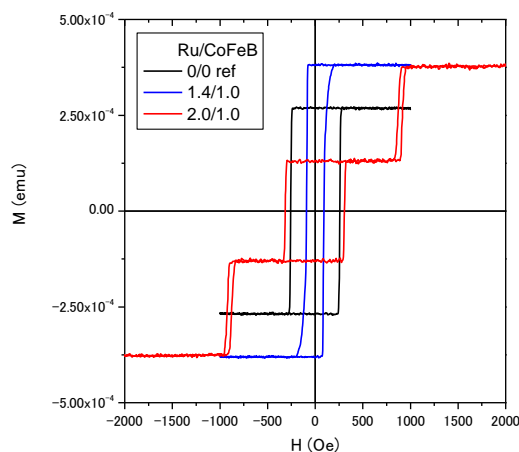


Fig.4-5-17 Ta(3)/MgO(1.5)/CoFeB(x)/Ru(x)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.6)/Ta(3)/基板構成膜(x=0.0,1.4,2.0)の磁化曲線

Ru膜厚を2.0nmとすると $\pm 1500$ Oeのヒステリシス曲線に加えて約1200Oeにもヒステリシス曲線が現れ、3段階の磁化過程になることがわかる。このとき、Ru膜厚2.0nmの飽和磁化は、1.4nmで得られた強磁性磁化と同じ値であり、膜面垂直方向にCoFeBの磁化が向いている。ゼロ磁場での磁化がCo/Niよりも小さくなっているのは、Co/NiとCoFeBが反強磁性結合をしているためと考えられる。

以上の結果から、Ruを介したCo/Niとの磁気結合によりRu膜厚が1.4nm以上でCoFeBが垂直磁化になること、磁気結合により面内磁化から強磁性磁化、反強磁性磁化状態に遷移し、それがRu膜厚で制御できることが明らかになった。磁壁電流駆動メモリへの適用を考えたとき、強磁性系のほうが磁壁構造および電子と磁壁の作用が単純であり、また厚いRu膜が存在すると非磁性成分に電流が流れ、磁壁電流駆動の効率を落とす懸念がある。そこで、強磁性を示すRu膜厚の1.4-1.6nmに設定してMTJへの適用を検討することにした。Ru膜厚を1.6nmとし、CoFeB膜厚を0.5-2.0nmで変えたときの磁化曲線をFig.4-5-18に示す。

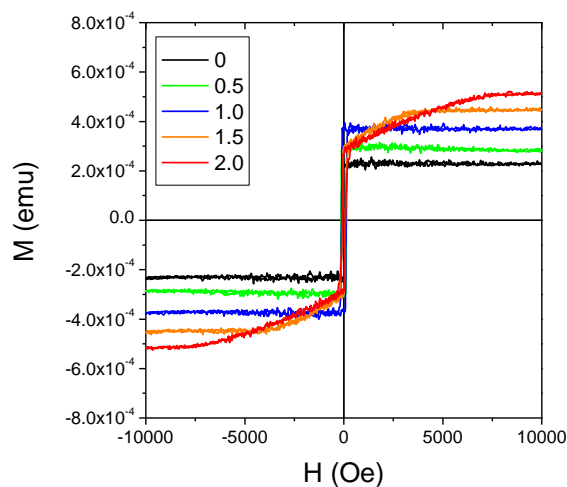


Fig.4-5-18 Ru膜厚を1.6nmとし、CoFeB膜厚を変えて作製したTa(3)/MgO(1.5)/CoFeB(x)/Ru(1.6)/[Co(0.3)/Ni(0.6)]4/Co(0.3)/Pt(1.6)/Ta(3)/基板構成膜の磁化曲線

CoFeBが1.0nmまでの範囲では単純な垂直磁化となるのに対し、1.5nm以上になると5000Oeまでの強磁場で徐々に磁化の増加する成分が顕著になる。これは面内磁化が磁化回転により磁場印加方向（膜面垂直方向）となること、すなわち1.5nm以上では面内磁化成分を有することを示している。磁化配置の平行度、反平行度が低いほどMR比は高くなるので面内成分は望ましくない。そこで、ここではCoFeBの厚さが1nmを最適値と考え、高MR化検討に用いることにした。

#### CoFeB 挿入型参照層の検討

次に、参照層へのRuを介したCoFeB挿入を検討した。参照層を模してMgOを下地膜とし、その上にCoFeB膜を形成した後、Ruを介してCo/Pt積層膜を堆積した複合積層膜の磁化曲線をFig.4-5-19に示す。ここでは、CoFeBを1.0nmとし、Ruを0-2nmの範囲で変えている。

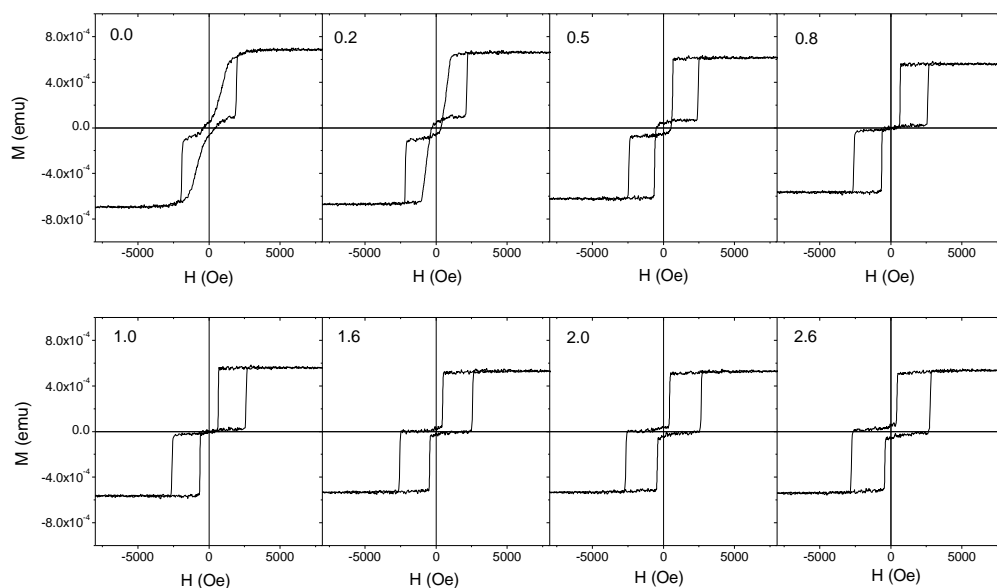


Fig.4-5-19 CoFeBと接するRu膜厚を変えて作製した参照層構成Ta(3)/[Pt(0.8)/Co(0.4)]<sub>4</sub>/Ru(0.4)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(x)/CoFeB(1)/MgO(1.8)/Ta(3)/基板構成膜の磁化曲線

Ru膜厚が0.0-0.2nmの範囲のとき、ゼロ磁場近くに磁化が磁場に比例して増加する領域があり、ヒステリシスの分離が不明確である。これは、垂直結合した磁化に加えて面内方向に磁化した成分のあることを示している。Fig.4-5-6に示したように、[Co/Pt]/Ru/[Co/Pt]層は2組のCo/Pt垂直磁化膜が反強磁性結合している。したがって、新たに追加したRu/CoFeBが面内磁化成分になっていると考えられる。Ru膜厚が0.2nm以下のとき、この層がCo/Pt参照層と磁氣的に結合した結果、面内磁化成分が発現したと考えられる。Ru膜厚が0.5nm以上になるとヒステリシス曲線の角型性が良好となり分離が明確になる。また、ゼロ磁場近傍で磁化がほぼ一定となる。Co/PtとCoFeBとがRuを介して垂直に磁気結合し、垂直磁化膜になったと考えられる。Co/Ni積層膜の上ではRu膜厚に依存して強磁性的な結合から反強磁性結合に変化した、Co/Pt系では強磁性結合のみが得られることがわかった。

磁化曲線を詳細にみると弱磁場側での磁化反転成分が大きく、強磁場側の成分が小さいことがわかる。MgO直上のCoFeBとその直上にあるCo/Ptは強磁性的な磁気結合をしていると考えられるので、磁化の大きい弱磁場側の磁化反転はCoFeB/Ru/[Co/Pt]によるものであり、強磁場側の反転は膜面側の[Co/Pt]によるものと考えられる。また、Ru膜厚の増加とともに弱磁場側の磁化が減少している。そこで、Ru膜厚と全磁化の関係を調べた。Fig.4-5-20に結果を示す。



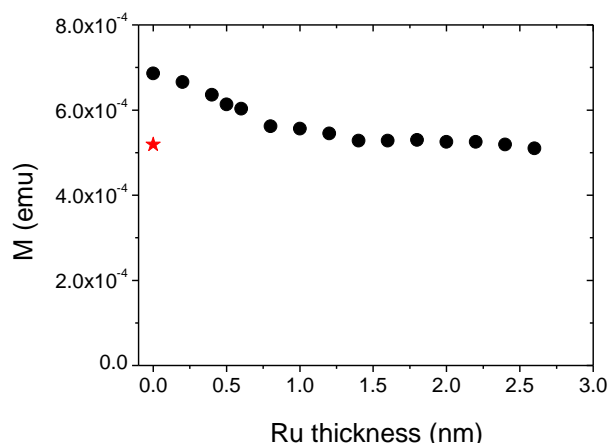


Fig.4-5-20 CoFeB挿入積層フェリ膜磁化のRu膜厚依存性

Ru膜厚とともに全磁化が単調に減少していることがわかる。ヒステリシス曲線をみると、全磁化の低減とともに弱磁場側の磁化反転、すなわちCo/PtとCoFeBとが強磁性結合したMgOバリア側の成分の磁化が減少している。これは、Ruを厚くするとともにCoFeBの磁化が減少していることを示している。図中赤で示したのはCoFeBを挿入しない場合の磁化の値である。Ru膜厚1.0nm以上の磁化の値とほぼ一致していることがわかる。CoFeB膜の磁化はRuが同程度の膜厚である場合にほぼゼロになり、それ以上の磁化低減はみられない。Co/Ptの磁化はRuの影響で減少しないことを示している。

以上の結果から、Co/PとCoFeBの間にRuを介在させることによりCoFeB膜は垂直磁気異方性となるが、Ru膜厚とともに磁化が減少すること、0.4-0.8nmの間では磁化が残留し、1nm以上では磁化が消失することが明らかになった。そこで、MTJ膜の検討はCoFeB膜の磁化が残りつつ、きれいな垂直磁気異方性が得られるRu膜厚0.4nmとしておこなうことにした。

#### MTJ の検討

CoFeB層を有するCo/Ni磁壁移動層を用いたMTJを作製し、磁気特性およびMR比を調べた。

ここでは、参照層としてRu(7)/Pt(2)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(0.4)/Co(0.4)/[Pt(0.8)/Co(0.4)]<sub>4</sub>/Ru(0.4)CoFeB(1.5)、トンネルバリア層をMgO(1.5)、また、磁壁移動層にはCo/Ptを挿入したCoFeB(y)/Ru(x)/Co(0.4)/Pt(1.0)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Pt(1.6)/Ta(3) および挿入していないCoFeB(y)/Ru(x)/Co(0.4)/Pt(1.0)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Pt(1.6)/Ta(3)構成の膜をSi基板上に作製したMTJについて、磁壁移動層のRuおよびCoFeB膜厚を変えて作成した膜の磁気特性を測定した。試料には300℃で2時間、真空無磁場雰囲気中で熱処理を施した。

Fig.4-5-21に磁壁移動層のCoFeBを1.0nmとし、Ru膜厚を1.6nmとして作製したMTJについて膜面に対して垂直方向から磁場を印加して得られた磁化曲線を示す。

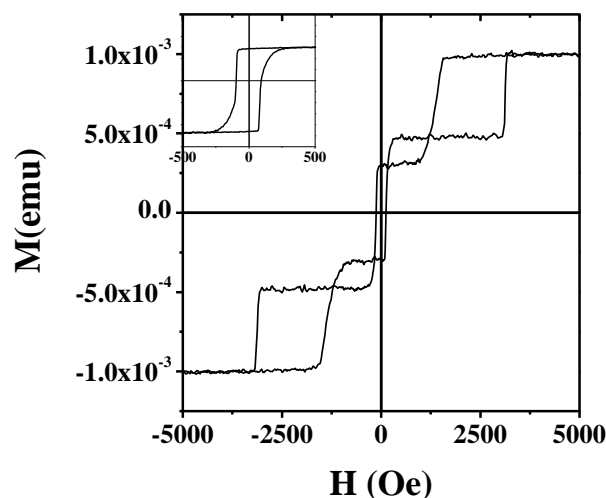


Fig.4-5-21 Ruを介して磁壁移動層、参照層とCoFeB層を結合させ垂直磁化構造としたMTJの磁化曲線

磁化曲線は、ゼロ磁場近傍と $\pm 2500\text{Oe}$ にそれぞれひとつずつ、合計3つのヒステリシスループで構成される。ゼロ磁場近傍のループは磁壁移動層、強磁場側の2つのループは参照層の磁化曲線である。いずれも角形を示しており、フリー層、参照層にRuを介したCoFeB層を挿入しても垂直磁化状態の維持されることがわかる。

Fig.4-5-21の挿入図に示した $\pm 500\text{Oe}$ の範囲で磁壁移動層の磁化反転をみると、角形のヒステリシスで強磁場側に裾をひいた形状となっている。磁壁移動層単層での結果とほぼ同じ磁化曲線であり、参照層との磁気結合などによる影響はみられない。磁化反転過程は、大別すると一定磁場以上で磁化の一部が一斉反転して磁化反転核を形成し、それにより形成される磁壁が広がって磁性体全体が同一方向になる核形成→磁壁移動モードと、磁化が回転して反転が進む磁化回転モードの二つがある。磁化反転核が形成されると容易に磁壁移動が生じるため、角形性の良好な成分は磁壁移動に由来すると考えられる。また、磁化反転モードにおいて垂直磁化成分は一斉反転で急峻な反転を示すが、垂直方向から傾いた磁化成分に対しては、 $\mathbf{L} = -\mathbf{M} \times \mathbf{H}$ なるトルクが作用して磁化反転が進行するため、磁化の方向に対応した反転磁場の分布があり、徐々に磁化反転が進行すると考えられる。CoFeBの無い膜では急峻な磁化反転のみがみられていたことから、CoFeB膜を挿入したことにより面内磁化成分が発現したと考えられる。

次に、この垂直MTJを磁性パターンに加工して抵抗-磁場(R-H)曲線を測定した。ここでは簡単のため磁壁移動層にCo/Ptを挿入していない構成とし、Ru膜厚1.6nm、CoFeB膜厚1.0nmとした構成の膜を検討した。Fig.4-5-22にデバイス構造の模式図を示す。

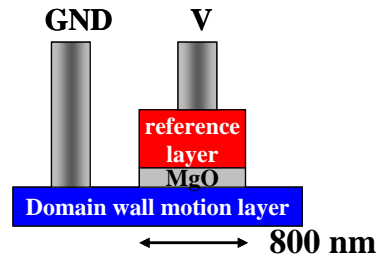


Fig.4-5-22 MR比評価用デバイスの模式図

ここでは、トンネルバリアの上部（参照層）を幅800nm、長さ2400nmの矩形パターンに加工した後、SiO<sub>2</sub>絶縁体を形成し、磁壁移動層および参照層の直上に電極を形成することでMR比測定試料とした。Fig.4-5-23に試料面に対して垂直方向から±2000Oeの磁場を掃引して4端子法で抵抗測定した時のR-H 曲線を示す。

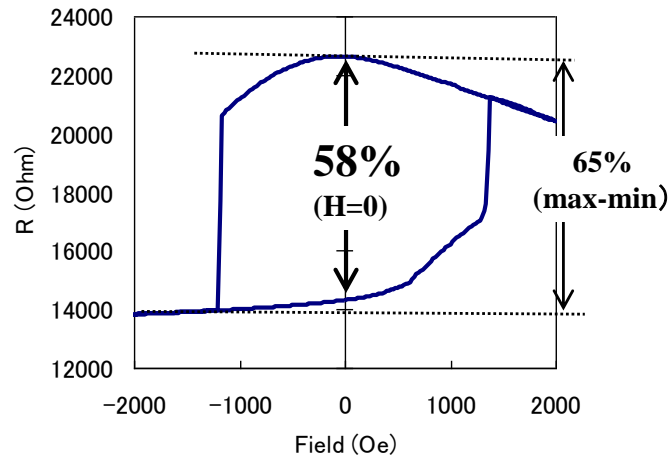


Fig.4-5-23 代表的なMR比評価素子のR-H曲線

垂直方向にほぼ角形のヒステリシスループが得られており、1300Oeで磁化反転を示している。基本的には垂直磁気異方性になっていることがわかる。ゼロ磁場で求めたMR比は58%、抵抗の最大、最小から求めた磁気抵抗比は63%である。このとき、R-H曲線には抵抗の磁場依存性が見られる。すなわち、マイナス方向から磁場を印加したとき、最初は低抵抗状態にあり磁場印加とともに抵抗が漸増する。一度勾配が変化した後、+1300Oeで磁化反転を起こして高抵抗状態になる。更に+2000Oeまで磁場を印加すると抵抗は漸減する。一方、+2000Oeからマイナス方向に磁場を掃引するとゼロ磁場に向かって抵抗が増加し、極性が変化すると、抵抗が漸減した後1300Oeで磁化反転し低抵抗状態に戻る。高抵抗状態では、上に凸なR-H曲線となり、低抵抗状態では単調増加を示している。このときの磁化過程を考える。Fig.4-5-24にこの抵抗変化をとる磁気状態の模式図を示す。

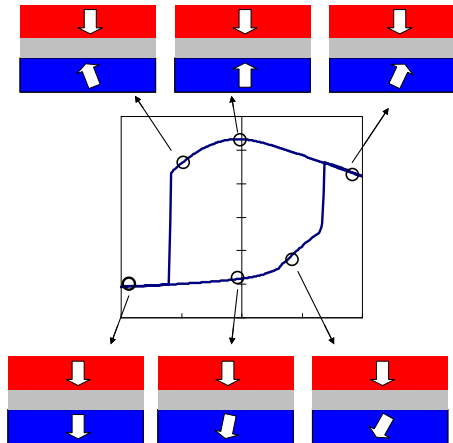


Fig.4-5-24 抵抗変化と磁化配置の模式図

低抵抗状態は、MgO界面上下の磁化が平行配置となる。負の磁場が強くなると抵抗値が低下しており、面内成分を有していた磁化が磁場によって平行配置に近づくことを示している。一方、高抵抗状態は界面上下の磁化が反平行状態にある。磁場印加によって抵抗が減少しており、外部磁場による面内磁化成分の磁化回転で磁化が平行配置に近づいたことを示している。MTJは垂直磁化に平行、反平行配置をする成分が支配的で大きなMR比を発現しているが、界面近傍には面内磁化成分が形成されており、磁場印加によって面内磁化成分が回転し、磁気抵抗が変化すると考えられる。MTJ膜に対する磁化曲線ではゼロ磁場近傍の磁化は一定であり、R-H曲線にみられるような変化は検出されていない。微細加工による磁化状態の変化、あるいは磁化測定で検出できない程度の極薄領域に面内磁化成分が形成されている可能性のあることを示している。

トンネル過程の伝導は電位差を与えることによる電子の遷移で生じる。このとき、印加されるバイアス電圧によってバンドのポテンシャルが変化し、電子を受け入れる量が減少する。このため、電圧とともにMR比は低減する。これを評価するため、MR比のバイアス電圧依存性を測定した。結果をFig.4-5-25に示す。

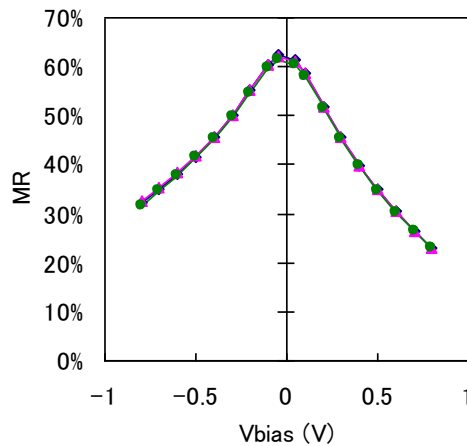


Fig.4-5-25 MR比の印加バイアス電圧依存性

バイアス電圧依存性の指標として、MR比が半減する電圧 $V_{\text{half}}$ を求めると、それぞれ-0.8V、+0.5Vである。実用的なMRAMでは、この $V_{\text{half}}$ が大きくMR比変化の小さいことが期待される。バイアス電圧はデバイスで検出する出力信号の大きさに依存するため、一定の値とはならないが、0.5V程度に設定されることが多い。この試料では0.5VでMR比が30-40%得られ、高速MRAMへの適用が期待できる。このとき、 $V_{\text{half}}$ は正と負とで非対称である。これは、界面磁性層のバンド分極状態が上下で異なることを示している。バリア界面の磁性膜は上下ともにCoFeBであるが、膜厚や形成される下地が異なる。このため、MgOの上下界面で電子状態が同一とはならず、 $V_{\text{half}}$ が非対称になったと考えられる。今回の実験では、参照層側から磁壁移動層側に電圧を印加する方向を正と定義していることから、参照層側のバンドのポテンシャルが浅いと予想される。

次に、参照層のCoFeB層膜厚を1.0-3.0nmの範囲で変えたときのMR比の変化を調べた。Fig.4-5-26に結果を示す。ここには、MR比としてゼロ磁場における値 $MR_0$ と、最大値 $MR_{\text{max}}$ を示している。

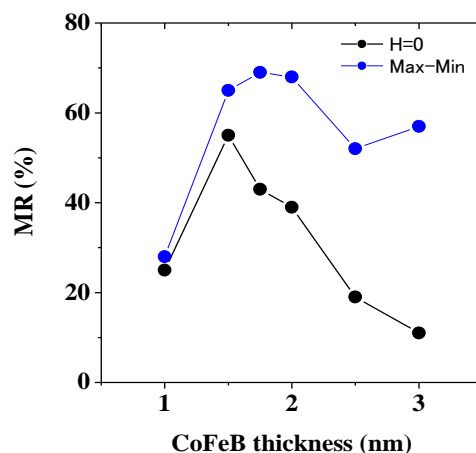


Fig.4-5-26 参照層側に形成したCoFeB膜厚とMR比の関係

CoFeB膜が1.0nmのとき $MR_0$ 、 $MR_{max}$ はともに約25%であり、CoFeB膜厚が増加すると急増する。 $MR_0$ は、CoFeB膜厚1.5nmのとき約60%で最大となり、それ以上の膜厚では、厚さとともに減少して3.0nmで約10%になる。一方、 $MR_{max}$ は、1.5-2.0nmの範囲で約70%となり、2.0-3.0nmでは約60%に漸減する。また、Ru膜厚とMR比の関係を調べるため、参照層CoFeB膜厚を1.0nmと固定し、Ru膜厚を変えて作製した試料のMR比をFig.4-5-27に示す。

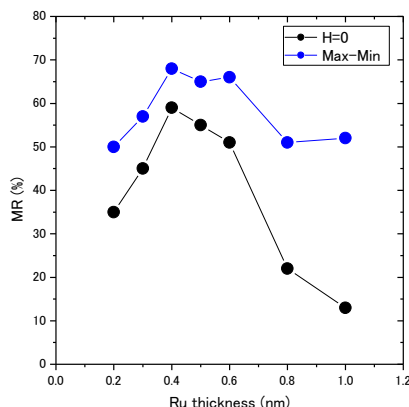


Fig.4-5-27 CoFeB膜厚1.0nmにおけるMR比の結合層Ru膜厚依存性

Ruを0.2-0.4nmでは $MR_0$ は30-60%、 $MR_{max}$ は50-70%に増加する。0.4-0.6nmでは $MR_0$ は60-50%に漸減、 $MR_{max}$ は70%とほぼ一定になる。0.6-1.0nmではMR比は減少する。Ru膜厚1.0nmのとき $MR_0$ は10%まで減少するが、 $MR_{max}$ は約50%に留まる。

$MR_0$ と $MR_{max}$ で異なるのは、前述のようにトンネルバリア層上下の磁性層の磁化配置がゼロ磁場と磁場を印加した状態とで異なることに対応する。ゼロ磁場状態ではMgOの界面に形成される磁性層の磁化が傾いているため低抵抗状態における抵抗が高くなり、高抵抗状態との差が小さくなってMR比が相対的に低い。一方、磁場印加状態では低抵抗状態においてバリア界面上下の磁化が垂直方向となり平行配置となるため抵抗が下がり、高抵抗状態との差が増加するためMR比が増加する。参照層のCoFeB膜厚に対するMR比の依存性をみると、CoFeB膜厚1.5nm以下の領域では $MR_0$ と $MR_{max}$ の差が小さく、CoFeB膜厚の増加とともに $MR_0$ と $MR_{max}$ の差が顕著になる。これは、CoFeB膜が薄い場合には磁場印加による磁化配置の変化が小さいこと、すなわち界面近傍まで垂直磁化が形成されていることを示しており、膜厚が増加するとともに界面近傍磁化が傾き、垂直成分が減少するためと考えられる。CoFeB膜厚が増加すると面内磁化成分が存在するため磁場印加により参照層の磁化が回転モードで飽和する。Fig.4-5-19に示したRu膜厚依存性も同様な現象がみられており、Ruが0.2-0.4nmと薄い場合、また0.6nm以上の厚い場合にはCoFeBの磁化が傾き、ゼロ磁場でのMR比が低減する。これは、CoFeB膜厚が一定であってもRu膜厚によって界面での磁気異方性に変化することを示している。Ruが薄い領域では、CoFeB由来の磁化が磁場に対して漸増する様子が磁化曲線に現れているのに対して、Ruが厚い領域では磁場印加にともなう磁化の増加は確認されない。全体の磁化も減少していることから、CoFeBがRuに拡散して磁化

が失われ、同時に磁気異方性にも面内成分が変化したと考えられる。

以上の結果から、MgOバリア層の両側にCoFeB膜を形成した場合、CoFeB未挿入で13%であったMR比が約60%にまで増加することが明らかになった。また、MR比を増加させるには参照層側のCoFeB膜厚を1.5nm以上とすることが必要であり、界面近傍まで垂直磁化が実現される場合に高いMR比の得られることがわかった。

次に、磁壁移動層上に形成したCoFeBの厚さとMR比の関係を調べた。ここでは、Co/Ptを挿入したCoFeB(x)/Ru(1.6)/Co(0.4)/Pt(1.0)[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.6)/Ta(3.0)/Si基板なる構成で、CoFeB膜厚を0.6-1.0nmの範囲で変えた磁壁移動層を用い、トンネルバリア層をMgO(1.5)、参照層を[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(0.4)/[Co(0.4)/Pt(0.8)]<sub>4</sub>/Co(0.4)/Ru(0.4)/CoFeB(1.5)としてMTJを作製し、300℃、2時間熱処理を施して磁化およびMR比を測定した。MR比測定にはCIPT装置を用い、膜の状態における抵抗抵抗とその磁場依存性を評価した。

磁化およびMR比、接合抵抗のCoFeB膜厚依存性をFig.4-5-28 に示す。

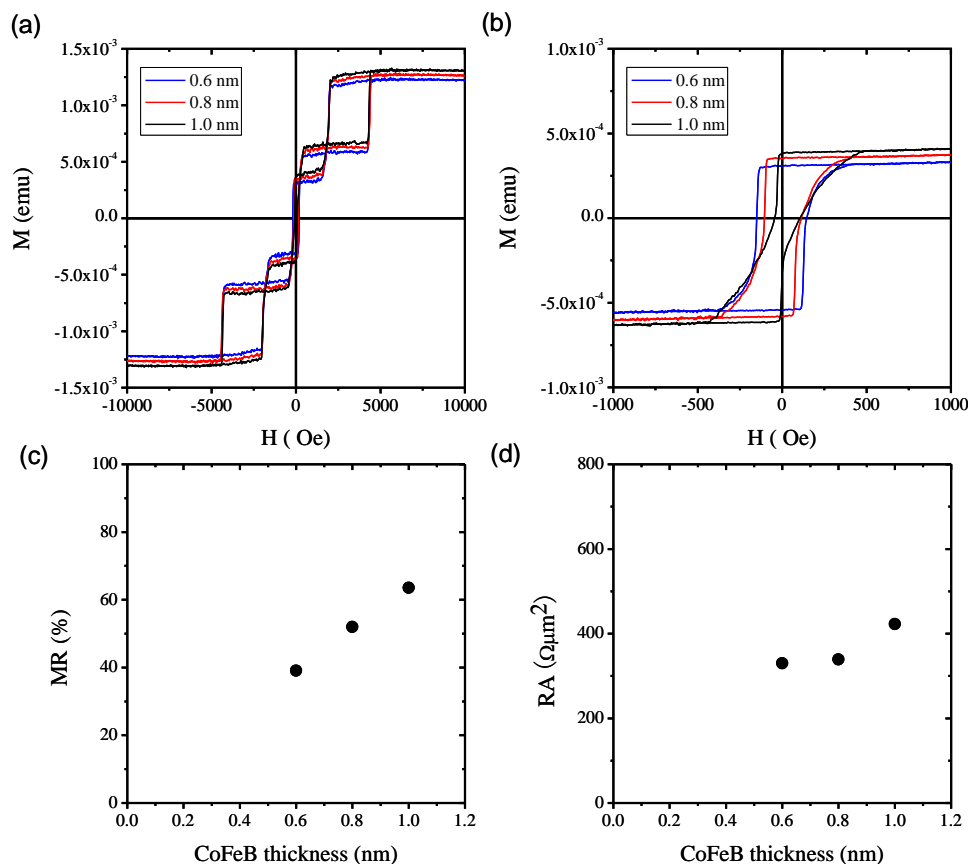


Fig.4-5-28 磁壁移動層側CoFeB膜厚を0.6nm,0.8nm,1.0nmと変えて作製したMTJの(a) 磁化曲線メジャーLOOP、(b)マイナーLOOP (c)MR比、(d) 接合抵抗のCoFeB膜厚依存性

Fig.4-5-28(a)(b)に示した磁化曲線からCoFeB膜厚の増加とともに磁化の増加すること、フ

リー層の磁化反転は角形性の良好なヒステリシス曲線から強磁場側に裾を引く曲線に変化していることがわかる。これは、CoFeBが0.6nmのとき磁化反転が反転核の生成と磁壁移動からなる過程を示すが、CoFeBが厚く1.0nmになると磁化回転成分が強磁場側に重畳することを現している。CoFeB膜厚の増加とともに膜面磁化が徐々に磁化回転するためと生じたと考えられる。MR比はCoFeB膜厚とともに直線的に増加し、1.0nmでは約70%となる。MR比そのものは磁壁移動層のCoFeB膜厚で決まると考えられる。磁化曲線から見積もったCoFeBの磁化は、膜厚によらず1300emu/ccであり、0.6nm以上ではCoFeBがバルク同等である。したがって、MR比の低減はCoFeBに起源を持つと考えにくい。MgO膜は、結晶化する際にCoFeBの構造をテンプレートとして配向が決まることが調べられている。CoFeBの膜厚が十分でなく結晶が特定の方向にならないため、MgOの結晶方位もコヒーレントトンネリングを示す程度に(001)方向に配向せず、MR比が向上しないと考えられる。

なお、磁壁移動層、参照層いずれか一方にCoFeB層がない場合にはMR比が約15%であった。これは、CoFeBを挿入しない構成と同程度のMR比である。MgOは下地およびキャップとなるCoFeBの存在で熱処理にともなう結晶化によってbcc(001)が優先配向し、コヒーレントトンネリングを示すようになると考えられる。この系については加工した試料でも検討したが、CoFeBを挿入した時に約5%あった $MR_0$ と $MR_{max}$ の差が、挿入しない場合には1%程度の違いになった。これは、磁壁移動層側のCoFeBにも磁化が垂直方向から傾いた成分があることを示している。実際のデバイスでは読み出し時に磁場は印加されないため、 $MR_0$ の大きくなるようMgO界面近傍にまで垂直磁化を維持させることが重要である。

#### 接合抵抗値の制御

MTJの接合抵抗はデバイスのサイズや読み出し速度など用途に応じて調整する必要があり、幅広い抵抗値で高いMR比を得ることがMTJには要求される。接合抵抗は、第一義的にトンネルバリア層の厚さで決まり、副次的には界面粗さなどに影響される。そこでトンネルバリア層であるMgO膜の膜厚を変えたときの接合抵抗とMR比の関係を調べた。ここでは、Co/Ni積層膜上にPt/Coを挿入した構成のMTJを用い、MgO膜厚を1.2nm～1.8nmの範囲で変えたときの接合抵抗とMR比をCIPTにより測定した。MgO膜厚に対する接合抵抗とMR比の関係をFig.4-5-29に示す。



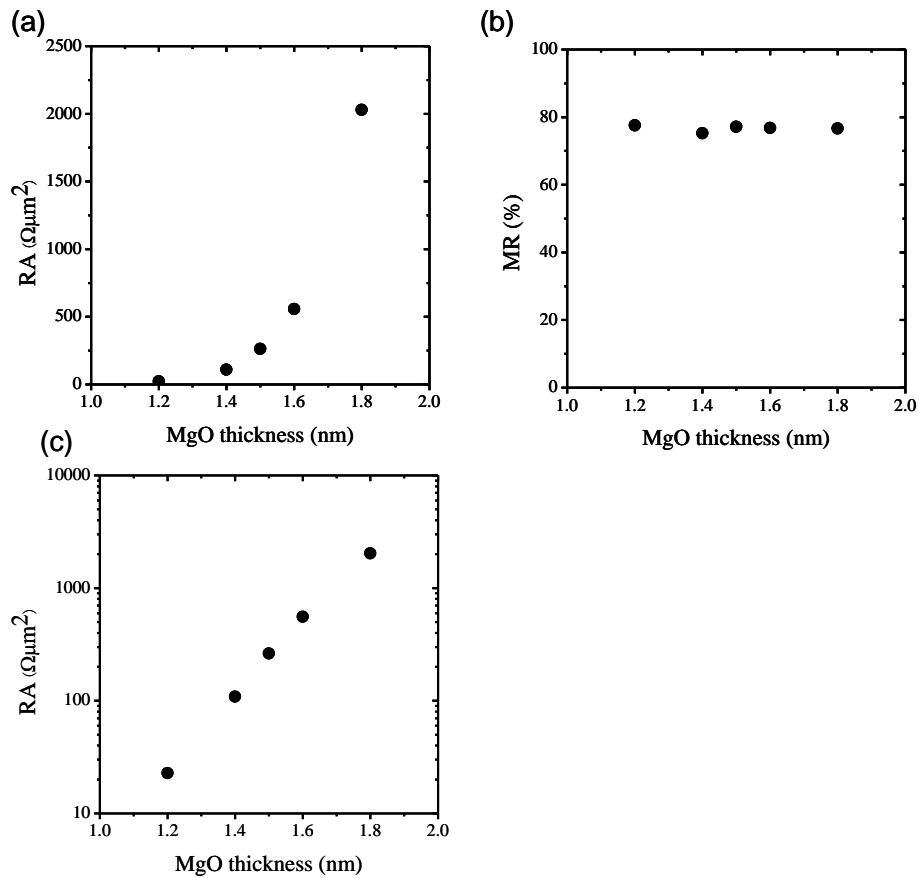


Fig.4-5-29 高MR比を実現するMTJの(a)接合抵抗、(b)MR比のMgO膜厚依存性、(c)対数でとった接合抵抗のMgO膜厚依存性

Fig.4-5-29(a)に示したように接合抵抗は $20\Omega\mu\text{m}^2 \sim 2000\Omega\mu\text{m}^2$ で変化し、MgO膜厚が増加するとともに急増する。一方、Fig.4-5-29(b)に示すようにMR比は約80%で一定である。トンネル効果において接合抵抗は絶縁層膜厚に対して指数関数的に増加することが知られている。接合抵抗の対数を取りMgO膜厚に対してプロットすると、直線的な変化を示す(Fig.4-5-29(c))。これは、膜厚に依存せずMgO膜の絶縁特性が変わらないことを示している。また、磁壁移動層、参照層の磁気特性はともにMgO膜厚を変えても変化せず、MgO膜厚1.2nm～1.8nmの範囲でMR比および磁気特性を変えずに $20\sim 2000\Omega\mu\text{m}^2$ の3桁の範囲で接合抵抗の制御を実現できる。接合抵抗とMR比はデバイスのサイズや動作速度に関わり、設計の自由度を決定する因子である。ここで得られた高いMR比が3桁の接合抵抗マージンを持って実現するMTJは、様々な密度、速度のメモリを実現する可能性を持つ。たとえば、SRAMの置き換えを目指した500MHz動作を実現するには50%以上のMR比と、 $100\Omega\mu\text{m}^2$ 程度の接合抵抗されており、得られたMTJはこの要求を満たす。こうしたMTJの開発により磁壁移動メモリ開発への可能性が開かれた。

#### 4-5-6. 高MR比磁壁移動層における電流駆動

以上の結果から、MR比を向上するには磁壁移動層Co/NiにRuを介してCoFeBを垂直に磁気結合させた構成が有効であることが明らかとなった。実デバイスに適用するには、こうした構成で磁壁電流駆動をさせることが必要である。

Co/Ni 垂直磁化膜を用いた磁壁電流駆動研究では、Pt/Ta 膜を下地層とし、Co/Ni に対して鏡面对称な構造となるように同じ膜厚構成の Ta/Pt 層をキャップ層としてきた。前述のように、これは電流が非磁性層細線を通過する際に発生するローレンツ磁場をキャンセルするためである。磁壁移動メカニズムを解明するため、磁壁に作用する磁場の寄与を低減し、電子のスピントランスファートルクによる寄与を抽出することを目的とした実験にあわせた構造であった。しかし、磁壁移動メモリを実現するためには Co/Ni 膜を MTJ に適用する必要がある、前節での検討のように必ずしも下地層とキャップ層を鏡面对称構成にすることはできない。大きな MR 比を得るにはトンネルバリア界面が磁性体を有した非対称構造とする必要があるからである。Koyama らは、MgO/[Co/Ni]/Pt/Ta/基板なる非対称構造の膜を細線に加工し、磁壁電流駆動を調べた結果、磁壁が電流の方向、すなわち電子と逆向きに移動し、そのときの移動速度が 100m/sec 以上と高くなることを示している[38]。構造によらず磁壁移動は生じると考えられる。そこで、ここでは top-pin 型 MTJ を想定し、Co/Ni の上のキャップ層として、MR 比向上のために CoFeB を挿入し、実際の MTJ を想定して MgO 膜をつけた構成の膜について磁気特性および磁壁電流駆動特性の研究をおこなった。

Reference 試料には cap 層を Ta/Pt とした膜を用い、高 MR 比を実現するために検討した Ru を結合層として CoFeB を挿入した構造の磁壁移動膜を作製して磁気特性、磁壁電流駆動特性を調べた。ここでは、Co/Ni に積層した各層の効果をj知る目的で、磁気結合層 Ru だけを挿入した膜、Ru の上に CoFeB をつけ、その直上を Pt とした膜、同様の構成で CoFeB の上を MTJ 用に MgO とした膜、標準試料の対称構造に近づけるため、Co/Ni 直上に Pt を挿入した CoFeB/Ru/Co/Pt/[Co/Ni]となる構成の膜で、CoFeB 上を Pt、MgO とした膜を検討した。実験に用いた試料の一覧を Table4-1 に示す。

Table 4-1 磁壁電流駆動検討用試料の構成

試料	キャップ層	バリア層	高 MR 層	結合層			磁壁移動層	下地
1	Ta(3)/Pt(1.6)	-	-	Ru	-	-	[Co(0.3)/Ni(0.6)]4	Pt(1.6)/Ta(3)
2	Ta(3)/Pt(1.6)	-	CoFeB	Ru	-	-	[Co(0.3)/Ni(0.6)]4	Pt(1.6)/Ta(3)
3	Ta(3)/Pt(1.6)	MgO	CoFeB	Ru	-	-	[Co(0.3)/Ni(0.6)]4	Pt(1.6)/Ta(3)
4	Ta(3)/Pt(1.6)	-	CoFeB	Ru	Co	Pt	[Co(0.3)/Ni(0.6)]4	Pt(1.6)/Ta(3)
5	Ta(3)/Pt(1.6)	MgO	CoFeB	Ru	Co	Pt	[Co(0.3)/Ni(0.6)]4	Pt(1.6)/Ta(3)

1 は Ru キャップの影響、2 は高 MR 比を得るために CoFeB/Ru の垂直磁化構造を挿入し

たもの、3はこれに MgO キャップを積層したものである。4,5 は Co/Pt を Ru と Co/Ni の間に挿入した構成であり、それぞれ MgO キャップ層の有無で比較しているものである。

積層膜の磁気特性を Fig.4-5-30 に示す。

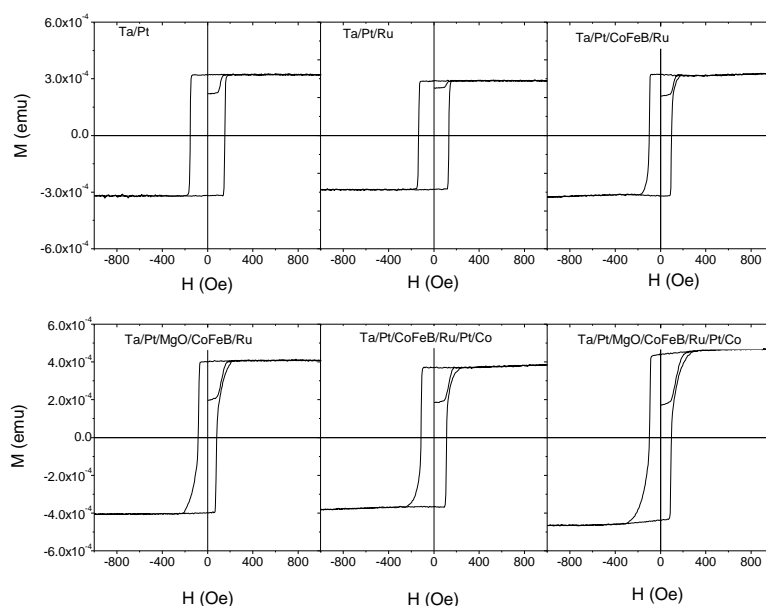


Fig.4-5-30 高 MR 比化磁壁移動層の磁化曲線

標準試料である Ta/Pt キャップは、磁化が  $3.0 \times 10^{-4} \text{ emu}$  であり、保磁力は約 180Oe である。Ru キャップの試料 1 では磁化が  $2.7 \times 10^{-4} \text{ emu}$ 、保磁力が約 150Oe とそれぞれ 1 割程度減少する。この上に CoFeB をつけた試料 2 は、保磁力が約 100Oe と更に減少するとともにヒステリシス曲線の角形性が悪くなり、磁化回転モードが重畳する。磁化は約  $2.7 \times 10^{-4} \text{ emu}$  と強磁性 CoFeB が 1nm ついていてもかかわらず試料 1 と同等の磁化である。試料 2 の CoFeB 上に MgO を積層した試料 3 では、やはり磁化回転モードが重畳し、保磁力が約 100Oe と小さいが、磁化は  $3.8 \times 10^{-4} \text{ emu}$  に増加する。MgO 挿入により CoFeB の磁化が回復したことを示す。試料 2 の Co/Ni 積層膜と Ru の間に Co/Pt を積層した試料 4 では、磁化が  $3.5 \times 10^{-4} \text{ emu}$ 、試料 3 の Co/Ni 積層膜と Ru の間に Co/Pt を積層した試料 5 では磁化が  $4.7 \times 10^{-4} \text{ emu}$  と、それぞれ Co/Pt 積層分だけ磁化は増加する。保磁力はいずれも約 80Oe と Co/Pt を挿入しない試料に比べて更に減少するが、磁化が飽和する磁場は 280Oe まで増加する。

以上の結果から、磁化反転過程は CoFeB を挿入することにより磁化反転核を形成し磁壁移動で生じる過程に磁化回転成分が重畳することがわかる。また、MgO や Ru をキャップ層とした場合、Co/Ni 積層膜の磁化が Pt キャップ層の場合と比べて減少する。表面の酸化、Co/Ni 中への金属拡散などの影響で磁化が低減したと考えられる。CoFeB を Co/Ni 膜と Ru を介して磁気結合した構成では、CoFeB は Ta/Pt や MgO キャップ層の下で垂直磁化となる。このとき、Pt と Co/Ni 膜が接する場合には磁化は小さく、MgO をキャップ層とすることで

磁化は増加している CoFeB/MgO/CoFeB なる接合を持った MTJ では、熱処理することにより CoFeB と MgO の界面に結晶核を形成し、結晶面が整合して粗大な結晶になることが調べられている。CoFeB は MgO との界面で分極率を保った状態にあり、高い MR 比を発現することから磁化が増加すると考えられる。一方、Pt と CoFeB の界面では MgO との界面のような結晶化は起こらず、磁化も増加しないと考えられる。

次に、こうして作製した膜の磁壁電流駆動を調べた。Fig.4-5-31 に磁壁電流駆動の結果を示す。

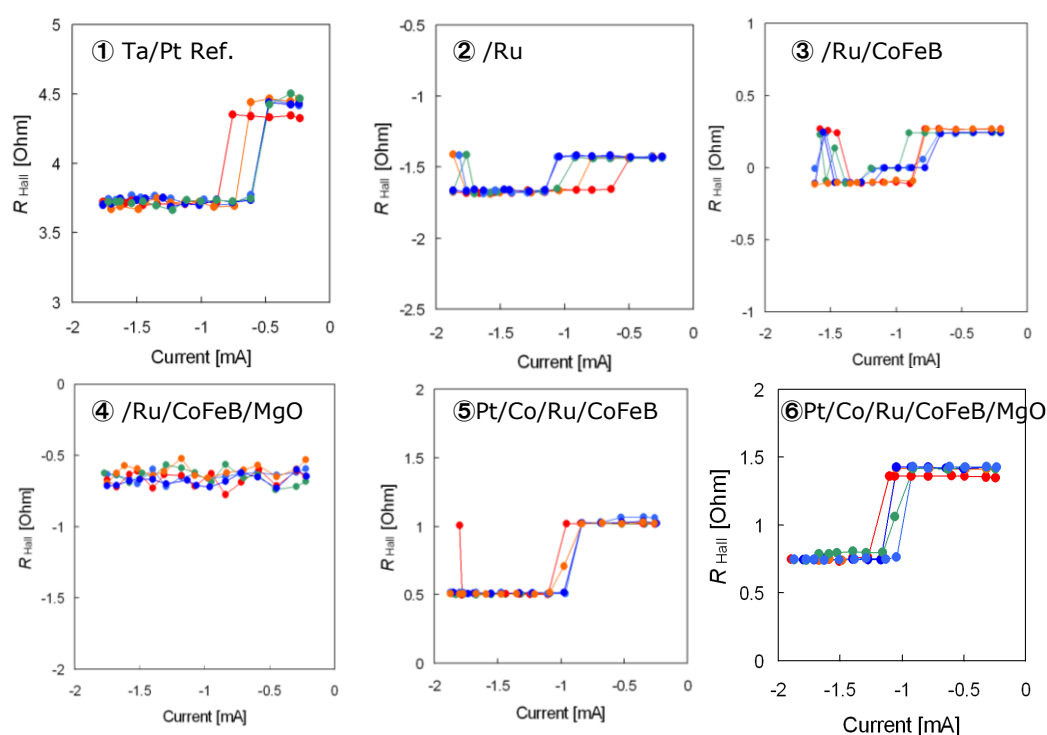


Fig.4-5-31 Co/Ni 上のキャップ層を異なる磁性細線（幅 140nm）磁壁電流駆動特性

ここでは、細線幅 140nm の Hall 素子を作製して測定した電流駆動の結果を示している。電子と磁壁移動の方向が一致するように細線にパルス電流を流して磁壁を移動させ、異常ホール効果によって磁化反転を検出して磁壁移動の起こる電流値を測定した。このとき、磁性層と非磁性層が混在する多層膜であり細線中電流経路の評価が困難であることから電流密度の解析はおこなわず、磁壁移動の起こり始める臨界電流を指標にした。

4-4 で述べたように臨界電流値にはばらつきがあるので、ここでは 50 素子評価の平均とした測定結果を示すことにする。リファレンスである Ta/Pt キャップを測定した場合、平均の臨界電流  $I_c$  は約 0.52mA でホール抵抗が減少する。この図にはあらわれないが、1.48mA では磁壁導入をしない状態でもホール抵抗値の増大が観測された。これは、過電流により細線温度が上昇して磁区を形成する多磁区が生じていると考えられる。このように一度ホール抵抗が低下した後、更に増大する電流値を多磁区化電流として  $I_{multi}$  と定義する。Ru キ

ヤップは、 $I_c$ が0.92mA、 $I_{multi}$ は1.67mAである。Ruの上にCoFeBを積層して垂直磁化とした場合、CoFeBがPtと接した構成では $I_c$ は1.05mA、 $I_{multi}$ は1.27mAである。CoFeBの上に直接MgOを形成すると磁壁が動かなくなり、ホール抵抗の変化はみられなくなる。更にCo/Ni上にPt/Coを形成し、その上にRu/CoFeBとして構成では、MgOがないとき $I_c$ が0.84mA、 $I_{multi}$ が1.83mA、MgOをつけることで $I_c$ は1.05mA、 $I_{multi}$ は1.63mAとなる。MgOをつけることによる動作マージンが拡大している。この結果を一覧にしたのが下のTable 4-2である。

Table 4-2 試料構成と臨界電流  $I_c$ 、多磁区化電流  $I_{multi}$  の関係

	interlayer	$I_c$ [mA]	$I_{multi}$ [mA]
1	Ta/Pt/ Ref.	<b>0.52±0.17</b>	<b>1.48±0.18</b>
2	/Ru	<b>0.92±0.28</b>	<b>1.67±0.22</b>
3	/Ru/CoFeB	<b>0.92±0.17</b>	<b>1.50±0.12</b>
4	/Ru/CoFeB/MgO	—	未測定
5	/Pt/Co/Ru/CoFeB	<b>0.84±0.20</b>	<b>1.83±0.12</b>
6	/Pt/Co/Ru/CoFeB/MgO	<b>1.01±0.26</b>	<b>1.76±0.18</b>

以上の結果は、Co/Ni 垂直磁化膜に対して Ru を積層した場合、Ru を介して CoFeB を垂直磁気結合した場合には磁壁移動は生じるが、MgO を積層すると磁壁は電子の方向に動かなくなること、Co/Ni の直上に Pt/Co を挿入し CoFeB とを Ru で結合させると MgO の有無にかかわらず磁壁移動の生じることを示している。前節で高 MR 比を実現したフリー層である MgO/CoFeB/Ru/[Co/Ni]では磁壁移動が起こらなかった。しかし、Ru と Co/Ni の間に Pt を挿入し、Co/Ni 上下が Pt となる対称に近い構成にすることで磁壁を動かすことが可能になったことがわかった。また、積層数が増えるほど、また MgO を挿入した場合には磁壁移動電流は増加することが明らかになった。

また、この結果は MgO および Pt が磁壁電流駆動に顕著に影響を与えていることを示している。Pt は電子方向の磁壁移動を促進し、MgO は妨げる作用があると推測される。Co/Ni 磁壁電流駆動材料を MTJ に適用する上では、Co/Ni を Pt でサンドイッチし、これと Ru を介して磁気結合した CoFeB 膜を用いることが有効である。Fig.4-5-29 に示したように、この構造では 80% の高い MR 比が得られている。磁壁電流駆動と高 MR 比を両立できる構造になっていることが確認された。磁壁電流駆動のメモリ応用が実現可能であることを示すものであり、デバイス実現への期待が持たれる結果である。

また、以上の結果は磁壁電流駆動現象の理解にも重要な知見も含んでいる。磁壁電流駆動の積層構造に依存性は、これまで Moore らにより AIO/Co/Pt および Pt/Co/Pt なる構成で研究されており、AIO キャップ層としたときには磁壁電流駆動が起こるが、Pt キャップでは動かないことが示されている[39]。また、Koyama らは、Pt を Co/Ni に積層した場合には磁

壁が電子と同じ方向、**MgO** を積層した場合には磁壁は電子と逆方向に移動することを示している[38]。nm スケールの極薄多層膜では表面・界面に電子状態の違いに起因する電場、磁場勾配が発生し、それが磁壁に作用して電流駆動に影響を与える可能性がある。Moore らは **AlO/Co/Pt** 構成では、磁化回転にともない磁場と同等の力が作用し、磁壁移動が促進するとしている。この寄与は LLG 方程式に於いて  $\beta$  項と呼ばれる成分であり、**NiFe** に代表される面内磁化細線の磁壁移動で大きな役割を果たすものと同等である。こうした成分は、極薄磁性体の膜厚方向の急激な電場勾配により **Rashba** 効果と呼ばれる現象を通じて強い磁場勾配が発生すること、あるいはスピン拡散長以下のサイズを持つ細線中でスピン流を生成する **Spin Hall** 効果により磁場に相当する力が磁壁に作用することなどにより発生すると考えられている[40]。また、磁壁移動方向が **Co/Ni** のキャップ層や下地層などに積層材料に依存して変化することも研究が進められている[41]。こうしたスピン拡散長以下のスケールを持つ膜厚、長さを有する極薄磁性膜細線についての磁壁の運動に関する研究は端緒にいたるところであり、これからの実験的、理論的研究の発展が望まれるところである。

#### 4-6. 垂直磁化型磁壁電流駆動メモリの検討

##### 4-6-1. 磁壁移動メモリ用 MTJ 構造

磁壁電流駆動現象をメモリに適用するためには 1. 単一の MTJ で磁壁電流駆動による記録と MTJ による読み出しを実現する一体型と、2. データを書き込む磁壁移動層とデータを読み込む MTJ とが別に形成される分離型が考えられる。一体型、分離型の構造はさらに分けられて以下のようなパターンが考えられる。

##### 1. 垂直 MTJ だけを使った一体型

- (a) top-pin 構造
- (b) bottom-pin 構造

##### 2. 磁壁移動層に垂直磁化細線、読み出し用に面内磁化 MTJ を用いた分離型

- (a) bottom-pin 構造
- (b) top-pin 構造

これらを模式的に示したのが Fig.4-6-1 である。

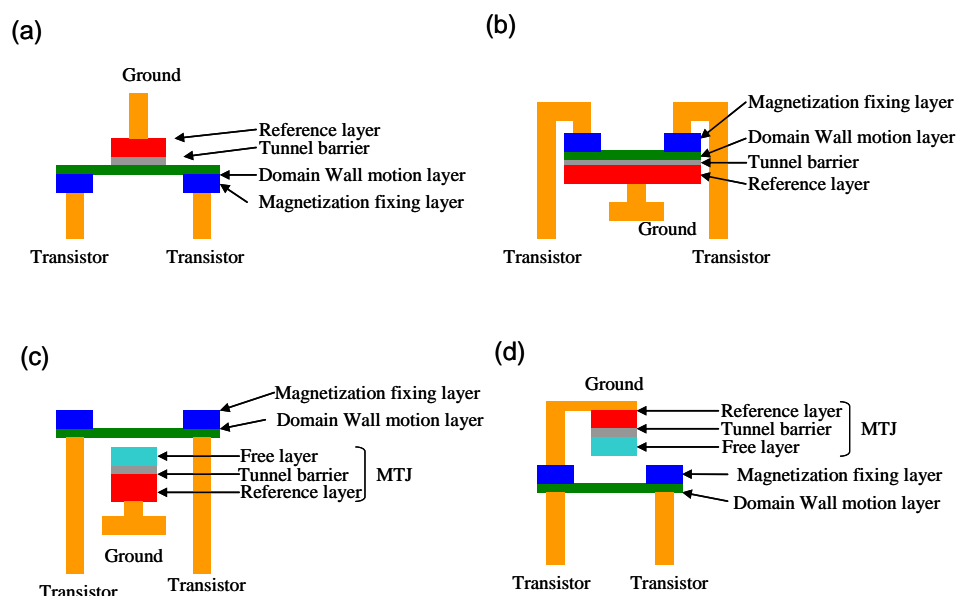


Fig.4-6-1 垂直磁化型磁壁移動メモリ構造の模式図

一体型 MTJ の(a) top-pin 型、(b)bottom-pin 型、分離型 MTJ の(c) bottom-pin 構造、(d) top-pin 構造

Fig.4-6-1(a)には一体型で磁壁移動層を基板側に形成した構造を示す。磁化固定のための垂直磁化パターンを基板に埋め込んで形成し、その上に磁壁移動層、トンネルバリア層、参照層からなる top-pin 型 MTJ を形成する。電流端子を基板側から直接磁壁移動素子に接続できるため、メモリセルを小さくできるという利点があり、高密度化に有利である。ただし、磁化固定層と磁壁移動層の間の磁気結合制御が困難であるという問題がある。Fig.4-6-1(b)

には一体型で参照層を基板側に配置した構造の素子を示す。参照層の上にトンネルバリア層、磁壁移動層で構成された bottom-pin 型 MTJ を形成し、磁壁移動層の上に磁化固定のための垂直磁化膜を作製する。この垂直磁化膜を磁壁移動層となる磁性細線の両端に残し、磁化固定層とする構造とする。MTJ の加工は容易であるが、磁化固定層の加工に際して磁壁移動層にダメージを与える可能性を持つ。また、トランジスタからの電流端子を膜面側からとる必要があり、磁性パターンの外側に電流端子を形成しなければならない点で、メモリセルサイズが大きくなるという問題がある。

分離型は、垂直磁化細線の上あるいは下に弱磁場に対して応答する高感度な面内 MTJ を形成し、磁壁移動にともなう磁化方向変化を漏洩磁束で検出する方式である。Fig.4-6-1(c) は MTJ を磁壁移動層の下に形成した素子、Fig.4-6-1(d) は磁壁移動層の上に MTJ を形成した素子の構造である。分離型は、磁壁移動特性に優れた Co/Ni 細線を良好な特性のまま利用でき、既に 200% 程度の高 MR 比を実現する面内磁化型 MTJ を用いることが可能である。このため、磁壁移動層、MTJ それぞれの最も優れた特性を利用できる方式であり、高性能なデバイスを実現しうるものである。ただし、磁壁移動層磁壁移動層と読み出し層を独立に形成することが必要であり、高精度な目あわせが必要となる。また検出に磁束を利用するため、センサ部分は微細化しづらく、セル面積も縮小しづらいという問題がある。

これらの方式の中で半導体デバイスに組み込む上で有利なのが Fig.4-6-1(a) に示した垂直 MTJ 一体型の top-pin 方式である。しかし、磁化固定層の形成プロセスと磁壁移動層 (MTJ) 作製プロセスを独立におこなう必要があり、この 2 層を磁気結合させるには原子層レベルでのエッチング制御技術が確立されていない。一方、垂直 MTJ 一体型 bottom-pin 方式は、メモリセル縮小に問題はあるものの、磁壁導入には有利な構造である。すなわち、磁壁移動層と磁気固定層を連続的に成膜することで両層には直接的な交換結合が作用し、磁気固定層をパターニングすることで確実に磁壁トラップサイトを得ることができる。新しい技術を使うことなくデバイス動作検証を検討するには有利と考えられる。そこで、最初に bottom-pin 構造によるパターンを作製し、磁壁電流駆動のメモリ適用性を検証することにした[42]。

#### 4-6-2. MTJ の磁気特性

ここでは、4-5-3 に記述した bottom-pin 型 MTJ を用いた。

MTJ の膜構成は、Pt(2)/[Co(0.3)/Ni(0.6)]<sub>4</sub>/Co(0.3)/Pt(1.0)/Co(0.4)/MgO(1.8)/[Co(0.5)/Pt(1.0)]<sub>4</sub>/Co(0.5)/Ru(0.4)/[Co(0.5)/Pt(1.0)]<sub>4</sub>/Co(0.5)/Pt(3)/Ta(5)/基板とし、磁化固定層は MTJ の上に [Co(0.5)/Pt(1.0)]<sub>5</sub> なる構成の垂直磁化膜を積層して作製した。

この MTJ は、Fig.4-5-10 に示したように、ゼロ磁場を中心として約 250Oe で磁化反転する Co/Ni 磁壁移動層のヒステリシス、-3500~-2000Oe、+2000~+3500Oe の範囲にみられる参照層のヒステリシスで構成される。磁壁移動層と参照層はいずれも垂直磁化膜であり、磁壁移動層と参照層は MgO により磁気結合が分断され独立に磁化反転する。また、参照層



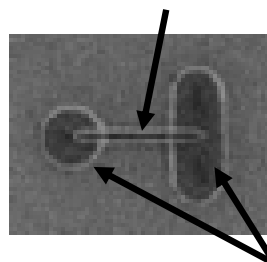
は Ru(0.4)により反強磁性的交換結合が生じている。Fig.4-5-10(b)に示したように Co/Pt 磁化固定層を積層させることで、磁壁移動層/磁化固定層が磁氣的に結合し、約 1000Oe で一斉に磁化反転する。この積層構造で MTJ の膜表面側の Co/Pt を除去すれば、[Co/Ni]/[Co/Pt]部分は保磁力約 1000Oe、[Co/Ni]部分は保磁力約 250Oe となる。磁化を飽和させた後、逆方向から弱い磁場印加することにより磁壁導入が可能なのはである。また、この MTJ の接合抵抗は  $R_p$  が  $18.0\text{k}\Omega\mu\text{m}^2$ 、 $R_{AP}$  は  $20.5\text{k}\Omega\mu\text{m}^2$  であり、MR 比は約 13%であった。実デバイスに適用するためには MR 比は不十分であるが、基礎動作を検証するには十分な変化量である。そこで、この膜を用いて模式的なデバイス動作の確認をおこなった。

#### 4-6-3. デバイス作製と磁壁電流駆動の検証

この MTJ を Fig.4-6-1(b)に示したデバイスに加工し、磁壁移動メモリの動作検討をおこなった。

まず CMOS トランジスタおよび配線を形成したデバイス用の Si 基板に上述の MTJ+磁化固定層からなる磁性膜を形成した。この磁性膜上にマスクとなる  $\text{SiO}_2$  膜を CVD 法で成膜し、更にフォトリソグロフを塗布した。次いで KrF ステップパを用いたフォトリソグラフィでパターンを形成した。パターン形状を Fig.4-6-2 に示す。磁壁移動領域は幅 100-170nm、長さ  $2\mu\text{m}$  の細線であり、細線両端に楕円状の磁化固定領域が形成されている。Ar イオンミリングにより磁性膜をこのパターン形状に加工する。このとき、MTJ は MgO までをエッチングし、固定層を残す構造とした。このパターン上にさらに CVD で  $\text{SiO}_2$  を形成し、表面を Chemical Mechanical Polishing (CMP)法で表面を平滑にした後にフォトリソグロフ塗布現像し、Ar イオンミリングにより細線部分の磁化固定層を除去した。更に SiN 絶縁膜、 $\text{SiO}_2$  保護膜を成膜後、電極パターンを描画して RIE で電極を形成し、配線用 Cu の成膜、加工して磁壁移動素子とした。

Domain wall motion region



Magnetization fixing region

Fig.4-6-2 微細加工した磁壁移動層、磁化固定層の SEM 像

得られた磁性パターンについて、磁場を印加しながら 4 端子法による抵抗測定をおこなった。抵抗測定には、半導体パラメータ測定装置 (Agilent 4156C)、電流パルス印加はパルスジェネレータ (HP8110A) と用いた。

Fig.4-6-3 に幅 130nm のパターンについて膜面垂直方向から  $\pm 3000\text{Oe}$  の磁場を印加して測定した抵抗(R)の磁場(H)依存性 (R-H 曲線) を示す。

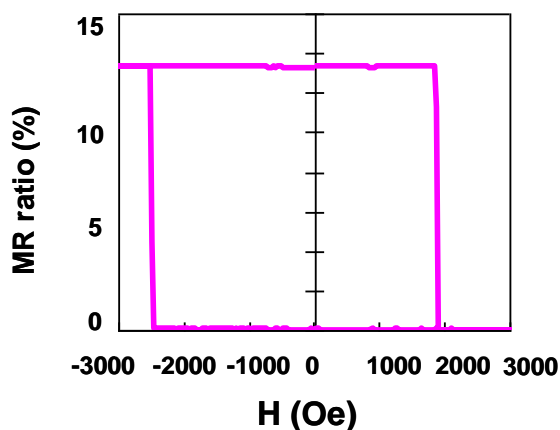


Fig.4-6-3 幅 130nm 細線パターンの膜面垂直方向から磁場掃引して測定した R-H 曲線

MR 比約 13%、反転磁界 2000Oe のきれいな角型のヒステリシスループが得られており、垂直磁化細線であることがわかる。MR 比は膜状態の値と同じであり、加工による劣化のないことを示している。ただし、ヒステリシスループは一段のみであり、磁壁移動層および磁壁移動層+磁化固定層の異なる保磁力の二成分からなるヒステリシスループにはならなかった。これは磁化固定層、磁壁移動層が同じ磁場で反転していることを示している。磁化は、局所的な磁化反転による核形成と形成された磁壁移動の 2 つの過程を経て反転する。核形成磁場は理想的には異方性磁場に一致するが、構造欠陥など膜に磁気的な不均一部分が存在するそこが核となり弱い磁場で磁化反転する。パターンが微細になるほど反転核の絶対数が少ないので反転磁場が増大し、異方性磁場に近づく傾向にある。今回の実験では、Co/Ni の反転磁界が増加し Co/Pt の反転磁界と同程度になったため磁壁移動層と磁化固定層の区別がつかず、一段のヒステリシスループになったと考えられる。

単一のヒステリシスループである場合、磁場印加だけでは磁壁が導入できないので、磁壁移動層と磁化固定領域の反転磁場を変えて磁壁を導入できる状態にする必要がある。最も単純なのは磁気異方性の温度依存の違いを利用することである。細線部分と磁化固定層部分とでは電流の通る断面積や熱容量が異なるため、一定の電流を与えれば両者の昇温量は異なると考えられる。磁気異方性は磁化よりも温度依存性が強く、たとえば Fe では、加熱に伴って磁化の 3 乗に比例して磁気異方性が減少する。細線に電流を通じれば、細線部分と円板領域で温度が変り、磁気異方性の違いを作ることができると考えられる。磁気異方性ととも反転磁界は変わるので、この状態で適切な磁場を与えれば、磁壁導入が可能となると考えられる。このような観点に立ち、電流+磁場で細線の磁区状態を変化させ、磁壁導入を試みた。磁壁の有無は、反転領域に比例した MR 比の違いを利用して検出した。

Fig.4-6-4 は一定磁場のもとで 50nsec のパルス電流を与え、生じた磁気抵抗の変化をグラフ化したものである。

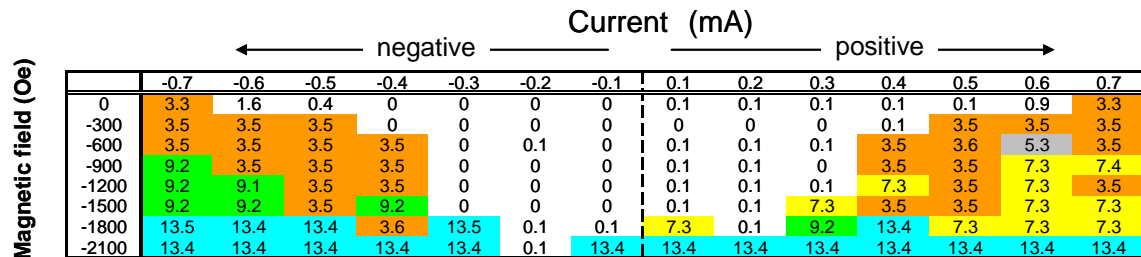


Fig.4-6-4 磁気抵抗のパルス電流、外部磁場による変化

縦軸を印加磁場、横軸を電流値として磁気抵抗の変化を数値と色分けで示している。

MR 比は磁場、電流に依存して変化する。まず、電流値が 0.3mA 以下の時、2100Oe までの磁場を印加しても MR 比は変化せず 0%であり、2100Oe 以上の磁場になると 13%変化する。電流が 0.4~0.7mA、磁場が 300~1800Oe の範囲にあるとき正の電流を与えると 3.5%・9.2%、負の電流を与えると 3.5%・7.3%の MR 比変化を示す。表からわかるように、MR 比の変化量は 0%、3.5%、7.3%、9.2%、13%の 5 段階の不連続な変化を示している。

この実験で作製したパターンは、Fig.4-6-1 に示したように磁壁移動領域は MTJ 構造である。パターン中のすべての Co/Ni 膜が磁化反転しているときに MR 比は最大値の 13%となる。MR 比の変化は、パターン全体の面積に対する Co/Ni 膜が磁化した部分の面積の比率であらわされる。この値が不連続であることは、ある特定の面積の状態だけが磁場および電圧印加によって実現されることを示している。磁化状態を考慮すると、磁化固定領域、磁壁移動領域とがそれぞれ独立に磁化反転を起こし、途中の状態は形成されないことが推察される。そこで、磁性パターンの SEM 像から求めた磁化固定領域、磁壁移動領域の面積比率をもとに各領域が磁化反転したときに予測される MR 比の大きさを算出した。その結果、磁壁移動領域での MR 比変化は 3.5%、左側の磁化固定領域では 3.8%、右側の磁化固定領域では 5.7%であった。Fig.4-6-5 はこの模式図と見込み MR 比である。

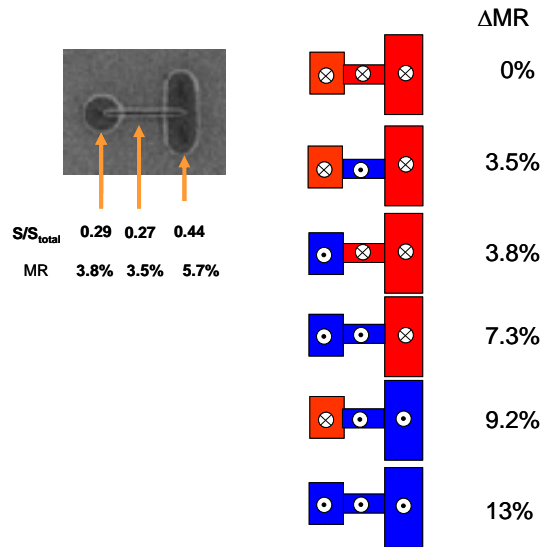


Fig.4-6-5 磁性パターンサイズの磁化反転状態と MR 比の関係の模式図

磁壁移動層だけが反転した状態は MR 比が 3.5% 変化する。この状態では、磁壁移動層と両端の磁化固定領域の磁化方向が異なり、磁壁が 2 カ所に形成されている。一方、磁壁移動層と左側の磁化固定領域の磁化が反転した状態すると  $3.5\% + 3.8\% = 7.3\%$  の MR 比変化が見込まれる。この状態では、パターンの右側、すなわち磁壁移動層と右側の磁化固定領域の界面に磁壁が形成されている。また、磁壁移動層と右側の磁化固定領域が磁化反転した状態では、 $3.5\% + 5.7\% = 9.2\%$  の変化が見込まれる。この状態ではパターンの左側に磁壁が形成されている。MR 比が変化しない (0%) 状態と 13% 変化した状態は、それぞれ磁化反転が起こらないおよび全反転したことに対応する。

0.3mA 以下の電流を与えた場合は、磁化反転しないかパターン全体が磁化反転する状態しかとれないことを示す。Fig.4-6-3 の R-H 曲線に見られた状態と同じになっており、磁壁は導入されない。0.4~0.7mA の範囲では、磁場印加とともにまず 3.5% の変化を示し、次いで 7.3% あるいは 9.2% に変化する。これは磁壁移動層が最初に磁化反転し、次いで右あるいは左の磁化固定領域が反転したことを示している。細線で構成される磁壁移動層では、電流密度が高くなるため昇温が大きく、最初に磁化反転を起こす。熱容量はパターンの体積で決まるため、次に左側、最後に右側の磁化固定層が反転すると考えられる。ところが、MR 比の変化は電流方向の極性に依存して異なっている。今、正の電流を左から右への電流と定義すると、電子は右から左に流れることになる。この場合、正の電流で 7.3%、負の電流で 9.2% MR 比が変化したので、電子が右から左に流れたときには左側の、左から右に流れたとき右側の磁化固定領域が反転したことを示している。電流を通じることによる細線の温度上昇に加えて、スピン電子と磁化の間にスピントルクが作用し、異方的な磁化反転が生じたと考えられる。これは、電流の方向によって磁壁位置が制御できること、すなわちデバイス初期化の制御にスピントルクが有効に作用することを示している。一方、電流

および磁場が十分に強い場合は、MR 比は 13% 変化する。これは、磁氣的にも熱的にも磁化反転に十分な外場が与えられ、パターン全体が磁化反転することに対応している。以上の結果から、磁壁位置の制御にスピントルクが有効に作用していることが明らかとなり、最適な電流・磁場範囲に設定することで左右所望の位置に磁壁導入が可能であることがわかった。

次に、磁壁導入を確認し、電流による磁壁移動を確認する実験をおこなった。

まず、磁壁を導入した後、磁場を  $\pm 3300\text{Oe}$  の範囲で掃引し、MR 比の変化を測定した。Fig.4-6-6(a)に MR と磁場の関係を示した曲線を示す。ここには、参考のため磁壁を導入しない状態の MR-H 曲線が黒線で示されている。

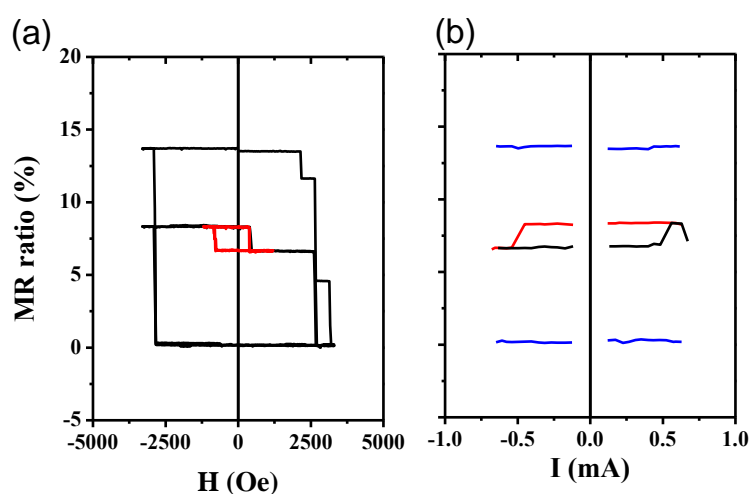


Fig.4-6-6 磁壁移動メモリ MTJ の MR 比の(a)外部磁場依存性と(b)印加電流依存性

磁壁が導入されていないとき、反転磁界  $\pm 2800\text{Oe}$ 、MR 比 0~13% のヒステリシスループになる。このヒステリシス曲線には  $+2000\text{Oe}$ 、 $+2500\text{Oe}$  にステップがみられている。これは、磁化反転が一斉に起こらず、たとえば細線中に形成された欠陥などにより磁壁がトラップされ、段階的な反転を起こした結果と考えられる。上記の磁壁導入条件で明らかとなった電流値、磁場を与えて初期の MR 比を 7.3% および 9.5% に設定し、磁場掃引により磁壁移動させたときの赤で記された MR-H 曲線である。前述のように、磁壁は 7.3% の状態で素子の右側にあり、9.5% で左側に形成されている。7.3% の状態で磁場を掃引すると  $1500\text{Oe}$  までの正方向の磁場を与えたときには MR 比は変化せず、負方向に掃引すると  $-600\text{Oe}$  で 9.5% に増加する。一方、9.5% の状態で磁場を掃引すると、負方向の磁場では MR 比は一定であり、正方向磁場を与えると  $+1000\text{Oe}$  で 7.3% に減少する。また、この細線に  $\pm 2800\text{Oe}$  以上与えられると、MR 比は 0% あるいは 13% の状態になる。この結果は、導入された磁壁の移動磁場が、磁場方向に対して非対称であること、すなわち左右の磁壁トラップサイトで磁壁を拘束するポテンシャルエネルギーが異なることを示している。磁化固定領域のサイズが左右

で異なるために生じた違いであると考えられる。

次に、磁壁導入状態で電流を通じたときの MR 比の変化を調べた。Fig.4-6-6(b)に MR 比と電流値の関係(MR-I 曲線)を示す。まず、MR 比が 9.5%となる状態、すなわちパターン右側に磁壁を導入した状態をつくる。これに正の電流を印加すると 0.7mA 以下では MR 比の変化は見られないが、負の電流を与えたとき -0.5mA 以上で MR 比が 7.3%に低減する。一方、MR 比を 7.3%になるよう磁壁を導入したとき、正の電流を与えると +0.5mA で 9.5%に増加する。しかし、負の電流を加えても 0.7mA 以下の範囲では MR 比の変化が見られない。素子右側に形成された磁壁に対して電流が左から右、すなわち電子が右から左に流れたときにのみ磁壁が動くこと、また左側に形成された磁壁は電子が右から左に流れたときのみ動くことを表している。スピントルクを利用して電流の極性で磁壁移動させ、磁化を反転させることができることを示している。一方、MR 比を 0%、13%に設定したとき、 $\pm 0.7\text{mA}$  までの範囲では正負いずれの電流を与えても MR 比は変化しない。 $\pm 0.7\text{mA}$  以下では、磁壁が形成されている場合に電流による駆動が可能であるが、磁壁のない状態から磁化反転核の生成は起こらないことを示している。この場合、1mA 以上の電流が印加されると MR 比に変化が見られる。細線の温度上昇などによる磁化反転核の生成などが起こり、多磁区化が生じるために MR 比が変化するものと考えられる。

以上の結果から、単一磁壁を形成した細線に電流を通じると電子の方向に磁壁の方向が移動することが確認された。このとき、磁壁移動の臨界電流密度は約  $1 \times 10^{12} \text{A/m}^2$  と見積もられる。これは、Co/Ni 細線で得られた値と同等であり、1次元モデルに基づいて予測される電流密度とも対応する。本実験に用いた MTJ は bottom-pin 構成であり、[Co/Pt]/Ru/[Co/Pt] 積層フェリ固定層の上に MgO トンネルバリア層と Co/Ni 磁壁移動層を形成した構成になっている。これまでに良好な磁壁移動を示した膜は Ta/Pt/[Co/Ni]/Pt/Ta/基板という構成に比較して比較して複雑である。たとえば、MgO 上で Co/Ni 膜が良好な垂直磁気異方性を示し、同時に TMR 効果を発現させるために、Co/Ni を MgO 膜上で fcc(111)に強配向させるため、MgO の上に磁性を担う 0.4nm の Co と、Co/Ni に fcc(111)の結晶配向を与えるための 1.0nm 膜厚の Pt を挿入している。挿入層は良好な垂直磁気異方性を発現するのに必要であるが、非磁性である Pt への分流や保磁力の増大を招く（単層膜は 150-180Oe、MTJ では 250Oe）。これにともない、磁壁駆動電流の増大することが懸念された。しかし、上記結果から磁壁電流駆動のための臨界電流密度は変化しなかった。擾乱要因は、磁壁電流駆動に影響を与えるほど大きくなかったと考えられる。

#### 4-6-4. 磁壁移動メモリ性能の検証

以上のことから、Co/Ni 垂直磁化膜を用いた磁気トンネル接合を用いれば磁壁電流駆動による書き込み、読み出しができることが示された。最後に、このメモリがデバイスに適応できる速度と電流で動作することを検証した結果を Fukami らにより報告にもとづいてまとめる[43]。

まず、書き込み電流  $I_{write}$  の細線幅依存性の測定結果を Fig.4-6-7(a)に示す[45]。 $I_{write}$  は細線が狭くなるとともに減少し、100nm 以下の細線では 0.2mA で書き込みが可能になることがわかる。細線幅とともに直線的に書き込み電流が低減することは磁壁電流駆動が電流密度によって決まることを示し、このデバイスがスケーリング性を有することを現している。面内磁化 U 字形状パターンと比較して書き込み電流は一桁以上小さく、混載メモリで要求される条件を満たしている。次いで、磁壁移動速度を評価した結果を示す。磁壁移動素子領域の長さ 240nm の磁性細線に対して CMOS トランジスタから 3,5,10nsec のパルスを与えたときの印加電圧と磁壁移動確率の関係を示したのが Fig.4-6-7(b)である。いずれのパルス幅でも約 80mV 以上で磁壁移動が起こり、140mV 以上で磁壁移動確率が 1 となる。200MHz 以上の動作が可能であることを示している。CMOS トランジスタから 1nsec 程度の短いパルス電圧を多数回与え、そのときの MR 比変化から磁壁移動距離を測定したところ、電流密度約  $2 \times 10^{12} \text{A/m}^2$  で最高速度 50m/sec が得られた。これは、前述の SPELEEM 観察から得た磁壁移動速度と同じであり、また Chiba らが幅 340nm の Co/Ni 細線について、Hall 素子を用いて電流密度と磁壁移動速度の関係から求めた約  $1.5 \times 10^{12} \text{A/m}^2$  で約 45m/sec となることと対応している[44]。MTJ では磁壁移動層の構造が複雑になっているにも関わらず単純な Co/Ni 細線と同様の速度が得られることを示している。磁壁移動速度 50m/sec を実現するための電流密度は Hall 素子の結果と比較して高いが、これは Co/Ni 細線単体と比較して MTJ では積層数が多く分流が増えることなどが原因であると考えられる。

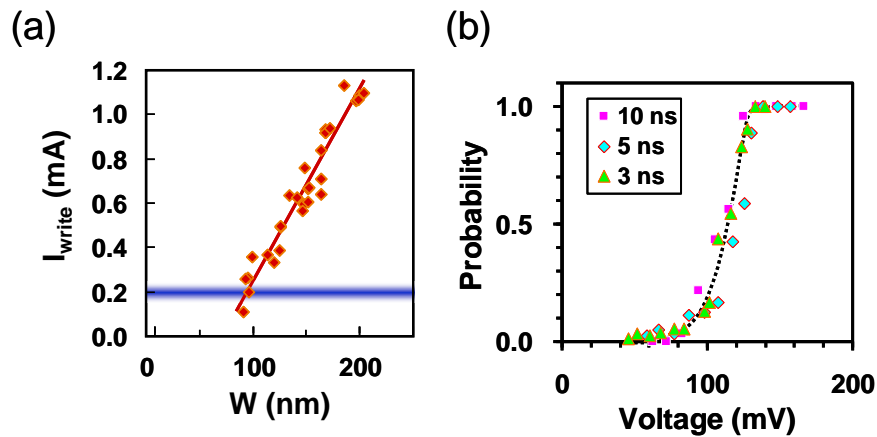


Fig.4-6-7 (a) 書き込み電流の細線幅依存性、(b)磁壁移動確率のパルス電圧依存性[43]

また、磁壁トラップサイトの安定性と熱安定性の関係を調べた結果を Fig.4-6-8 に示す。ピンサイトから脱出するのに必要となる磁場 (depin 磁界) と電流 (depin 電流) の関係が Fig.4-6-8(a)である。



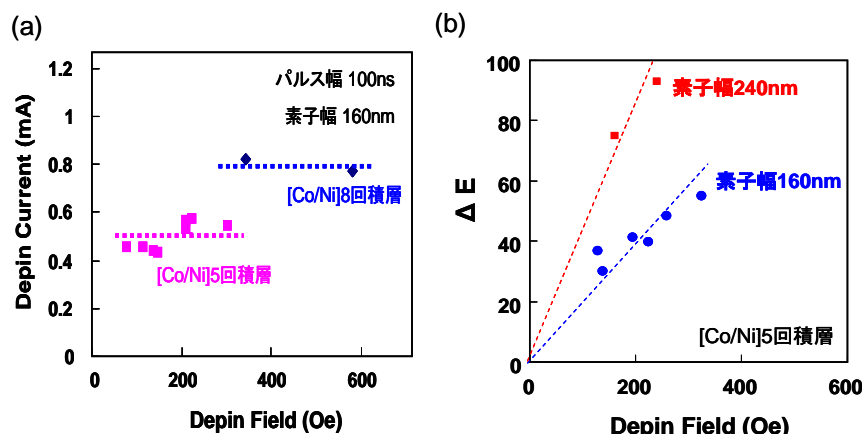


Fig.4-6-8 (a)Co/Ni 積層回数を 5 回、8 回としたときの細線 depin 磁場と depin 電流の関係 (b) 細線幅 160nm、240nm とした素子の depin 磁場と熱揺らぎ指標の関係[45]

ここには、Co/Ni の積層回数 5 回、8 回を変えて作製した試料に対して、細線幅 160nm の素子で異なる depin 磁界を持つものの depin 電流を示している。depin 電流は depin 磁界によらずほぼ一定であり、積層回数で決まっている。積層回数が多いと細線断面積が増加するため抵抗値が下がり depin 電流は増加する。しかし、depin 磁界による影響はみられない。この結果は、外部磁場に対して安定な磁壁トラップサイトを形成しても書き込み電流は変化しないことを示す。磁気異方性エネルギーと熱エネルギーの比  $K_u V/kT$  を指標として評価される熱揺らぎ安定性指標  $\Delta$  と depin 磁界との関係を Fig.4-6-8(b)に示す。ここでは、熱揺らぎ磁化反転の評価に有効なのは同一条件で繰り返し磁化反転させたときの反転磁界ばらつき（自己ばらつき）から求めている[46]。細線幅 160nm、240nm の素子に対して depin 磁界が大きいほど  $\Delta$  が増加することがわかる。磁壁がトラップされることにより、熱揺らぎに対して安定になる。また、細線幅が広いほど  $\Delta$  は大きく、細線の体積が熱安定性に寄与することを示している。記録状態を保証するためには  $\Delta > 40$  であることが要求される。この図からわかるように、depin 磁界が 200Oe 以上のとき、これを実現することが可能である。また、Fig. 4-6-8(a)に示した depin 磁界と書き込み電流の関係から、 $\Delta$  の増加、すなわち熱安定性向上に対しても書き込み電流は変化しないことがわかる。Suzuki らは、書き込み電流の低減と磁壁トラップの安定性とが両立することを、ノッチを磁壁トラップサイトとした細線に対するスピントルクを考慮した LLG シミュレーションにより調べている。depin 磁界と書き込み電流の関係から、垂直磁化細線ではノッチ深さに対して depin 磁界が増加し、磁壁移動のための電流（速度）は減少すること、一方、面内磁化細線ではノッチ深さとともに depin 磁界が増加し、それとともに電流も増加することを示している[46]。磁壁移動を決める要因となるのは、磁壁移動の並進運動に対応する位置と磁化がスピントルクの作用で回転するときの回転角度である。特に、細線の結晶と形状とで決まる磁気異方で磁化の方向が制限を受けるため、スピントルクの作用による磁化の回転角度の方向が異方性エネルギーを低減するか増加するかで磁壁移動のしやすさが影響を受ける。垂直磁化細線の Bloch 磁壁を



電流駆動によりトラップサイトから脱出させるとき、細線の磁気異方性は磁化回転を妨げない。垂直磁化がスピントルクで回転する場合、磁化は細線の幅方向に回転する。回転方向は細線幅方向と膜厚方向の2通りあり、幅方向は100nm程度、膜厚方向は数nmと1~2桁異なる。発生する反磁界も大きく異なり、垂直磁化状態では反磁界の小さい幅方向であるため、トラップサイトからの脱出に際しても磁化回転が容易に起こる。これに対して、面内磁化ではスピントルクにより磁化は膜厚方向に回転するため、数nmの距離で磁極され強い反磁界を発生する。この反磁界により磁壁移動が抑制されるため Walker breakdown が生じず、磁化の立ち上がりだけでトラップサイトを脱出しようとするが、磁化は pin ポテンシャルに拘束されるため回転を起こしづらく、強い電流を与えないと磁化回転が起こらない。このため、磁壁固定の安定化を目的として強いピンポテンシャルをトラップサイトに与えると大きな磁化反転電流になる。こうした異方性の方向に依存して異なる磁化回転モードによって、異方性の方向と depin 電流の関係が説明され、垂直磁化細線のデバイス適用優位性が示されている。

最後に、動作安定性の評価として半導体パラメータ評価装置により CMOS トランジスタを駆動して素子に電圧を与え、0,1 状態の信号を発生させたときの MTJ 信号の評価結果を示す。0,1 状態を 10000 回繰り返し書き換えたところ、0,1 状態の 2 値が明確に分離された。また、0000、1111、00110011 といった書き込みパターンを与え、任意の動作に対する安定性を評価した結果を Fig.4-6-9 に示す。

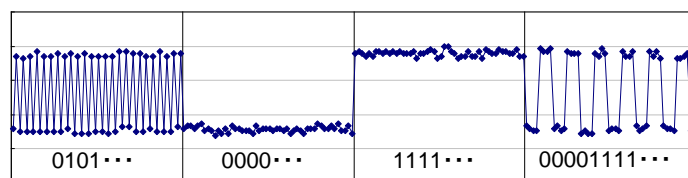


Fig.4-6-9 4種類の信号パターンを与えて書き込んだときの MTJ 変化[45]

ここでは、0 が低抵抗（トンネルバリア上下の磁化が平行）、1 が高抵抗となるように設定されている。低抵抗状態を実現する方向に電流を通じた 0000・・・といったパターンに対して、MR は変化せず、一定の値となる。これに対して、1111・・・となるパターンを与えると、0 から 1 への変化に対して、低抵抗状態から高抵抗状態に変化する。その後は、高抵抗状態で一定となる。また、00110011 というパルスパターンを与えると、抵抗値は、0,1 の状態に応じて変化する。以上のことは、磁壁は CMOS トランジスタからの電流によって移動を起こし、所望の位置の間を可逆的に往復することを示しており、任意の情報を書き込めることを示している。

以上のことから、Co/Ni 垂直磁化細線を用いた MTJ を素子化することにより、スケールアップを満たすとともに、外部磁場に対して強いポテンシャルサイトを形成しても面内磁化膜のように depin 電流が増加しないデバイスができたことを示している。

#### 4-6-5. まとめ

Co/Ni 細線を用いた MTJ を用いて磁壁移動メモリを作製、動作検証を試み、以下のことが明らかになった。

1. MTJ は、Co/Ni 単層と同等の電流密度で磁壁移動を起こし、磁壁を 2 つのトラップサイト間で電流の方向によって制御が可能である。これは磁壁電流駆動による任意の 0,1 状態の書き込みができることを現している。
2. 100nm 以下の細線で混載メモリへの搭載に必要とされる 0.2mA 以下の書き込みがの実現可能性が示され、磁壁移動速度も約 50m/sec が得られている。これは、素子の微細化を進め細線幅、細線長を縮小することで低電流高速動作することが期待されるものである。
3. 外乱磁場に対して安定なピンサイトを形成することにより、磁場や熱に対しては安定でありながら書き込み電流の増加しない素子の実現できる。
4. 繰り返し書き込みに対して安定であり、任意のデータに対しても誤り無く書き込みできる。

以上の結果により垂直磁化細線を用いた磁壁電流駆動メモリの基本動作が実証され、面内磁化膜では実現されなかった低電流かつ高安定な動作が得られた。これにより磁壁移動メモリの混載メモリへの適用可能への道が開かれた。ただし、ここで論じた bottom-pin 型の MTJ 素子は、CMOS トランジスタと接続し、基板側から出ている配線を一度素子の上部に引き回す必要があり、そのための領域を確保する必要があるためサイズの縮小に適しておらず、容量の増加に対応できない。また、SRAM と同等な動作速度 (200MHz 以上) を実現するために必要とされる MR 比 > 50% には不十分である。更に、動作安定性を裏付ける高い精度の信頼性評価が必要であるなど課題が残されている。

こうした課題を解決するには 4-5 で述べた top-pin 構造 MTJ の高 MR 比を適用したデバイス開発が必要になる。CMOS トランジスタから引き出した端子を最短距離で磁壁移動細線に接続させ、素子上部から読み出し用電極端子を設けることによりセルサイズを縮小し、同時に高 MR 比-MTJ を用いることにより読み出し速度を向上させ、高速動作が実現できる。top-pin 構造デバイスの課題は磁壁トラップサイトを形成し、磁壁移動層と結合させることである。細線端部で磁化を固定させるためには、100nm サイズの微細磁性パターンを基板上に形成し、それを平滑化して磁壁移動層と磁気結合させる必要がある。磁気特性を変えずに極薄磁性膜の表面を削ることは困難であり、高度な加工プロセス技術が要求される。また、MR 比を向上させるために Co/Ni 上に形成した CoFeB や Ru などへの分流が起こり、書き込み電流が増加するという問題がある。現在、これらの問題を解決すべくプロセス、磁性膜の両面から top-pin 構造デバイスの開発がなされており、低消費電力かつ高速動作する MRAM の実現にむけた取り組みが進んでいる。また、磁壁電流駆動現象は 2Tr-1MTJ に代表される 3 端子を有する素子を利用して論理演算素子への適用なども進められており、新たなデバイス創生にむけた研究開発がなされている。開発の先行する STT-RAM などともに多様なスピントロニクスデバイスの実用化は間近である。

## 参考文献

- [1] G. Tatara, and H. Kohno, *Phys. Rev. Lett.* **92**, 086601 (2004).
- [2] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, **45** L683 (2006)
- [3] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Jpn. J. Appl. Phys.*, **45** L1322 (2006)
- [4] Y. Togawa, T. Kimura, K. Harada, T. Akashi, T. Matsuda, A. Tonomura, and Y. Otani, *Appl. Phys. Lett.*, **92** 012505 (2008)
- [5] M. Hayashi, L. Thomas, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **97** 207205 (2006).
- [6] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 07E718, (2008).
- [7] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, *IEEE Trans. Magn.*, **44**, 2539, (2008).
- [8] N. Ohshima, H. Numata, T. Suzuki, S. Fukami, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 07D914 (2008).
- [9] A. Yamaguchi, T. Ono, S. Nasu, K. Miyake, K. Mibu, and T. Shinjo, *Phys. Rev. Lett.* **92**, 077205 (2004).
- [10] M. Hayashi, L. Thomas, Ya. B. Bazaliy, C. Rettner, R. Moriya, X. Jiang, and S.S.P. Parkin, *Phys. Rev. Lett.*, **96** 197207 (2006).
- [11] A. Thiaville, Y. Nakatani, J. Miltat, and Y. Suzuki, *Europhys. Lett.*, **69**, 990 (2005).
- [12] M. Yamanouchi, D. Chiba, F. Matsukura, and H. Ohno, *Nature*, **428** 539 (2004).
- [13] H. Tanigawa, K. Kondou, T. Koyama, K. Nakano, S. Kasai, N. Ohshima, S. Fukami, N. Ishiwata, and T. Ono, *Appl. Phys. Express* **1**, 011301 (2008).
- [14] T. Suzuki, S. Fukami, K. Nagahara, N. Ohshima, and N. Ishiwata, *IEEE Trans. Magn.*, **44**, 2535 (2008).
- [15] T. Koyama, G. Yamada, H. Tanigawa, S. Kasai, N. Ohshima, S. Fukami, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* **1**, 101303 (2009).
- [16] H. Tanigawa, T. Koyama, G. Yamada, D. Chiba, S. Kasai, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* **2**, 053002 (2009).
- [17] G. H. Daalderop, P. J. Kelly, and F. J. A. den Broeder, *Phys. Rev. Lett.*, **68**, 682 (1992).
- [18] F. J. A. den Broeder, H. W. van Kesteren, W. Hovinh, and W. B. Zeper, *Appl. Phys. Lett.*, **61**, 1468 (1992)
- [19] D. Ravelsona, D. Lacour, A. S. Katine, B. D. Terris, and C. Chappert, *Phys. Rev. Lett.*, **95**, 117203 (2005).
- [20] D. Ravelsona, S. Mangin, J. A. Katine, E. F. Fukkerton, and B. D. Terris, *Appl. Phys. Lett.*, **90**, 072508 (2007).

- [21] F. J. A. den Broeder, E. Janssen, W. Hovinh, and W. B. Zeper, *IEEE Trans. Magn.*, **28**, 2760 (1992).
- [22] Y. Maeda, Y. Suzuki, Y. Sakashita, S. Iwata, T. Kato, S. Tsunashima, H. Toyoda, and H. Sugai, *Jpn. J. Appl. Phys.*, **47**, 7879 (2008).
- [23] T. Koyama, D. Chiba, K. Ueda, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Lett.*, **98**, 192509 (2011).
- [24] S-W. Jung, W. Kim, T-D. Lee, K-J. Lee, and H-W. Lee, *Appl. Phys. Lett.*, **92**, 202508 (2008)
- [25] K. Ueda, D. Chiba, T. Koyama, G. Yamada, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *J. Phys. Conf. Ser.* **266**, 012110 (2011).
- [26] S. Fukami, T. Suzuki, H. Tanigawa, N. Ohshima, and N. Ishiwata, *Appl. Phys. Express* **3**, 113002 (2010).
- [27] N. Ohshima, T. Koyama, H. Tanigawa, M. Kotsugi, T. Ohkouchi, D. Chiba, T. Kinoshita, and T. Ono, *J. Phys. Cond. Mat.*, **23**, 382202 (2011).
- [28] 大嶋、小山、千葉、小嗣、大河内、木下、小野 Spring-8 重点産業利用課題成果報告書 2010A、p.65
- [29] 大嶋、小山、千葉、小嗣、大河内、木下、小野 Spring-8 重点産業利用課題成果報告書 2010B
- [30] D. Djayaprawire, K. Tsunekawa, M. Nagai, H. Maehara, S. Yuasa, and N. Watanabe, *Appl. Phys. Lett.*, **86**, 092502 (2005).
- [31] H. J. G. Draaisma, W. J. M. de Jonge, and F. J. A. den Broeder, *J. Magn. Magn. Mater.*, **66**, 351 (1987).
- [32] F. J. A. den Broeder, D. Kuiper, A. P. van de Mosselaer, and W. Hoving, *Phys. Rev. Lett.*, **60**, 2769 (1988).
- [33] P. F. Carcia, A. D. Meinholdt, and A. Suna, *Appl. Phys. Lett.*, **47**, 178 (1985).
- [34] 大嶋則和, 尾崎康亮\*, 深見俊輔, 永原聖万, 鈴木哲広, 石綿延行、第 70 回応用物理学会学術講演会 概要集 p.692 (8-a-ZD-22) (2009).
- [35] M. Nakayama, T. Kai, N. Shimomura, M. Amano, E. Kitagawa, T. Nagase, M. Yoshikawa, T. Kishi, S. Ikegawa, and H. Yoda, *J. Appl. Phys.*, **103**, 07A710 (2008).
- [36] M. Yoshikawa, E. Kitagawa, T. Nagase, T. Daibou, M. Nagamine, K. Nishiyama, T. Kishi, and H. Yoda, *IEEE Trans. Magn.*, **44**, 2573 (2008).
- [37] D. Watanabe, S. Mizukami, F. Wu, M. Oogane, H. Naganuma, Y. Ando, and T. Miyazaki, *J. Phys.: Conf. Ser.* **200**, 072104 (2010).
- [38] T. Koyama and T. Ono, private communication
- [39] T. A. Moore, I. M. Miron, G. Gaudin, G. Serret, S. Auffret, B. Rodmacq, A. Schuhl, S. Pizzini, J. Vogel, and M. Bonfim, *Appl. Phys. Lett.*, **93**, 262504 (2008).
- [40] K. Obata, G. Tatara, *Phys. Rev. B*, **77**, 214429 (2008)., K.-W. Kin, S.-M. Seo, J. Ryu, K.-J. Lee,

and H.-W. Lee, *Phys. Rev. B*, **85**, 18404 (2012)., T.Suzuki, S. Fukami, N. Ishiwata, Y. Yamanouchi, S. Ikeda, N. Kawai, and H. Ohno, *Appl. Phys. Lett.*, **98**, 142505 (2011).

[41] S.S.P. Parkin, CSIS workshop. 2012

[42] 大嶋則和, 深見俊輔, 永原聖万, 鈴木哲広, 石綿延行、根橋竜介、崎村昇、五十嵐忠二、齋藤信作 三浦貞彦 第 56 回応用物理学関連連合講演会 概要集 p.778 頁 (31a-L-3) (2009)

[43] S. Fukami, T. Suzuki, K. Nagahara, N. Ohshima, Y. Ozaki, S. Saito, R. Nebashi, N. Sakimura, H. Honjo, K. Mori, C. Igarashi, S. Miura, N. Ishiwata, and T. Sugibayashi, 2009 symp. on VLSI Tech., Digest of Tech. Papers, p.230, 2009.

[44] D. Chiba, G. Yamada, T. Koyama, K. Ueda, H. Tanigawa, S. Fukami, T. Suzuki, N. Ohshima, N. Ishiwata, Y. Nakatani, and T. Ono, *Appl. Phys. Express* **3**, 073004 (2010).

[45] S. Fukami, T. Suzuki, N. Ohshima, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 07E718 (2008).

[46] T. Suzuki, S. Fukami, N. Ohshima, K. Nagahara, and N. Ishiwata, *J. Appl. Phys.*, **103**, 113913 (2008).

## 第5章 まとめ

磁壁電流駆動現象をメモリに応用した新しい方式の磁気抵抗効果ランダムアクセスメモリ **MRAM (Magnetoresistive Random Access Memory)**の創出にむけた研究をおこなった。

磁性膜スパッタ装置の開発および磁気トンネル接合膜の研究、磁気分析を中心としたプロセス検討、メモリ動作原理検証と性能向上の研究をおこない、磁場書き込み方式の **MRAM** 技術を立ち上げるとともに **16Mbit-MRAM** の開発に貢献した。こうした技術を背景として低消費電力で高速に動作する可能性を持つ磁壁電流駆動型メモリの材料開発、磁気イメージングによる動作検証の研究などをおこない、垂直磁化電流駆動型メモリの低電力、高速な動作に関する基本動作を実現した。

本論文では、こうした研究成果を中心に述べたもので、第2章で磁場書き込み型 **MRAM** に関する材料開発と配線技術に関する研究、第3章では面内磁化膜を用いた磁壁移動メモリについて基本動作実証と材料開発ならびに磁区観察による素子性能向上に関する研究、第4章では垂直磁化型磁壁移動メモリについて磁壁移動材料とそれを用いた磁気トンネル接合の研究、磁区観察を中心としたメモリ基本動作実証の研究について述べた。以下、各章についてまとめる。

### 第1章

**MRAM** 研究の背景としてスピントロニクスについて述べ、**GMR** 効果、**TMR** 効果、電流誘起磁化反転といった **MRAM** の書き込み、読み出しに関わりの深い現象についてその原理と研究の進展、デバイス応用例を概観した。また **MRAM** のメモリとしての位置づけと開発過程を紹介した。

### 第2章

**MRAM** の動作原理および素子作製のための基礎技術、磁気分析による性能向上、開発された **16Mbit-MRAM** 素子について記述した。

まず、磁場書き込み **MRAM** の動作原理として、微小磁性体の磁化反転現象および **TMR** 効果の理論について述べた。次いで、**MRAM** セルの作製過程を示し、基本技術である磁気トンネル接合膜(**MTJ: Magnetic Tunnel Junction**)の作製、磁性体の微細加工、保護膜、配線について記述し、試作したメモリセルの基本動作について述べた。ここでは特に **MTJ** 作製のための磁性膜スパッタ装置を **ULVAC** と共同で開発し、これを用いて **MRAM** 実現に必要な **MTJ** とするための磁性膜・トンネルバリア層の研究について詳述した。また、メガビット級の素子を動作させるために書き込み効率向上のための **clad** 配線について磁性膜の構造、磁化状態の解析をおこない、書き込み電流を低減する配線の作製方法と書き込みばらつきを抑制する配線着磁に関する研究を中心に記述した。最後に、技術を統合して開発した **16Mbit-MRAM** を示し、そのアプリケーション例を示した。また、実用化の課題として磁

場書き込み方式では素子微細化にともなう書き込み電流増大する問題があり、競合するデバイスが多いことについて論じた。

### 第3章

磁化反転の高速性に着目して考案した2つのトランジスタでひとつのメモリを駆動する2Tr-1MTJ方式およびこれを実現するために有効な磁壁電流駆動について原理について述べ、面内磁化方式で基本動作を実証、性能向上を研究した結果を記述した。

MRAMの特長はその高速動作にあり、これを実現するために2Tr-1MTJ方式と磁壁電流駆動を組み合わせた方式を提案した。また、磁壁電流駆動メモリ動作の原理として磁壁移動の物理および一次元磁性細線モデルに基づく磁壁電流駆動の理論を記述した。

次いで、磁壁電流駆動メモリを実現する素子構造として高度な微細加工が不要で簡単に単一磁壁が導入されるU字形状磁性パターンがこの方式を実現するのに適していることを述べ、マイクロマグネティックシミュレーションによる磁化配置、磁壁移動、素子動作の予測と素子の設計指針について記述した。磁壁移動層にpermalloy薄膜を用いたMTJをU字形状に加工し、磁壁電流駆動メモリの基本動作を実証し、サイズ、膜厚などに対するスケール性を示した。また、動作電流低減のためにpermalloyにTaおよびCuを添加して磁化を低減させた膜を検討し、磁化減少により動作電流を低下できることを述べた。最後に放射光を用いたXMCD-PEEMによる磁区観察で素子形状と磁壁トラップ安定性の関係を調べ、H字形状が安定動作に適していることを示した。

### 第4章

動作電流低減を目指した垂直磁化型磁壁移動メモリを研究し、SRAM置き換えを実現する低電流で高速な動作をしたことについて述べた。

まず、面内磁化型磁壁電流駆動メモリでは動作電流が低減できず、これを解決するためには垂直磁化細線の磁壁電流駆動が必要であることを示した。次いで、Co/Ni垂直磁化膜を開発して作製条件、膜構成、物性評価をおこない、垂直磁化細線の磁壁電流駆動を電気測定およびSPELEEMを用いた磁区観察により検証したことを記述した。また、磁壁移動層を有する垂直MTJを開発し、デバイスサイズの縮小に対応するtop-pin型構造で、高い動作速度に必要な80%以上の高MR比のMTJを実現したことについて述べた。最後に、磁壁移動メモリの動作をbottom-pin型MTJをCMOS基板上に作製した素子で検討し、動作電流0.2mA、磁壁移動速度40-50m/secで動作することを示した。

### 総括

本研究は、MRAMを製造するための基礎技術である磁性多層膜の作製技術、磁気特性評価技術の開発と、こうした技術を背景としてMRAMにスケール性をもたらすとともに高速動作を実現させる3端子デバイスに好適な磁壁電流駆動のメモリに応用の検討をおこ

なったものである。不揮発、低消費電力、高速動作を実現する **MRAM** は、**DRAM**、**SRAM** といった揮発性メモリに新しい機能を付与するとともに省電力にも貢献するデバイスを実現するものとして期待される。第 2 章で述べたように磁場書き込み型 **MRAM** の基本技術は確立され、既に製品化されている。今後、用途を拡大し、有用性が示すことで、より大きな市場を得るには継続的な性能向上が必要である。第 3 章、第 4 章で示した 3 端子素子への磁壁電流駆動のメモリ応用研究は、高速動作を特徴とする新しい **MRAM** の可能性を開き、電子機器を制御するためのシステム **LSI** に不揮発という新しい機能を付与するものである。ここで研究された技術をもとに、高性能な磁壁移動メモリが開発されることが期待される。スピントロニクス現象を応用した代表的なデバイスである **MRAM** の性能向上は、現在発展を続けるスピントロニクス研究の進展に負うところが大きい。たとえば、本研究で進めた **MTJ** の高い **MR** 比は数 100MHz 動作に必要なナノ秒レベルでの読み出しを実現し、電流による磁化操作は、磁場書き込み方式では得られなかったスケーリング性を **MRAM** に与えている。ナノメートルスケールで生じる電子のスピンと強磁性体の磁化の相互作用により発現する現象を取り扱うスピントロニクスは微細加工技術、極薄膜形成技術とともに発展を続け、スピントロニクス効果、スピントロニクス効果などの新しい現象も次々に発見されている。こうした新しい現象のデバイス応用に本研究でとった手法が参考にされることを期待する。



## 謝 辞

本論文をまとめるにあたりご指導をいただいた京都大学中村裕之教授に感謝します。また、京都大学酒井明教授、田中功教授には有意義な議論および指摘をいただきました。ここに感謝します。

本研究は著者が日本電気株式会社在籍時にシリコンシステム研究所、システムデバイス研究所、デバイスプラットフォーム研究所において **MRAM** 開発の一環としておこなったものであり、多くの方々のご協力の賜物です。磁壁移動メモリの研究を進めるにあたっては、メモリの提案者であり基本動作実証まで一緒に研究をした沼田秀昭氏、磁壁移動メモリの実現を目指して共同で研究をおこなってきた石綿延行博士、鈴木哲広氏、永原聖万氏、深見俊輔博士、谷川博信博士、荻屋田英嗣氏、村畑美智雄氏、尾崎康亮氏のご協力をいただきました。ここに感謝します。

また、磁壁電流駆動の基礎研究に関しては京都大学小野輝男教授、千葉大地准教授、物質・材料研究機構の葛西伸哉博士、電気通信大学仲谷栄伸教授、兵庫県立大学山口明啓准教授にご指導いただきました。小山知弘博士、近藤浩太博士（現理研）をはじめとする京都大学化学研究所の学生の皆様には多大な協力をいただきました。**XMCD-PEEM** による磁区観察は **SPring-8** 福本恵紀博士（現東工大）、小飼真人博士、大河内拓雄博士、中村哲也博士、木下豊彦博士、渡辺義夫博士にご協力、議論していただき、元 **NEC** の中田正文博士、泉弘一博士に **SPring-8** での実験をするきっかけを作っていただきました。垂直磁化膜のスピン分極率測定には **NIMS** 宝野和博博士、葛西伸哉博士、**A. Rajanikanth** 博士にご協力いただきました。これらの皆様方に心より感謝いたします。

研究の背景となる **MRAM** 用成膜装置の開発に際しては、日本電気の三塚勉氏、五十嵐忠二氏および森田正氏、山本弘輝氏、小野一修博士をはじめとする **ULVAC** の皆様、永瀬俊彦氏をはじめとする東芝研究開発センタの皆様にお世話になりました。**Clad** 配線の研究など磁気デバイスとしての **MRAM** 開発に際しては故松寺久雄博士、三浦貞彦博士、波田博光氏、志村健一博士、末光克巳氏、故向井智徳氏、内海浩昭氏、野久竜彦氏、崎村昇、本田剛士博士、根橋竜介氏、杉林直彦氏および上田和正氏を代表とする東芝の皆様にお世話になりました。ここに感謝します。また、学位論文取得のためにさぼりがちな著者を激励してくれた笠井直記博士、研究の機会を与えていただいた田原修一博士、望月康則博士にも感謝いたします。

また、著者が日本電気入社以来所属した記憶研究部において多くの上司、先輩、同僚に研究をご指導いただくとともにこの論文の背景となる磁気工学、薄膜作製およびキャラクターゼーション技術の習得にお世話になりました。元上司であり現足利工業大学の塚本雄二教授には勝手気ままな著者を辛抱強く見守り、折に触れて助言をいただくとともに現在に至るまでご指導いただいています。また岡田修博士、後閑博史博士、大橋啓之博士には研究の進め方において多大なる指導をいただきました。湯本誠司博士、福地隆博士、山口

弘高氏、川原浩氏、木下啓蔵博士、坪井眞三氏には研究とともに日常においても様々な面で大変お世話になりました。ここに感謝いたします。

著者は、京都大学工学部金属物理学研究室で故中村陽二先生、隅山兼治先生、志賀正幸先生にご指導いただき、磁気研究の面白さを知ることができました。特に隅山先生には研究の進め方、考え方を直接ご指導いただき、著者が京都大学卒業後も折に触れて研究を進める指針をいただきました。今回論文をまとめることができたのも先生のおかげです。この場を借りて感謝いたします。